



**Некоммерческое
акционерное
общество**

**АЛМАТИНСКИЙ
УНИВЕРСИТЕТ
ЭНЕРГЕТИКИ И
СВЯЗИ ИМЕНИ
ГУМАРБЕКА
ДАУКЕЕВА**

Кафедра электрических
машин и
электропривода

ЛОГИЧЕСКИЕ ОСНОВЫ ЦИФРОВЫХ СИСТЕМ УПРАВЛЕНИЯ

Часть 1

Методические указания по выполнению лабораторных работ
для студентов специальности 5В071800 – Электроэнергетика

Алматы 2020

СОСТАВИТЕЛИ: М.А. Мустафин, Ю.В. Кузьмин, Э.Б. Даркенбаева.
Логические основы цифровых систем управления. Методические указания по выполнению лабораторных работ для студентов специальности – Электроэнергетика. – Алматы: АУЭС, 2020. – 27 с.

Методические указания содержат рекомендации по выполнения лабораторных работ по дисциплине «Логические основы цифровых систем управления» для студентов бакалавриата всех форм обучения специальности 6В071800 – Электроэнергетика.

Ил. 26, табл. 9, библиогр. – 6 назв.

Рецензент: доцент кафедры ЭС и ЭЭС Б.К. Курпенов

Печатается по плану издания некоммерческого акционерного общества «Алматинский университет энергетики и связи имени Гумарбека Даукеева» на 2019 г.

© НАО «Алматинский университет энергетики и связи имени Гумарбека Даукеева» на 2020 г.

Содержание

1 Лабораторная работа № 1. Ознакомление с интерфейсом и библиотекой компонентов программы «Electronics Workbench».....	4
2 Лабораторная работа № 2. Построение таблиц истинности и моделирование логических функций.....	7
3 Лабораторная работа № 3. Исследование основных логических элементов.....	11
4 Лабораторная работа № 4. Исследование тождеств алгебры логики.....	16
5 Лабораторная работа № 5. Проектирование элементарных цифровых схем.....	18
6 Лабораторная работа № 6. Преобразования логических функций.....	19
7 Лабораторная работа № 7. Исследование триггеров rs-, d-, t-типов.....	21
Список литературы.....	26

1 Лабораторная работа № 1. Ознакомление с интерфейсом и библиотекой компонентов программы «Electronics Workbench»

1.1 Интерфейс программы «Electronics Workbench»

После запуска программы перед вами появится окно, внешний вид которого представлен на рисунке 1.1. Рассмотрим в первую очередь внешний интерфейс программы «Electronics Workbench».



Рисунок 1.1 - Окно программы Electronics Workbench

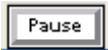
Первое, что вы увидите, запустив программу, - это «монтажный стол», на котором собирается модель исследуемой схемы. В самом низу окна находится строка состояния, на которой индицируются параметры моделирования и готовность программы к выполнению действий. При запуске симуляции схемы там будет показываться имитационное время (это время, которое займет моделируемый процесс при работе реального устройства). Время моделирования зависит от сложности схемы и количества элементов в ней.

Сверху располагаются панели инструментов и меню программы. На панелях инструментов находятся библиотеки компонентов и кнопки, обеспечивающие необходимые действия при сборке схем и управлении программой.

Интерфейс программы построен таким образом, что пользователь работает с программой, используя, в основном, панели инструментов, поэтому с них мы и начнем знакомство с программой.

Рассмотрим кратко назначение кнопок панелей инструментов.


(Activatesimulation) – кнопка запуска симуляции схемы.

 (Pausesimulation) – кнопка временной остановки симуляции.

Повторное нажатие этой кнопки возобновляет симуляцию с места остановки.


Кнопки, приведенные ниже, становятся активными только при выделении определенного компонента (или группы компонентов) схемы:

 (Fliphorizontal) –отразить выделенный компонент по горизонтали.



 (Flipvertical) – отразить выделенный компонент по вертикали. (немного расширить материал)


1.2 Библиотеки компонентов


На панелях инструментов находятся также кнопки библиотек компонентов, которые мы рассмотрим отдельно:


 (Sources) – источники. В этой библиотеке вы найдете источники постоянного и переменного тока (напряжения), источники частотно-модулированных и амплитудно-модулированных напряжений, источники импульсов, управляемые источники тока и напряжения (например, источник тока управляемый напряжением), а также «землю» (ground), программируемые источники (линейно-изменяющегося напряжения и нелинейный) и др.


Описание компонентов, входящих в состав библиотеки «Sources», отдельно рассматривается в разделе книги «Источники тока и напряжений».


 (Basic) – основные элементы. Тут находятся пассивные радиоэлементы: постоянные и переменные резисторы, конденсаторы, катушки индуктивности; трансформаторы и т.д. В этой библиотеке есть один очень полезный компонент  (connector) – монтажная точка, которая позволяет соединить несколько проводников в одной точке, что очень удобно в сложных схемах.

 (Digital ICs) – цифровые интегральные микросхемы. Название этой библиотеки говорит о том, что в ней содержатся различные цифровые микросхемы (обратите внимание, что это именно существующие микросхемы).

 (Logic gates) – логические элементы. В этой библиотеке содержатся логические элементы, например, элементы ИЛИ, НЕ, И, И-НЕ и т.д.

 (Digital)– цифровые устройства. Здесь находятся базовые устройства цифровой техники – триггеры, счетчики, шифраторы, дешифраторы, мультиплексоры и др. В отличие от «Digital ICs», это не микросхемы, а просто блоки.

 (Indicators) – индикаторные приборы – лампы накаливания, семи сегментные индикаторы, логический пробник и т.д. Тут же находятся и некоторые измерительные приборы, как вольтметр и амперметр, пользование которыми описано в разделе «Работа с приборами».

 (Instruments) – инструменты, приборы. Здесь находятся приборы для наблюдения процессов в схеме или для генерации необходимых сигналов (осциллограф, мультиметр и т.д.). Работе с этими компонентами посвящен соответствующий раздел настоящей книги, где они подробно описываются.



(Word generator) – генератор слов. Генератор слов используется для генерации цифровых последовательностей в схему. Этот прибор очень многофункциональный и может использоваться для решения разного рода задач – от проверки работоспособности схемы до выработки программируемых воздействий на цифровую схему.

С помощью генератора слов (рисунок 1.2) можно выработать 1024 цифровых слова с разрядностью до 16. Список слов отображается в окошке слева, там же их можно и редактировать. Адрес слова может изменяться от 0000 до 03FF.

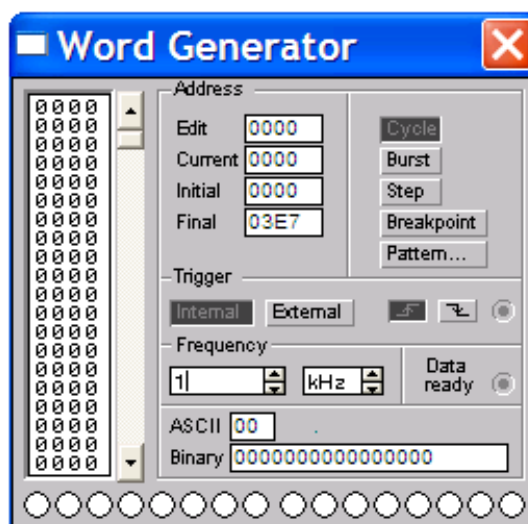




Рисунок 1.2 – Генератор слов

Состояние каждого вывода на текущий момент времени показывается снизу передней панели генератора в круглых индикаторах .

На панели «Address» расположены поля, в которых можно просматривать адрес изменяемого слова, то есть того, на котором стоит курсор в поле «Edit», и адрес текущего слова в поле «Current», а также задавать начальное и конечное значение адреса генерируемых слов в полях ввода с названиями «Initial» и «Final» соответственно. На панели «Address» расположены также кнопки и управления генерацией слов.



(Logiscana lyzer) – Логический анализатор (рисунок 1.3). Логический анализатор позволяет записывать одновременно шестнадцать цифровых сигналов, поданных на его входы, с последующим их просмотром. На передней панели логического анализатора расположены не все его настройки, а лишь несколько кнопок. Кнопка **Stop** позволяет остановить работу анализатора. Кнопка **Reset** служит для сброса логического анализатора. При нажатии на нее он заново строит графики сигналов. Текущий логический уровень сигналов (0 или 1), действующих на входах анализатора, отображается в круглых индикаторах, расположенных по левой стороне окна прибора. В пункте «Clockspdivision»  можно выбрать, сколько выборок

будет приходиться на одно деление. Число выборок на деление может быть: 1, 2, 4, 8, 16, 32, 64 и 128.

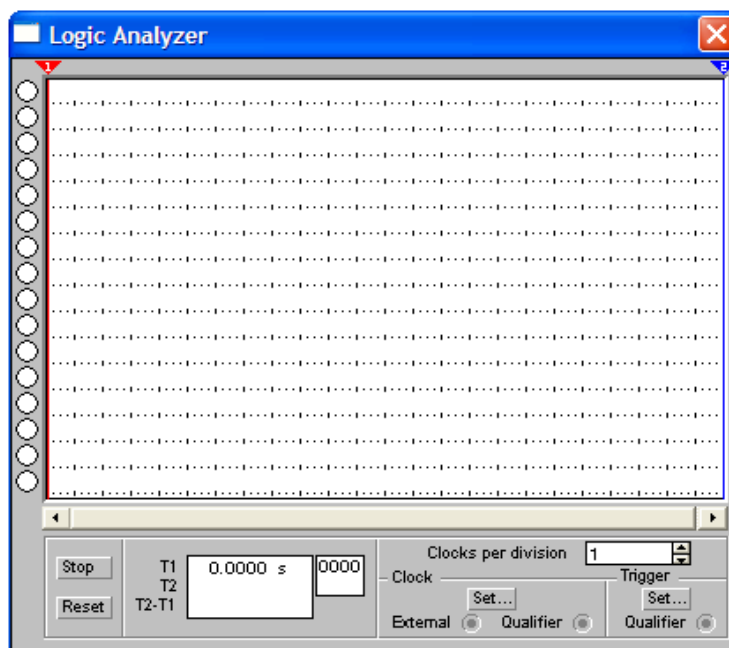



Рисунок 1.3 - Внешний вид окна логического анализатора

На экране прибора расположены два измерительных бегунка, которые позволяют измерять временные интервалы и (или) длительность импульсов. Результаты измерения отображаются в специальном поле на панели прибора.

 (Red probe) – Логический пробник. Логический пробник служит для индикации появления высокого логического уровня в цифровых схемах. Если напряжение превышает этот уровень, то он светится; если - нет, то он ничего не индицирует. Как уже указывалось ранее, у логического пробника имеется три цвета – красный, синий и зеленый (выбираются в настройках прибора).

На этом можно закончить знакомство с приборами, имеющимися в программе «Electronics Workbench», и начать рассмотрение источников тока и напряжения, которых в программе очень много (и очень часто приходится ими пользоваться).

2 Лабораторная работа № 2. Построение таблиц истинности и моделирование логических функций

Цель работы: изучение логических операций и правил их преобразований. Получение навыков практической работы по моделированию цифровых схем, состоящих из логических вентилях. Ознакомление с различными способами описания логики работы логического устройства – таблицами истинности, временными диаграммами, аналитическими функциями, цифровыми схемами.

2.1 Задание по лабораторной работе

Для заданной преподавателем булевой функции от двух переменных:

2.1.1 Построить таблицу истинности (в среде MS Excel) для заданной булевой функции (таблицу истинности строить без каких-либо упрощений, пользуясь лишь встроенными логическими функциями И, ИЛИ, НЕ, ЕСЛИ).

2.1.2 Смоделировать данную логическую функцию в среде Electronics Workbench. Построить соответствующую цифровую схему и временные диаграммы.

2.1.3 Преобразовать заданное логическое выражение с целью упрощения или перехода в другой базис.

2.2 Методические указания

Пусть задана логическая функция:

$$Y = X1 \cdot X2 + X1 \cdot X2.$$

2.2.1 Для удобства разделим данное выражение на 2 части:

$$\begin{aligned} Y &= Y1 + Y2; \\ Y1 &= X1 \cdot X2; \\ Y2 &= X1 \cdot X2. \end{aligned}$$

Запишем данные формулы на языке MS Excel:

$$Y1 = \text{И}(X1; \text{НЕ}(X2));$$

$$Y2 = \text{И}(\text{НЕ}(X1); X2);$$

$$Y = \text{ИЛИ}(Y1; Y2),$$

и расположим в ячейках поля MS Excel. Построим таблицу истинности для данных функций (таблица 2.1).

Таблица 2.1 - Таблица истинности данной функции

X1	X2	НЕ X1	НЕ X2	Y1	Y2	Y1	Y2	Y	Y
1	1	0	0	ЛОЖЬ	ЛОЖЬ	0	0	ЛОЖЬ	0
1	0	0	1	ИСТИНА	ЛОЖЬ	1	0	ИСТИНА	1
0	1	1	0	ЛОЖЬ	ИСТИНА	0	1	ИСТИНА	1
0	0	1	1	ЛОЖЬ	ЛОЖЬ	0	0	ЛОЖЬ	0

Примечания

1 В целом, для такой простой логической функции мы могли бы записать формулу на языке MS Excel в общем виде:

$$Y1 = \text{ИЛИ}(\text{И}(X1;\text{НЕ}(X2));\text{И}(\text{НЕ}(X1);X2)),$$

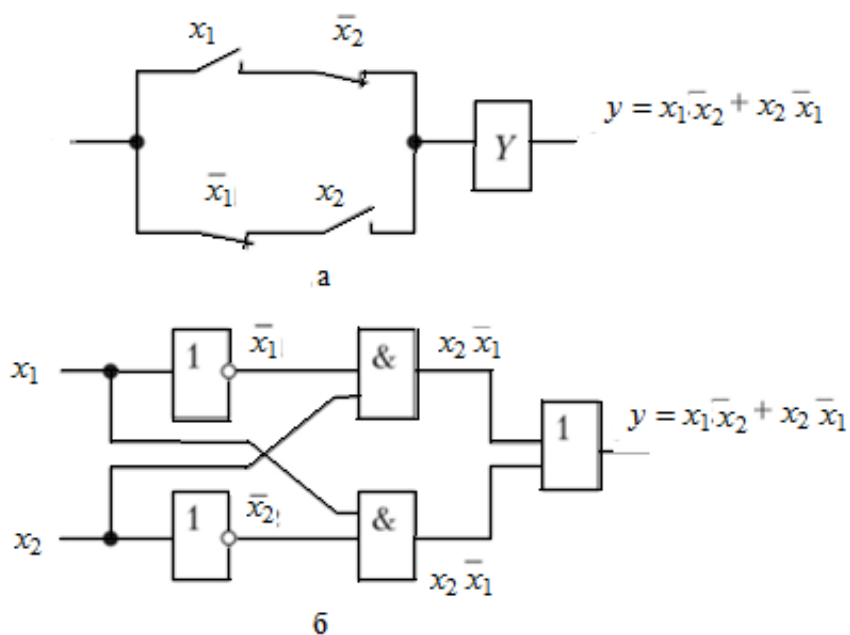
но это затрудняет проверку и анализ полученных результатов в случае более сложной логической функции.

2 При логических построениях удобно пользоваться выпадающим меню Excel «Формулы» → «Логические» с простой инструкцией использования.

2.2.2 При моделировании будем использовать функцию

$$Y = X1 \cdot \bar{X2} + \bar{X1} \cdot X2,$$

реализованную на контакторных элементах (рисунок 2.1,а) и логических элементах (рисунок 2.1,б).



а – функция, реализованная на контактных элементах;
б – функция, реализованная на логических элементах.

Рисунок 2.1 – Функции, реализованные на контактных и логических элементах

В отчете необходимо привести скриншоты «монтажного стола» с построенной схемой (рисунок 2.2) в среде Electronics Workbench, (таблица 2.2).

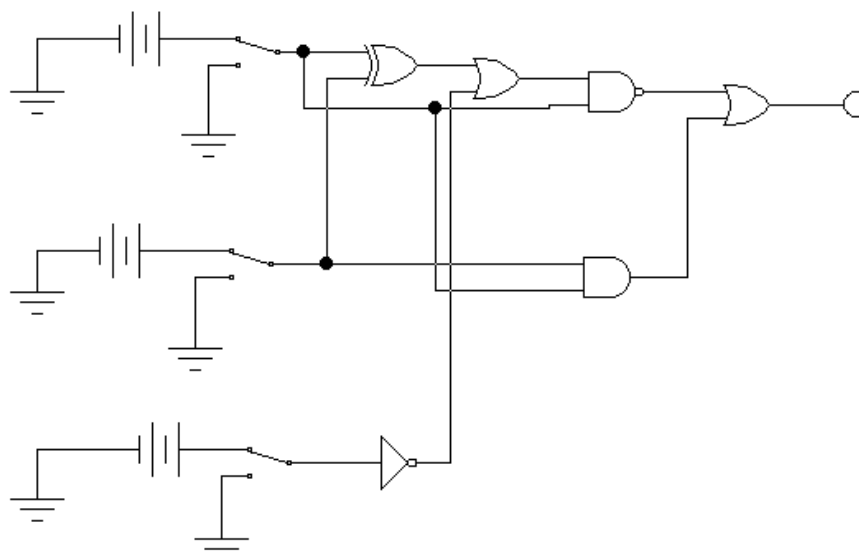


Рисунок 2.2 - Цифровая схема данной функции в среде Electronics Workbench

Таблица 2.2 - Приложение 1

№	Логическое выражение	Формулировка
1	$F1=X*0=0$	Логическое произведение любого аргумента на 0 равно 0
2	$F2=X*1=X$	Логическое произведение любого аргумента на 1 равно значению аргумента
3	$F3=X*X=X$	Логическое произведение одних и тех же аргументов равно аргументу
4	$F4=X*X'=0$	Логическое произведение аргумента с его инверсией равно 0
5	$F5=X+0=X$	Логическая сумма любого аргумента с 0 равна аргументу
6	$F6=X+1=1$	Логическая сумма любого аргумента с 1 равна 1
7	$F7=X+X=X$	Логическая сумма аргумента с самим собой равна аргументу
8	$F8=X+X'=1$	Логическая сумма аргумента с его инверсией равна 1
9	$F9=X''=X$	Двойная инверсия аргумента дает его истинное значение
10	$F10=X1*X2=X2*X1$	Переместительный закон
11	$F11=X1+X2=X2+X1$	Переместительный закон
12	$F12=(X1*X2)*X3=X1*(X2*X3)$	Сочетательный закон
13	$F13=(X1+X2)+X3=X1+(X2+X3)$	Сочетательный закон
14	$F14=X1*(X2+X3)=X1*X2+X1*X3$	Раскрытие скобок
15	$F15=X1+(X2*X3)=(X1+X2)*(X1+X3)$	Исключенное третье
16	$F16=X1+X1*X2=X1$	Поглощение
17	$F17=X1+X1'*X2=X1+X2$	Поглощение
18	$F18=(X1*X2)'=X1'+X2'$	1 правило де Моргана
19	$F19=(X1+X2)'=X1'*X2'$	2 правило де Моргана

3 Лабораторная работа № 3. Исследование основных логических элементов

Цель работы: исследование основных логических элементов и комбинационных устройств, построенных на их базе.

3.1 Методические указания

3.1.1 Манипулируя электронными ключами, составить таблицы истинности исследуемых устройств, определить логическую функцию и записать ее через операции И, ИЛИ, НЕ.

3.1.2 В ходе лабораторной работы исследуются элементы И, ИЛИ, И-НЕ, ИЛИ-НЕ, исключающее ИЛИ, исключающее ИЛИ-НЕ, трехразрядное устройство проверки четности, устройство сравнения двух двухразрядных чисел и двоичный одноразрядный сумматор.

3.1.3 Работа выполняется в системе Electronics Workbench. Схемы исследуемых устройств (рисунки 3.1 – 3.7.), в виде соединений логических элементов, выполняющих определенные функции λ . Логические элементы и устройства, модели которых изображены на рисунках 3.1 – 3.7, исследуются при подаче на их входы логических сигналов (0 или 1) от ключей SA1 – SA4. Исследование проводится при включенной схеме. Уровень сигнала, подаваемого от соответствующего ключа, определяется по положению подвижного контакта (вверху – 1, внизу – 0), уровень выходного сигнала – по свечению индикаторов HL1 и HL2. Необходимо провести исследование девяти устройств.

3.1.4 Открыть файл с исследуемой схемой. Включить схему. Манипулируя ключами SA1 – SA4, заполнить таблицы истинности исследуемых устройств (таблицы 3.1 – 3.4), определить логическую функцию и записать ее через операции И, ИЛИ, НЕ.

3.1.5 Определить тип каждого логического элемента, входящего в устройство.

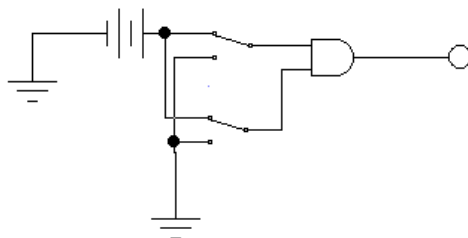


Рисунок 3.1 - Схема для исследования элемента И

3.1.6 В ходе лабораторной работы исследуются элементы И, ИЛИ, ИЛИ-НЕ, исключающее ИЛИ, исключающее ИЛИ-НЕ, трехразрядное устройство

проверки на четность, устройство сравнения двух двухразрядных чисел и двоичный одноразрядный сумматор.

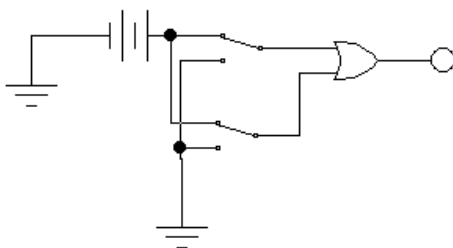


Рисунок 3.2 - Схема для исследования элемента ИЛИ

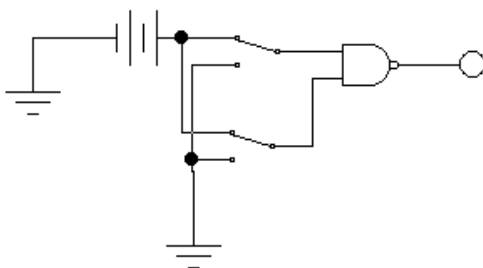


Рисунок 3.3 - Схема для исследования элемента И-НЕ

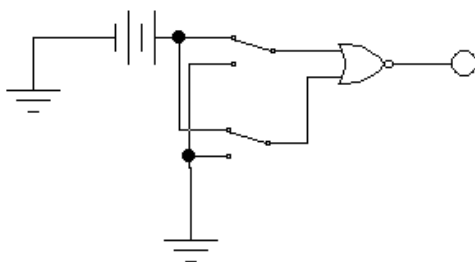


Рисунок 3.4 - Схема для исследования элемента ИЛИ-НЕ

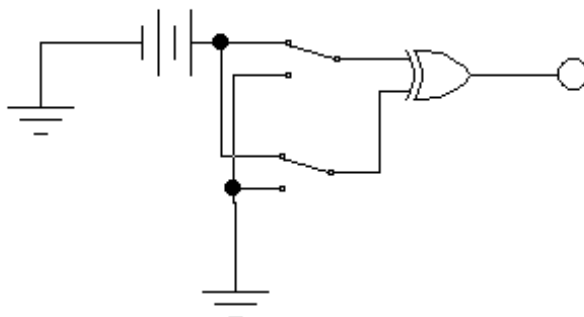


Рисунок 3.5 - Схема для исследования элемента ИЛИ

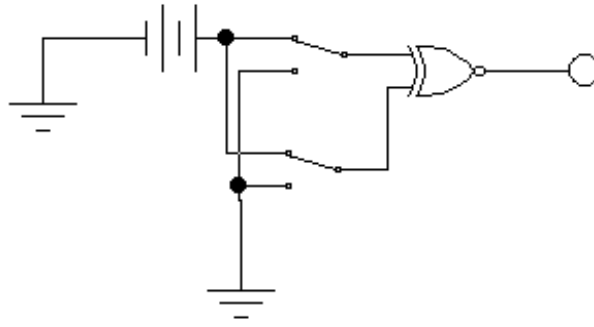


Рисунок 3.6 - Схема для исследования элемента исключающие ИЛИ-НЕ

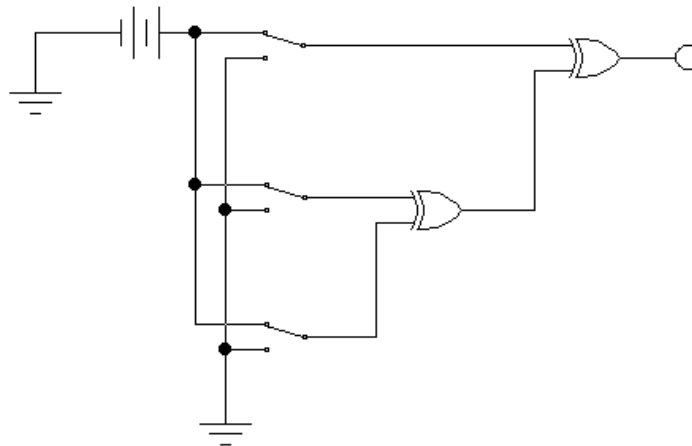


Рисунок 3.7 - Схема для исследования двухразрядных чисел

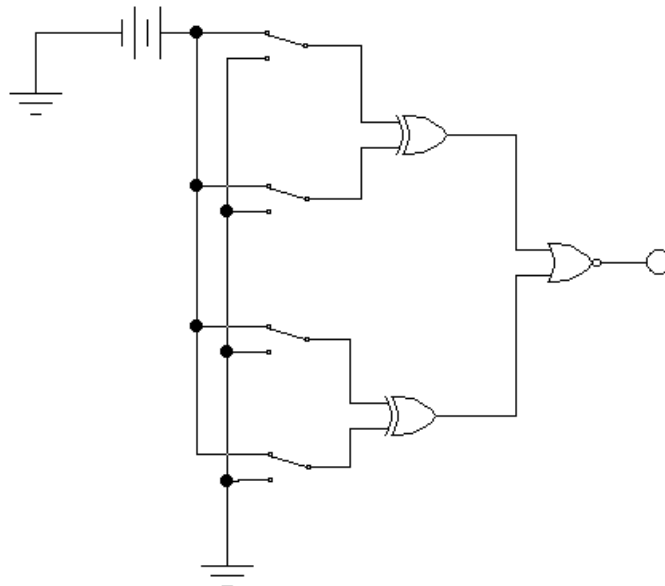


Рисунок 3.8 - Схема для исследования устройства сравнения двух трехразрядного устройства проверки на четность

Таблица 3.1 - Таблица истинности устройств, изображенных на рисунках 4.1 – 4.6.

Входные сигналы		Выходной сигнал
SA2	SA1	
0	0	
0	1	
1	0	
1	1	

Таблица 3.2 - Таблица истинности устройства проверки на честность

Входные сигналы			Выходной сигнал
SA3	SA2	SA1	
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Таблица 3.3 - Таблица истинности устройства сравнения двух двухразрядных чисел

Входные сигналы				Выходной сигнал
SA4	SA3	SA2	SA1	
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

Таблица 3.4 - Таблица истинности двоичного одноразрядного сумматора

Входные сигналы		Выходной сигнал	
SA2	SA1	HL1	HL2
0	0		
0	1		
1	0		
1	1		

3.2 Контрольные вопросы

3.2.1 Изучить основы алгебры логики. Выписать основные логические функции двух переменных и основные законы алгебры логики.

3.2.2 Изучить основные характеристики логических элементов и дать их классификацию.

3.2.3 Принцип работы и элементная база ТТЛ, ТТЛШ - логических элементов.

3.2.4 Принцип работы и элементная база ЭСЛ - логических элементов.

3.2.5 Принцип работы и элементная база КМОП - логических элементов.

3.2.6 Минимизация логических функций с помощью карт Карно.

3.2.7 Объяснить работу устройств равнозначности и неравнозначности.

4 Лабораторная работа № 4. Исследование тождеств алгебры логики

Цель работы: изучение логических операций и правил их преобразований. Получение навыков практической работы по моделированию цифровых схем, состоящих из логических вентилях. Ознакомление с различными способами описания логики работы логического устройства – таблицами истинности, временными диаграммами, аналитическими функциями, цифровыми схемами.

4.1 Задание на лабораторную работу

Используя пакет Electronics Workbench, доказать тождества. Спроектировать схемы, соответствующие обеим частям тождества (№ 2, № 7, № 16), и с помощью проведения анализа доказать тождество. В отчет включить построенные схемы и диаграммы входных и выходных сигналов каждой из выполненных схем.

4.2 Методические указания

В работе необходимо, используя пакет Electronics Workbench, спроектировать схемы, соответствующие обеим частям заданного тождества (рисунки 4.1 - 4.3), построить их таблицы истинности, на основе их анализа

доказать тождество. В отчет включить построенные схемы и таблицы истинности каждой из выполненных схем.

4.2.1 Примеры выполнения:

1) Для тождества $F_2 = X * 1 = X$:

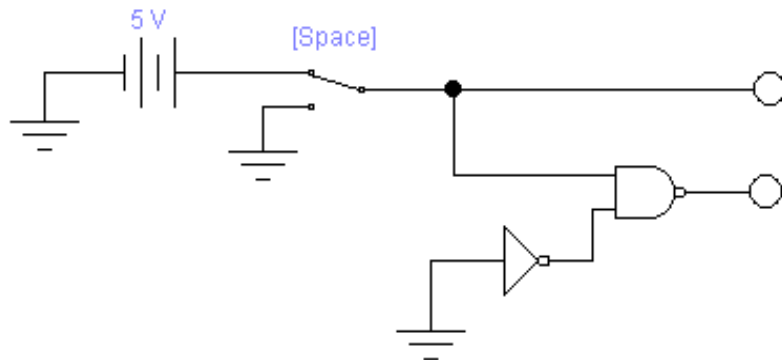


Рисунок 4.1 - Логическая схема тождества №1

2) Для тождества $F_7 = X + X = X$:

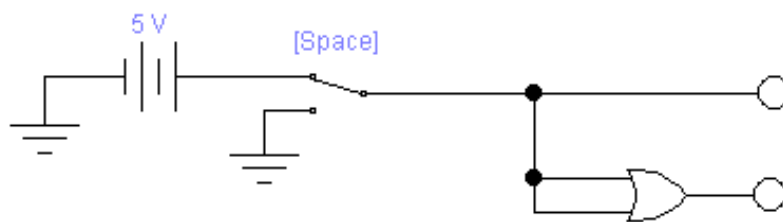


Рисунок 4.2 - Логическая схема тождества №2

3) Для тождества $F_{16} = X_1 + X_1 * X_2 = X_1$:

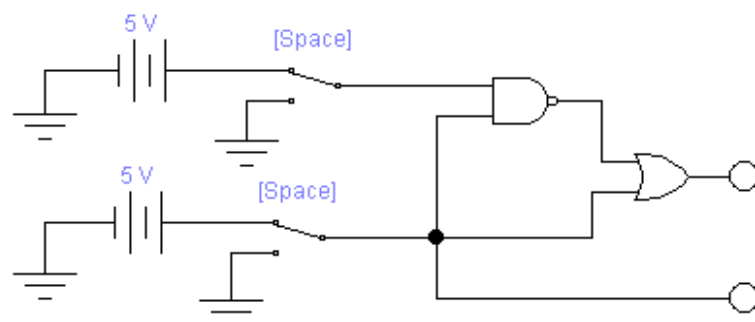


Рисунок 4.3 - Логическая схема тождества №3

На основе данных временных диаграмм можно сделать вывод, что все тождества верны, так как результаты левой и правой частей совпадают.

5 Лабораторная работа № 5. Проектирование элементарных цифровых схем

Цель работы: изучение логических операций и правил их преобразований. Получение навыков практической работы по моделированию цифровых схем, состоящих из логических вентилей. Ознакомление с различными способами описания логики работы логического устройства – таблицами истинности, временными диаграммами, аналитическими функциями, цифровыми схемами.

5.1 Задание на лабораторную работу

Спроектировать цифровую схему, выполняющую указанные действия (по заданию преподавателя) и состоящую из простейших элементов И, ИЛИ, НЕ. Результаты подтвердить построением таблицы истинности и соответствующими временными диаграммами.

5.2 Методические указания

Пусть задано спроектировать цифровую схему сравнения двухразрядных двоичных чисел А и В. На выходе схемы «1» – если $A > B$ и «0» – в противном случае.

Пусть F1 и F2 числа А и В соответственно. А, В – старший и младший бит F1; С; D – старший и младший бит F2. Если $F1 > F2$ на выходе, мы должны получить «1», иначе – «0».

5.2.1 Составим таблицу истинности (в среде MS Excel) (рисунок 5.1).

F1		F2		F
A	B	C	D	
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	0
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

Рисунок 5.1 - Таблица истинности

Составим логическое выражение на основе таблицы истинности:

$$F = \overline{A} \wedge \overline{B} \wedge \overline{D} \vee A \wedge \overline{B} \wedge \overline{C} \wedge \overline{D} \vee A \wedge D \wedge \overline{B} \wedge \overline{C} \vee A \wedge C \wedge \overline{B} \wedge \overline{D} \vee A \wedge C \wedge D \wedge \overline{B} \vee A \wedge C \wedge B \wedge \overline{D} = \overline{B} \wedge \overline{C} \wedge A \vee \overline{B} \wedge \overline{D} \wedge C \wedge \overline{B} \wedge A \wedge C \wedge D \vee \overline{D} \wedge A \wedge B \wedge C = \overline{D} \wedge B \wedge (C \wedge A) \vee C \wedge A \wedge (\overline{B} \wedge D)$$

Для полученной функции в среде Electronics Workbench составим логическую схему (рисунок 5.2).

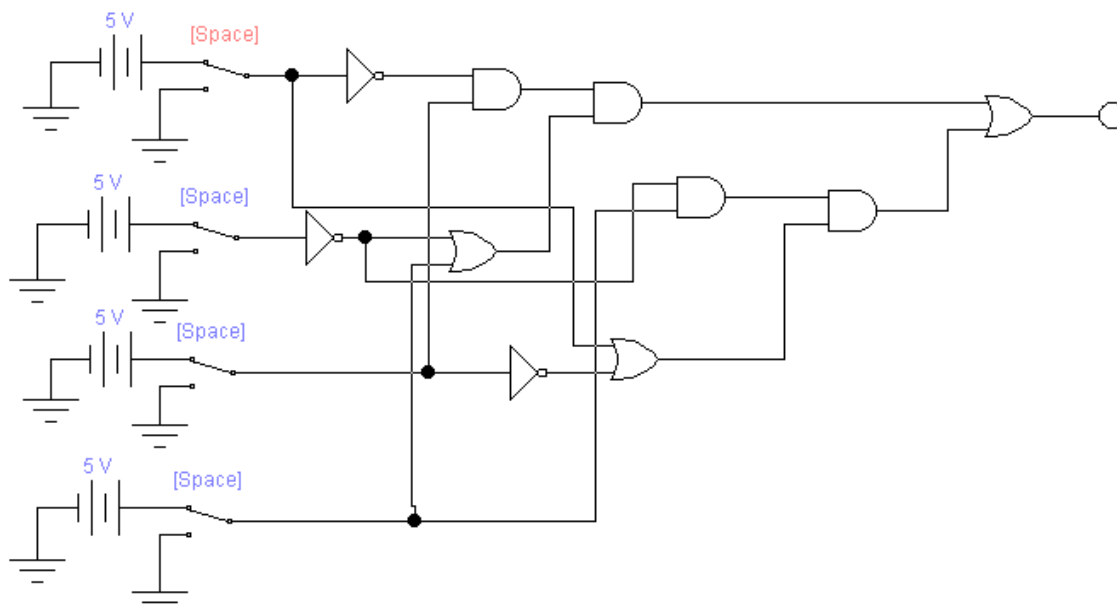


Рисунок 5.2 - Логическая схема полученной функции

Данные полученной временной диаграммы и составленной таблицы истинности совпадают, следовательно, поставленная задача решена.

6 Лабораторная работа № 6. Преобразования логических функций

Цель работы: изучение логических операций и правил их преобразований. Получение навыков практической работы по моделированию цифровых схем, состоящих из логических вентилей. Ознакомление с различными способами описания логики работы логического устройства – таблицами истинности, временными диаграммами, аналитическими функциями, цифровыми схемами.

6.1 Задание на лабораторную работу

6.1.1 Преобразовать аналитически заданное преподавателем логическое выражение с целью упрощения или перехода в другой базис.

6.1.2 Подтвердить правильность преобразования построенной таблицей истинности и (или) временными диаграммами.

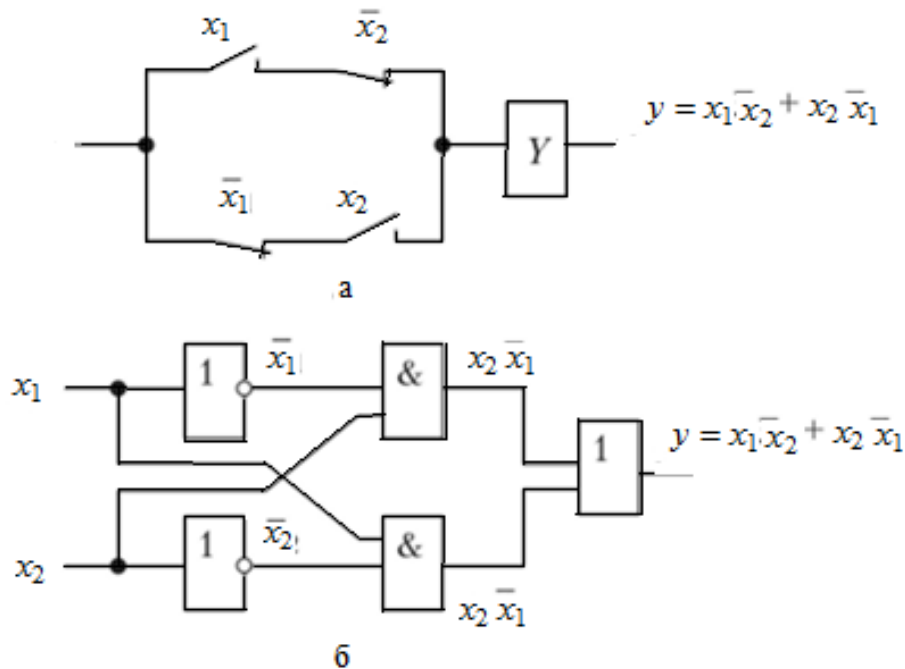
6.2 Методические указания

6.2.1 Аналитическое упрощение заданной функции (или преобразование в различные базисы) проводится по законам и правилам алгебры логики.

Пусть задана логическая функция:

$$Y = X_1 \cdot \bar{X}_2 + \bar{X}_1 \cdot X_2$$

Упрощению заданная функция не подлежит. Для перехода из базиса И, ИЛИ, НЕ в базис ИЛИ-НЕ, а также в базис И-НЕ выполняется преобразование логической формулы с использованием двойного отрицания. Рассмотрим пример перехода для релейной схемы на рисунке - 5.1,а, реализованной в базисе на логических элементах И, ИЛИ, НЕ (рисунок 6.1,б).



а – функция, реализованная на контактных элементах;

б – функция, реализованная на логических элементах.

Рисунок 6.1 – Функция, реализованная на контактных и бесконтактных элементах

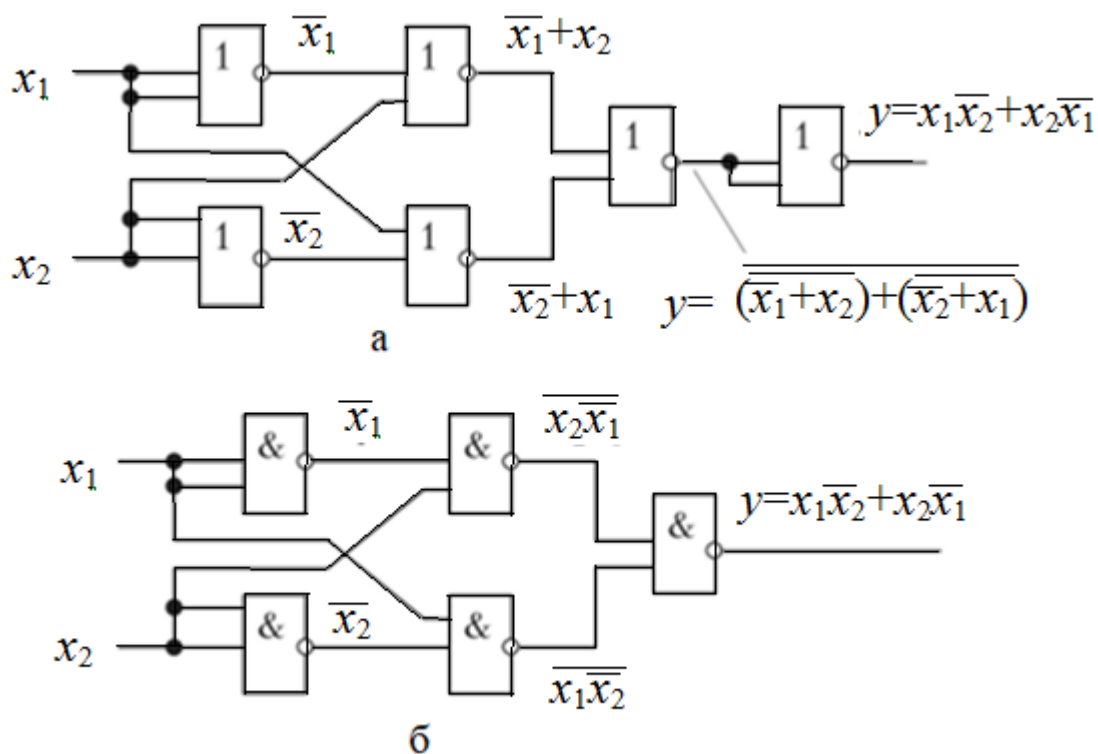
В базис ИЛИ-НЕ (рисунок 6.2,а):

$$y = x_1 \bar{x}_2 + \bar{x}_1 x_2 = \overline{\overline{x_1 \bar{x}_2 + \bar{x}_1 x_2}} = \overline{\overline{x_1} + \overline{\bar{x}_2} + \overline{\bar{x}_1} + \overline{x_2}} = \overline{\overline{x_1} + x_2 + x_1 + \bar{x}_2}$$

и в базис И-НЕ (рисунок 5.2,б):

$$y = x_1\bar{x}_2 + \bar{x}_1x_2 = \overline{\overline{x_1\bar{x}_2 + \bar{x}_1x_2}} = \overline{\overline{(x_1\bar{x}_2)} + \overline{\overline{(\bar{x}_1x_2)}}}$$

Количество черточек сверху формул равно количеству элементов отрицания, т.е. элементов ИЛИ-НЕ и И-НЕ. В первой формуле шесть отрицаний, и соответственно схема на рисунке 6.2 а, содержит шесть элементов ИЛИ-НЕ. Во второй формуле пять отрицаний, и соответственно схема на рисунке 6.2 б, содержит пять элементов И-НЕ.



- а – функция содержащая элементы ИЛИ – НЕ;
 б – Функция, содержащая элементы И – НЕ.

Рисунок 6.2 – Функции, реализованные на логических элементах

6.2.2 Построить таблицу истинности (в среде MS Excel) и (или) для исходной и преобразованных булевых функций в соответствии с методическими указаниями к лабораторной работе № 2 (п. 2.3). Сравнить результаты.

6.2.3 Смоделировать исходную и преобразованную логические функции в среде Electronics Workbench в соответствии с методическими указаниями к лабораторной работе № 2 (п. 2.3).

6.2.4 Построить соответствующую цифровую схему и временные диаграммы, сравнить результаты.

7 Лабораторная работа № 7. Исследование триггеров rs-, d-, t-типов

Цель работы: изучение построения интегральных триггеров и принципа их работы. Изучение методов синтеза триггерных схем. Исследование функционирования RS, D, T-триггеров в различных режимах.

7.1 Порядок выполнения работы

7.1.1 Работа выполняется в системе Electronics Workbench. Триггеры, модели которых изображены на рисунках 7.1 – 7.5, исследуются при подаче на их входы логических сигналов (0 или 1) от ключей SA1 – SA4. Исследование проводится при включенной схеме. Уровень сигнала, подаваемого от соответствующего ключа, определяется по положению подвижного контакта (вверху – 1, внизу – 0), уровень выходного сигнала – по свечению индикаторов HL1 и HL2. Необходимо, включив схему, манипулируя ключами SA1 – SA4, провести исследование пяти устройств. Для каждого устройства составить таблицу изменений состояний в зависимости от входных сигналов (таблицы 7.1 – 7.4). Проанализировать режим работы триггеров (режим хранения, записи, запрещенный режим).

7.1.2 Для тактируемого D-триггера в полученной таблице составить временную диаграмму напряжений на выходе Q по известным сигналам на входах D и C.

7.1.3 Исследовать работу T - триггера. Привести временные диаграммы его работы.

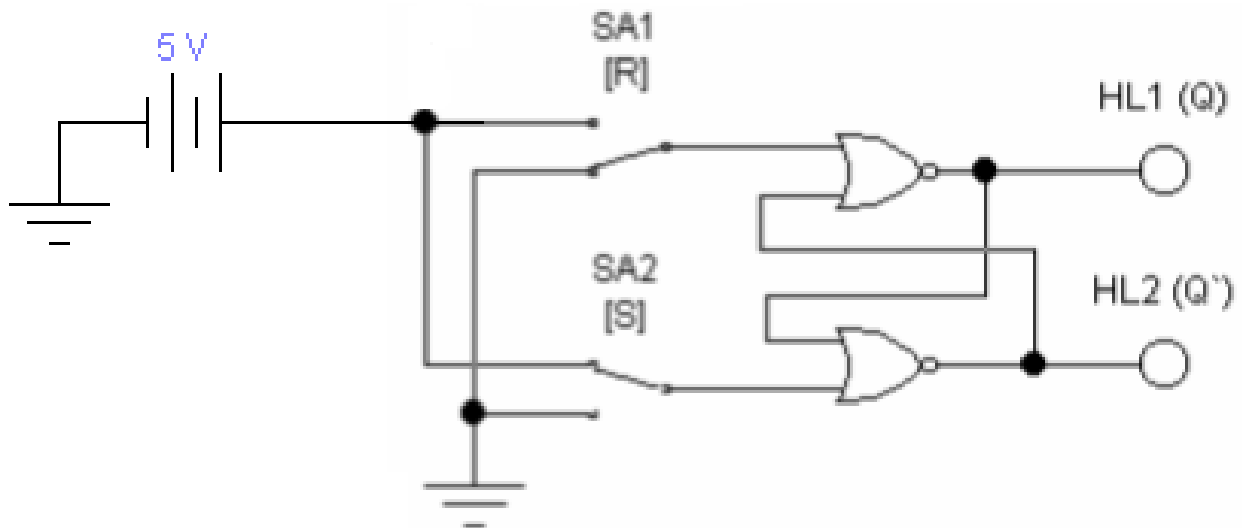


Рисунок 7.1 - Схема для исследования RS - триггера на элементах ИЛИ-НЕ

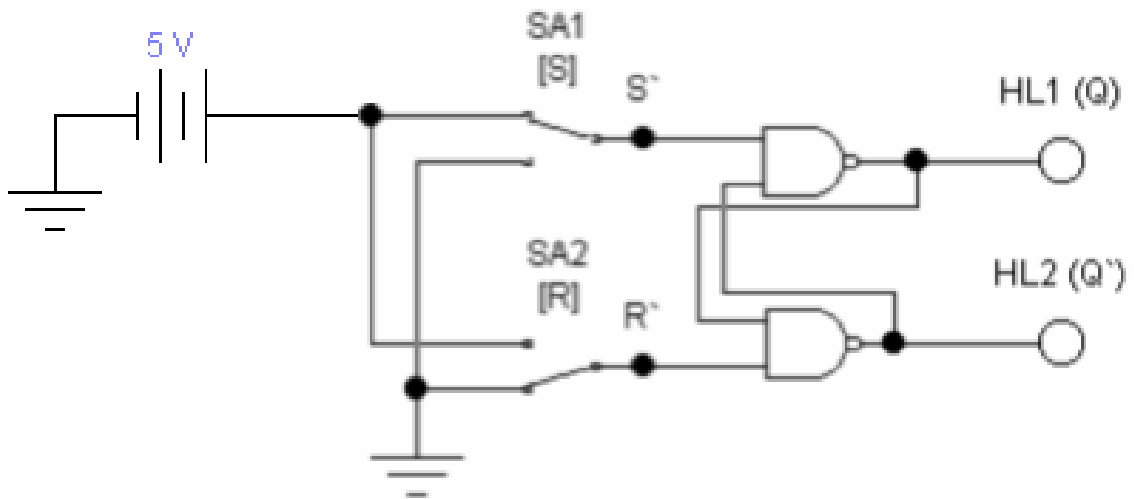


Рисунок 7.2 - Схема для исследования RS-триггера на элементах И-НЕ

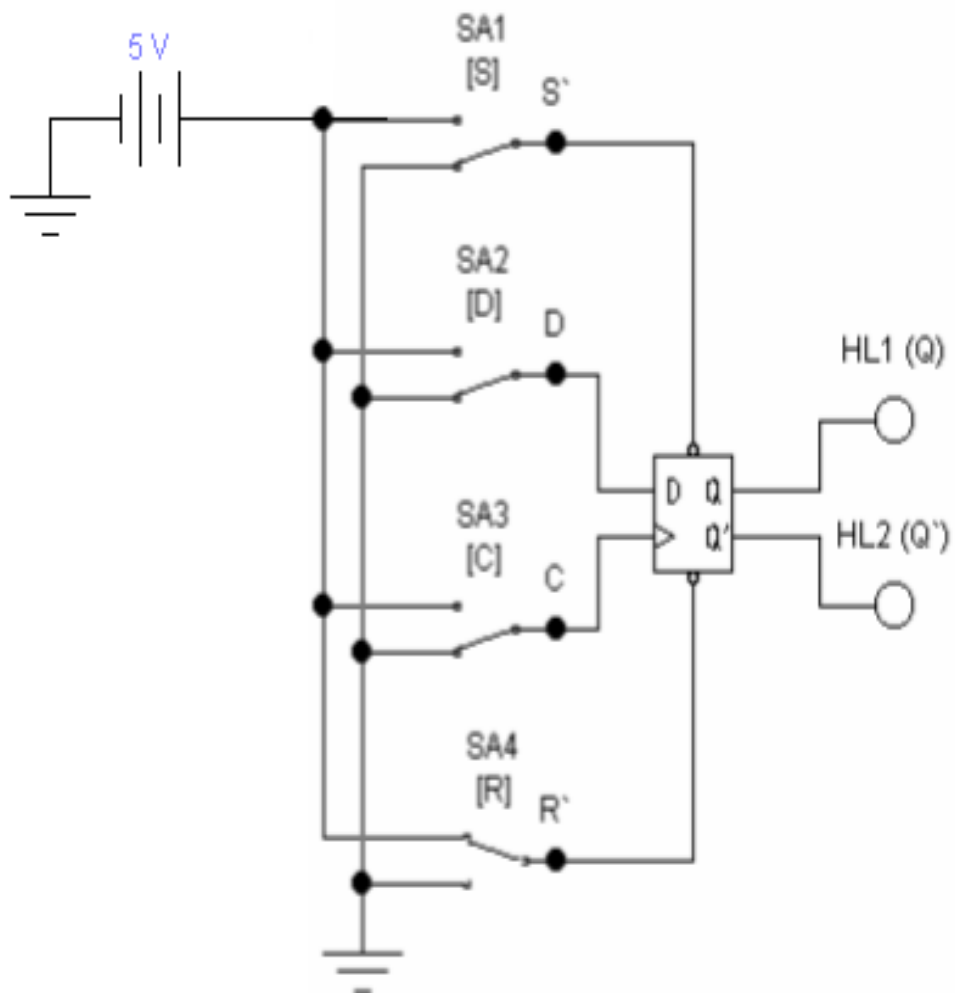


Рисунок 7.3 - Схема для исследования D-триггера с асинхронными R и S входами

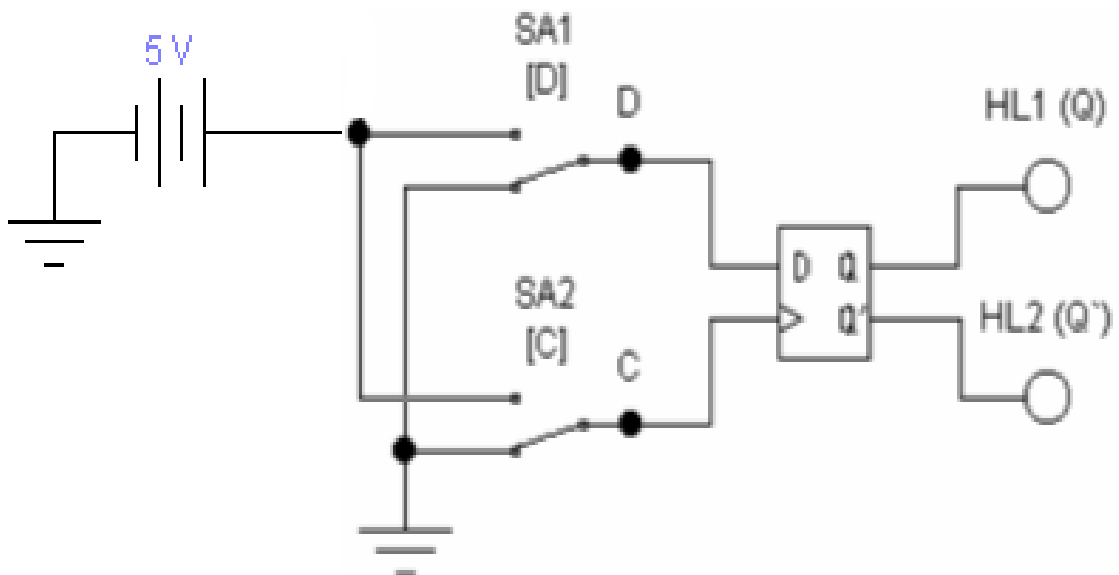


Рисунок 7.4 - Схема для исследования D-триггера

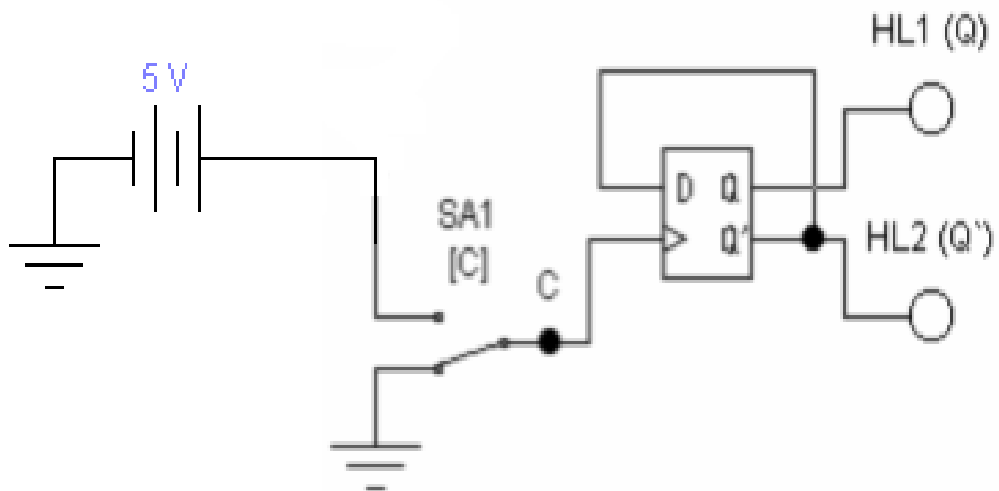


Рисунок 7.5 - Схема для исследования T-триггера

Таблица 7.1 - переходов RS – триггера

S^t	R^t	Q^t	Q^{-t}	Q^{t+1}	Q^{-t+1}
0	0	0	1		
0	0	1	0		
0	1	0	1		
0	1	1	0		
1	0	0	1		
1	0	1	0		

Таблица 7.2 - Таблица переходов D - триггера

C^t	D^t	Q^t	Q^{-t}	Q^{t+1}	Q^{-t+1}
0	0	0	0		
0	0	0	1		
0	1	1	0		
0	1	1	1		
1	0	0	0		
1	0	0	1		
1	1	1	0		
1	1	1	1		

Таблица 7.3 - Таблица переходов D-триггера с асинхронными установочными R и S входами

S^t	R^t	C^t	D^t	Q^t	Q^{-t}	Q^{t+1}	Q^{-t+1}
0	0	0	0	0	1		
0	0	0	0	1	0		
0	0	0	1	0	1		
0	0	0	1	1	0		
0	0	1	0	0	1		
0	0	1	0	1	0		
0	0	1	1	0	1		
0	0	1	1	1	0		
0	1	0	0	0	1		
0	1	0	0	1	0		
0	1	0	1	0	1		
0	1	0	1	1	0		
0	1	1	0	0	1		
0	1	1	0	1	0		
0	1	1	1	0	1		
0	1	1	1	1	0		
1	0	0	0	0	1		
1	0	0	0	1	0		
1	0	0	1	0	1		
1	0	0	1	1	0		

Таблица 7.4 - Таблица переходов T - триггера

C^t	Q^t	Q^{-t}	Q^{t+1}	Q^{-t+1}
0	0	1		
0	1	0		
1	0	1		
1	1	0		

7.2. Контрольные вопросы

7.2.1 Объяснить назначение R-, S-, D-, C-, T - входов триггеров.

7.2.2 Объяснить отличия асинхронных и синхронных триггеров, статических и динамических.

7.2.3 Построить на базе JK-триггера схемы RS-, D-, T-триггеров. Привести таблицы переходов этих триггеров.

7.2.4 Произвести синтез RS, D, T-триггеров с помощью карт Карно. Вывести структурную формулу их функционирования.

7.2.5 Привести примеры использования триггеров в электронной аппаратуре.

Список литературы

1 Собакин Е.Л. Цифровая схемотехника. Учеб. пособие. Ч.1. – Томск: Изд. ТПУ, 2002. – 160 с.

2 Горбатов В. А. Основы дискретной математики. - М. :Высш. шк., 1986. – 128 с.

3 Сборник задач по дискретной математике. Для практических занятий в группах: Ю. П. Шевелев, Л. А. Писаренко, М. Ю. Шевелев. — Санкт-Петербург, Лань, 2013 г. - 528 с.

4 Савельев А. Я. Прикладная теория цифровых автоматов. - М. :Высш. шк., 2007. - 272 с.

5 Р. Токхейм. Основы цифровой электроники. - М.: Мир, 1988. – 314 с.

6 Б. Аладышкин. Статьи о булевой алгебре для электриков. <http://elektrik.info> (дата обращения: 20.10.2020).

Мустафин Марат Аскарлович
Кузьмин Юрий Владимирович
Даркенбаева Эльмира Байжумановна

ЛОГИЧЕСКИЕ ОСНОВЫ ЦИФРОВЫХ СИСТЕМ УПРАВЛЕНИЯ.

Методические указания по выполнению лабораторных работ для студентов
всех форм обучения специальности 6В071800 – Электроэнергетика

Редактор: Сластихина Л.Т.

Специалист по стандартизации: Мухаметсариева Г.И.

Подписано в печать _____

Тираж 150 экз.

Объем 1,69 уч. - изл.

Формат 60x84 1/16

Бумага типографская №1

Заказ ____ Цена 850 тг.

Копировально-множительное бюро
некоммерческого акционерного общества
«Алматинский университет энергетики и связи имени Гумарбека Даукеева»
050013, Алматы, ул. Байтурсынова, 126/1