



**Коммерциялық емес  
акционерлік қоғам**

**ҒҰМАРБЕК ДӘУКЕЕВ  
АТЫНДАҒЫ АЛМАТЫ  
ЭНЕРГЕТИКА ЖӘНЕ  
БАЙЛАНЫС  
УНИВЕРСИТЕТІ**

Электрмен жабдықтау  
және энергияның  
жаңғыртылатын көздері  
кафедрасы

## **ЭЛЕКТР ЭНЕРГЕТИКАДАҒЫ САНДЫҚ ТЕХНИКА**

6В07101 – Электр энергетика білім беру бағдарламасы бойынша  
дәрістер жинағы

Алматы 2022

ҚҰРАСТЫРУШЫЛАР: Мустагулова Б.Ж. Электр энергетикадағы сандық техника. 6B07101 – Электр энергетика білім беру бағдарламасы бойынша дәрістер жинағы. – Алматы: АЭЖБУ, 2022. – 73 б.

«Цифрлық техника негіздері» курсына сәйкес, осы дәрістер курсына пәннің оқу-әдістемелік кешенінде өндірістің технологиялық процестерін автоматтандыру және есептеуіш құралдарын, электр энергетикалық жүйелерді тұрғызу кезінде қолданылатын микропроцессорлардың жұмысы жазылған. Микропроцессорлық жүйелерді ұйымдастыру принциптері, оларды функционалдау алгоритмдері, сондай-ақ микроконтроллер негізінде құрылғыларды жобалау әдістері қарастырылады.

Ил. 63, кесте 7, әдебиет көрсеткіші – 9 атау.

Пікір беруші: ЭЭЖ кафедрасының доценті

Б.К. Курпенев

«Ғұмарбек Дәукеев атындағы Алматы энергетика және байланыс университеті» коммерциялық емес акционерлік қоғамының 2022 жылғы жоспары бойынша басылады.

©«Ғұмарбек Дәукеев атындағы Алматы энергетика және байланыс университеті» КЕАҚ, 2022 ж.

## Мазмұны

	Кіріспе	4
1	Ақпарат. Түрлендірулер. Санау жүйелері	5
2	Логика заңдары. Санау жүйелері. Екілік арифметика	7
3	Жартылай өткізгіш элементтер. Электрлік өткізгіштік. p-n өткелі. Диодтар. Диодтардың түрлері	14
4	Жартылай өткізгіш аспаптар. Өрістік транзисторлар	19
5	Жартылай өткізгіш аспаптар. Биполярлық транзисторлар	23
6	Биполярлық транзисторлардың жалғану сұлбалары	27
7	Жартылай өткізгіш аспаптар. Өрістік транзисторлардың жалғану сұлбалары	32
8	Логикалық схемаларды минимизациялау	35
9	Өрістік транзисторларда логикалық элементтер сұлбасы	43
10	Тізбектелген логиканың функционалды түйіндері. Триггерлер	46
11	Кодты түрлендіргіштер. Комбинаторлық логиканың функционалды түйіндері. Дешифраторлар. Мультиплексорлар	49
12	Тізбектелген логиканың функционалды түйіндері. Регистрлер мен регистрлер жады	53
13	Жартылай өткізгіш аспаптар. Интегралдық сұлбалар. Жобалау. Дайындау. Даму тарихы	61
14	Есте сақтау құрылғысының жад сұлбалары. Статикалық және динамикалық жедел жады	65
15	Жадтың есте сақтау элементтері	68
	Әдебиеттер тізімі	73

## **Кіріспе**

Электр техникадағы технологияның қазіргі жағдайы мамандардың микроконтроллерді меңгерудегі білімін талап етеді. Қазіргі уақытта, ТМД-дағы көптеген компаниялардың өнімдері мен шет елдердің құрамына микроконтроллерлер бар, оларды қолдану облысы үнемі өсіп отырады. Кең мақсаттағы микроконтроллерлер көптеген шетелдік компаниялармен шығарылады: Motorola, NEC Corporation, Siemens, Microchip және басқалар.

Релелік қорғанысты және автоматиканы (РҚБ) сандық компьютерлік технологияны өңдеу әдістері мен ақпаратты техникалық құралдарды қолдану барлық дәстүрлі релелік қорғау функцияларын және автоматтандыру құрылғыларын орындау интеграцияланған жүйесін құруға әкелді және ақпараттық қасиеттері мен қызметтің түрлі мүмкіндіктерін ұсынады, айтарлықтай қондырғылар технология сенімділігі мен тиімділігі автоматты түрде электр қуатын бақылауды арттырады [1].

## 1 дәріс. Ақпарат. Түрлендірулер. Санау жүйелері

*Дәрістің мақсаттары:* ақпарат өлшемімен, үздіксіз сигналдарды дискретті сигналдарға түрлендірумен, санау жүйелерімен танысу.

*Дәрістің мазмұны:* ақпарат, түрлендіру, санау жүйелері.

### 1.1 Ақпарат өлшемі

Ақпарат өлшемін енгізудің бірінші әрекетін 1927 жылы Р.Хартли (Англия) жасады. Ақпарат өлшеміне қойылатын жалғыз талап – аддитивтілік (лат. additio – қосу\ қосу жолымен алынған): екі ұяшықта бір ұяшыққа қарағанда екі есе көп ақпарат болуы қажет.

$$C = \log m,$$

мұндағы  $m$  – жүйенің әртүрлі күйінің саны.

Осы өлшем аддитивтілік талабын қанағаттандырады.  $n$  ұяшықтан тұратын құрылғының сыйымдылығы:

$$q = m^n,$$

бір ұяшықтың сыйымдылығын ұяшықтардың санына көбейткенге тең:

$$C = \log m^n = n \log m.$$

Ақпараттық сыйымдылықтың өлшем бірлігі ретінде екілік бірлік алынған, қысқаша bit (ағылш. bit < binary – екілік + digit - цифр).

$$C = \log_2 16 = 4 \text{ бит},$$

4 екілік ұяшықтың сыйымдылығына баламалы (эквивалентті) болады.

### 1.2 Үздіксіз сигналдарды дискретті сигналдарға түрлендіру

Сигналдар параметрі және уақыты бойынша дискретті және үздіксіз болып бөлінеді.

Үздіксіз сигналды дискретті сигналға айырбастауға болады.

В.А.Котельников теоремасы (дискретизация теоремасы) (1933 жыл):  $F_{\max}$  жиілігімен шектелген кез келген үздіксіз сигнал  $\Delta t \leq 1/(2F_{\max})$  уақыт интервалы арқылы алынған лездік мәндердің тізбектелуі ретінде бейнеленуі мүмкін.

Теорема бойынша шектеулі спектрі бар үздіксіз сигналды Котельников қатарына орналастыруға болады:

$$\alpha(t) = \sum_{n=-\infty}^n (n\Delta t) \frac{\sin \omega_d (t - n\Delta t)}{\omega_d (t - n\Delta t)},$$

мұндағы  $\alpha(n\Delta t)$  - уақыттың дискретті мезетіндегі сигналды есептеу  $t_n = n\Delta t$ ;

$\omega_d = 2\pi f_d = 2\pi/\Delta t$  - дискретизация жиілігі;

$\Delta t$  - дискретизация интервалы;

$\Psi_n = \frac{\sin \omega_d (t - n\Delta t)}{\omega_d (t - n\Delta t)}$  - есептеу функциясы.

Кез келген сигнал соңғы ұзақтыққа ие. Оны Котельников қатарының қысқа түрімен келтіруге болады:

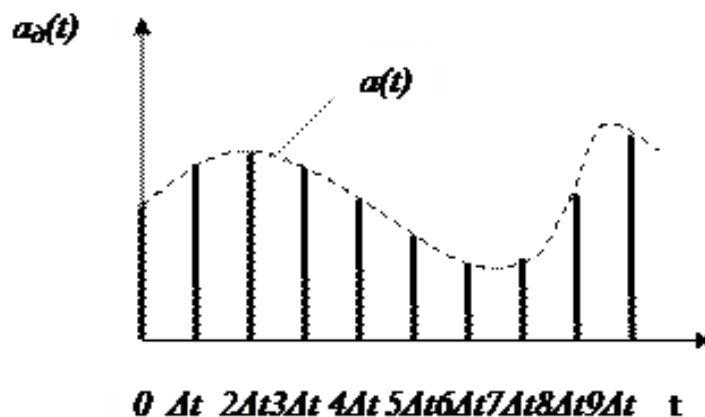
$$\alpha(t) = \sum_{n=1}^B \alpha(n\Delta t) \frac{\sin \omega_d (t - n\Delta t)}{\omega_d (t - n\Delta t)},$$

мұндағы  $B = T_c/\Delta t + 1 = 2F_{max}T_c + 1 \approx 2\Delta F_c T_c$  - ұзақтығы  $T_c$  болатын сигналды есептеу саны.

Котельников теоремасының мазмұны:

1) Теорема  $a(t)$  сигналының түрін айқындамайды, демек ол кездейсоқ болуы да мүмкін.

2) Теорема бойынша  $a(t)$  сигналындағы барлық мәлімет  $a(n\Delta t)$  таңдау бойынша алынған мәндерінде жатады. Демек, байланыс арнасы бойынша үздіксіз сигнал уақыт бойынша дискретті  $a_d(t)$  сигналына түрленуі мүмкін. Үздіксіз сигналдың санау тізбегі бойынша берілуі дискретизация деп аталады. Практикада әрбір санау  $a(n\Delta t)$  және  $\tau \ll \Delta t$  ұзақтығымен есептелінеді.



1.1 сурет – Үздіксіз сигналдың дискретизациясы

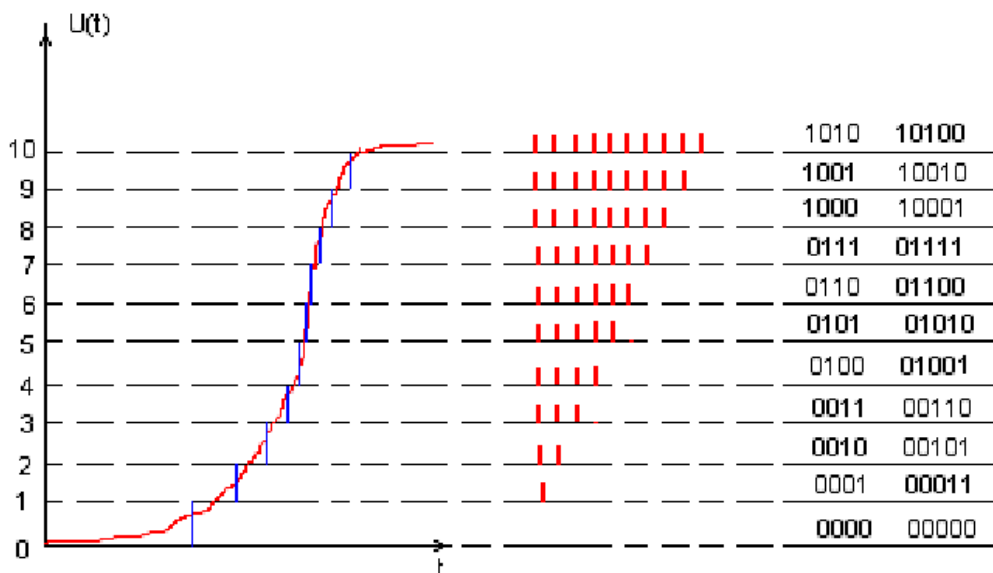
3) Теорема  $a(t)$  үздіксіз сигналының қабылдағыштағы санаулары бойынша қалпына келуін анықтайды, әр санауды  $\psi_n(t)$  санау функциясына көбейту және шыққан мәндерді қосу керек

Үздіксіз функцияны параметрі (деңгей) бойынша дискретті сигналға айырбастау процесі параметр бойынша кванттау деп аталады.

Іргелес дискретті мәндер арасындағы айырма параметрі бойынша кванттау қадамы болып табылады. Бірыңғай кванттау үшін кванттау қадамы  $\Delta$  тұрақты:

$$\Delta_{\text{КВ}} = (\alpha_{\text{max}} - \alpha_{\text{min}}) / (q - 1),$$

мұндағы  $q$  - кванттау қадамдарының саны.



2 сурет – Деңгейіне сәйкес кванттау тәсілімен сандық-импульстік, содан кейін тепе-теңдік бойынша қорғаумен екілік кодқа сигналды түрлендіру

## 2 дәріс. Логика заңдары. Санау жүйелері. Екілік арифметика

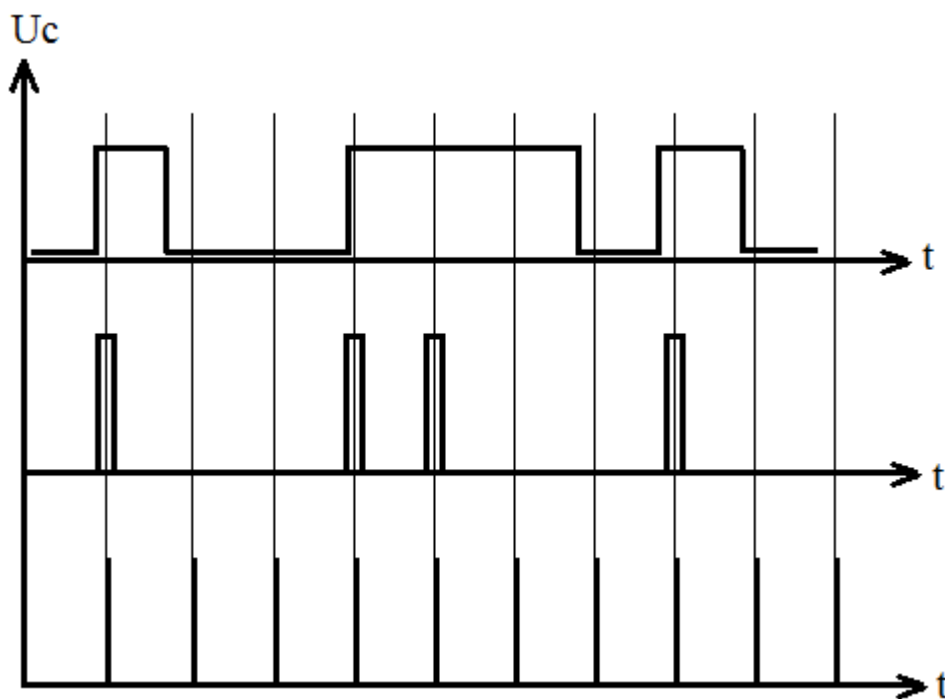
*Дәрістің мақсаттары:* ақпарат өлшемімен, үздіксіз сигналдарды дискретті сигналдарға түрлендірумен, санау жүйелерімен танысу.

*Дәрістің мазмұны:* ақпарат, түрлендіру, санау жүйелері.

Сигнал деңгейлерінің шамалары цифрлық құрылғылардың элементтерімен үздіксіз емес, дискретті уақыт моменттерінде қабылданады, олардың арасындағы интервал жұмыс такты  $T$  деп аталады. Цифрлық құрылғыларда бір жұмыс тактінде кіріске келіп түскен кодтық сөздерге бір

элементарлық түрлендіру орындалады. Уақытты дискреттеу арнайы синхронизациялау импульстерін өндіретін басқару құрылғылармен қамтамасыз етіледі. Дискретті құрылғылар ақпаратты ұсынудың екі жолдарын пайдаланады: потенциалды және импульсті. Потенциалды әдісте 0 және логикалық 1 мәндеріне төмен және жоғары кернеу сәйкес келеді. Егер логикалық 0 деңгейі төмен кернеуге сәйкес болса, ал логикалық 1 – жоғары болса, онда бұл логика оң деп аталады, Егер логикалық 0 деңгейі жоғары кернеуге сәйкес болса, ал логикалық 1 - төмен болса, онда бұл логика теріс деп аталады.

Цифрлық құрылғыларда ақпарат бірізді және параллель кодтары мен ұсынылуы мүмкін. Бірізді кодын пайдалану кезінде әрбір такт екілік кодтың бір разрядына (битіне) сәйкес келеді. Разряд (бит) нөмірі таңбалы сан көрсеткіштері код басталуымен тұспа тұс келетін, такттан бастап есептелетін такт нөмірімен анықталады. 2.1-суретте екілік санның байттық бірізді коды 10011101 көрсетілген.



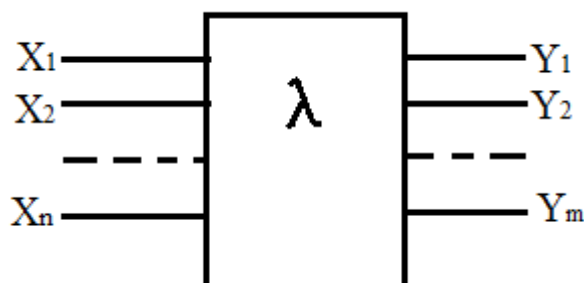
2.1 сурет – Ақпаратты потенциалды және импульсті әдістерінде ұсыну кезіндегі екілік санның бірізді коды

Осы екілік санды жіберу үшін 8 такт (цикл) талап етеді.

Логика алгебрасының функциялары қалыптастыру құрылғылары логикалық немесе сандық деп аталады және түрлі ерекшеліктеріне сәйкес жіктеледі. Кіру және шығу сипаттағы ақпарат алу үшін цифрлық құрылғылар бірізді, параллель және аралас әрекетті болып бөлінеді. Олардың кірістері бойынша ақпаратты өңдейтін және түрлендіретін цифрлық құрылғылар, цифрлық автоматтар деп аталады. Қарапайым автоматтың шартты графикалық көрінісі 2.2-суретте көрсетілген. Автоматтың кірістеріне  $X_1, X_2, \dots, X_n$ , екілік



айнымалылар беріледі, ал шығыстарынан  $Y_1, Y_2, \dots, Y_n$  екілік айнымалылары алынады. Цифрлық автоматтың кіріс және шығыстарында екілік деп аталатын логикалық 0 немесе 1 сигналдар болады. Шығару реттілігі жойылады. Сандық машиналық болып табылады. Осы сигналдарды түрлендіру мәселелерін математикалық логика және алгебра логикасы шешеді.



2.2 сурет - Қарапайым цифрлық автоматтың шартты графикалық көрінісі

$n$ -тактыдағы кіріс және шығыс функциялары  $X_n$  және  $Y_n$  ретінде тағайындалған болса, олардың арасындағы байланыс өрнекпен беріледі:

$$Y_n = \lambda(X_n),$$

мұндағы  $\lambda$  - құрылғы жүзеге асыратын логикалық түрлендірулер белгісі.

Қазіргі заманғы цифрлық құрылғылар мен жүйелердің элементтік базасы цифрлық интегралды сұлбалар (ЦИС) болып табылады. Цифрлық интегралды сұлбалар (ЦИС) - интегралды (біріктірілген) технологиялар (әдетте жартылай өткізгіш) әдісімен шығарылған, жеке қораппен қапталған және дискретті (цифрлық) сигналын түрлендіру үшін нақты функцияларды атқаратын микроэлектрондық өнім. Цифрлық интегралды сұлбалар (ЦИС) номенклатурасы өте алуан түрлі және сондықтан олардың жүзеге асыратын функциялары ауқымды болады. Цифрлық сигналдарды қарапайым түрлендірулерді логикалық элементтер (ЛЭ) деп аталатын цифрлық интегралды сұлбалар (ЦИС) жүзеге асыра алды.

Цифрлық ИС және олардың негізінде құрылған құрылғылардың жұмысын сипаттау үшін, логика алгебрасы немесе Буль алгебрасының математикалық аппараты пайдаланылады. Буль алгебрасын цифрлық құрылғыларды талдау және синтез тапсырмаларын шешуге пайдалану мүмкіндігі осы алгебраның ұқсастық түсініктері және жіктелуі және екілік санау жүйесімен шартталған, құрылғымен түрлендірілетін сигналдарды ұсыну үшін негіз болып табылады.

Буль алгебрасының негіздері.

Буль алгебрасының негізгі ұғымдары логикалық айнымалы және логикалық функция ұғымдары болып табылады.

Логикалық айнымалы екі ықтимал күйдің (мәннің) біреуін қабылдай алатын шама, біреуі «0», екіншісі «1» белгіленеді (күйін анықтау үшін, «Жоқ» және «Иә» сияқты басқа да таңбаларды пайдалануға мүмкін болып табылады және т.б.). Екілік айнымалылар жиі  $x_1, x_2, \dots$  символымен белгіленеді. Логикалық айнымалы анықтау бойынша екілік айнымалы деп аталады.

Логикалық (Буль) функциясы (стандартты белгілеу -  $y$ ), сондай-ақ, екі ықтимал күйдің (мәннің): «0» немесе «1» біреуін қабылдай алатын функция.  $n$  айнымалысы (аргумент) бар логикалық функция екілік айнымалының әрбір жиынтығы (комбинациясы) үшін анықталады және тапсырылады. Сонымен қатар, функция әрбір жиынтығында «0» немесе «1» мәнін қабылдауы мүмкін, онда  $n$  айнымалысынан (аргумент) мүмкін болатын функцияның жалпы саны  $2^{2^n}$  тең.

Осылайша, аргумент және функция қабылдауға болатын күйлер (мәндер) екі болып табылады. Буль алгебрасында осы күйлер үшін теңдік символымен (=) және үш операциялар белгіленетін эквиваленттік қатынасы анықталады: а) логикалық қосу (дизъюнкция), ә) логикалық көбейту (конъюнкция), б) логикалық терістеу (инверсия), сәйкес символдармен белгіленеді:

- 1) + НЕМЕСЕ  $\vee$ - дизъюнкция операциясы.
- 2) • ЖӘНЕ  $\wedge, \&$ - конъюнкция операциясы.
- 3)  $\bar{\phantom{x}}$  инверсия операциясы ( $\bar{\phantom{x}}$  аргументі немесе функция таңбасы).

Постулативті болжаумен, осы операцияларды орындау кезінде, эквиваленттік қатынас түрі:

$$\begin{array}{lll}
 \text{а)} & 0 + 0 = 0, & \text{ә)} 0 \cdot 0 = 0, & \text{б)} \bar{0} = 1 \\
 & 0 + 1 = 1, & 0 \cdot 1 = 0, & \bar{1} = 0. \\
 & 1 + 0 = 1, & 1 \cdot 0 = 0, & \\
 & 1 + 1 = 1 & 1 \cdot 1 = 1. & 
 \end{array} \tag{1}$$

Постулаттар негізінде (1), алгебра логикасының мынадай заңдарын алуға болады:

1) Бір элементтер заңдары (әмбебап жиынтығы - а) нөлдік жиынтығы; ә) тавтология; б) екі жақтылық:

$$\begin{array}{lll}
 \text{а)} x + 1 = 1, & \text{ә)} x + 0 = x, & \text{б)} x + x = x, \\
 x \cdot 1 = x; & x \cdot 0 = 0; & x \cdot x = x.
 \end{array} \tag{2}$$

2) Терістеу заңдары (қос терістеу):

- а) қосымша сипаты;
- ә) дуальдік;
- б) екі жақтылық:

$$\begin{array}{lll}
 \text{а)} \overline{\overline{x}} = x & \text{ә)} x + \overline{\overline{x}} = 1, & \text{б)} \overline{\overline{x_1 + x_2}} = \overline{\overline{x_1}} \cdot \overline{\overline{x_2}}, \\
 & x \cdot \overline{\overline{x}} = 0. & \overline{\overline{x_1 \cdot x_2}} = \overline{\overline{x_1}} + \overline{\overline{x_2}}.
 \end{array} \tag{3}$$

3) а) сіңіру (абсорбция) немесе жұту заңдары; ә) байланыстырушы:

$$\begin{aligned} \text{а) } x_1 + x_1 \cdot x_2 &= x_1, & \text{ә) } x_1 \cdot x_2 + x_1 \cdot \bar{x}_2 &= x_1, \\ x_1 \cdot (x_1 + x_2) &= x_1; & (x_1 + x_2) \cdot (x_1 + \bar{x}_2) &= x_1. \end{aligned} \quad (4)$$

Екі жақтылық заңы (3, б) немесе де Морган заңы еркін (n) аргументтердің саны үшін К. Шеннон шығарды.

Жоғарыда аталған және қарапайым алгебрада теңдесі жоқ (сандар алгебрасы) заңдарынан басқа, логикасы алгебрасы үшін қарапайым алгебра шынайы: коммутативті және жылжымалы, дистрибутивті немесе таратушы, ассоциативті немесе терімдесті.

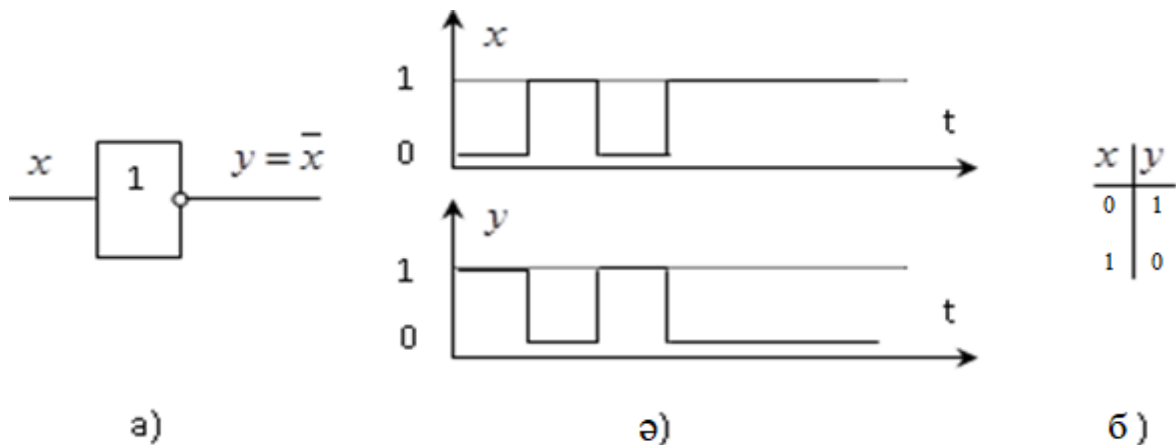
Кез келген логикалық функция  $Y_n$  екілік айнымалылар  $x_1, x_2, \dots, x_n$  кесте түрінде белгіленуі мүмкін. Ақиқат кестелері деп аталатын кестелер барлық ықтимал аргументтердің екілік жиынтығы жазылатын,  $2^n$  жолдардан құралған, сондай-ақ осы әрбір жиынтықтарға функцияның мәндері сәйкес тіркеледі.

Цифрлық техникада осы функцияларды жүзеге асыруға болатын маңызды кейбір логикалық функциялар мен логикалық элемент (ЛЭ) сипаттамасын келтіреміз.

«Терістеу» функциясы - бір аргумент (функцияның басқа атаулары: инверсия, логикалық байланыс ЕМЕС) функциясы. Бұл функцияның аналитикалық түрі:

$$y = \bar{x},$$

мұндағы  $y$  - логикалық функция;  
 $x$  - аргумент.



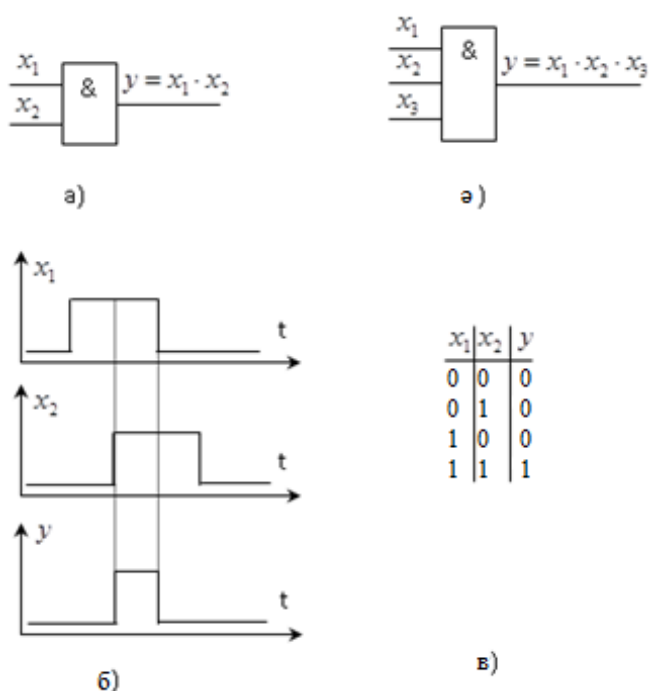
а) шартты белгі; ә) уақыт диаграммасы; б) ақиқаттық кесте.

2.3 сурет – Инвертор

«Конъюнкция» функциясы - екі немесе одан көп аргументі бар функция (функцияның басқа атауы: логикалық көбейту, логикалық байланыс ЖӘНЕ). Екі аргументті ( $x_1$  және  $x_2$ ) функцияның аналитикалық формасы:

$$y = x_1 \cdot x_2 \text{ немесе } y = x_1 \wedge x_2 \text{ немесе } y = x_1 \& x_2.$$

«Конъюнкция» функциясы 1 тең болады, егер оның барлық аргументі 1 тең болса. «Конъюнкция» функциясын жүзеге асыратын логикалық элемент (ЛЭ) конъюнктор немесе «ЖӘНЕ» логикалық элементі (ЛЭ) деп аталады. 2.4 суретте келтірілген: екі кірісті (а) және үш кірісті (ә) конъюнкторлардың шартты графикалық суреті және екі кірісті конъюнктордың уақыт диаграммалары (б) және ақиқаттық кестесі (в).



а, ә) сұлба; б) уақыт диаграммасы; в) ақиқаттық кестесі.

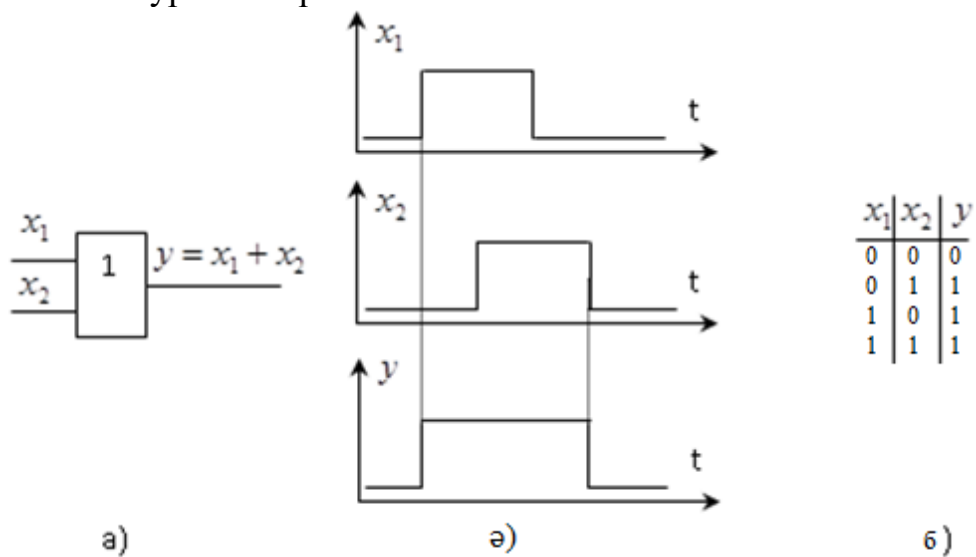
2.4 сурет - Конъюнкторлар

«Дизъюнкция» функциясы - екі немесе одан көп аргументі бар функция (функцияның басқа атауы: логикалық қосу, логикалық байланысы НЕМЕСЕ) болып табылады. Оның аргументтерінің кем дегенде бірі 1-ге тең болса, (2.5, в сурет) онда функциясы 1-ге тең болып табылады. «Дизъюнкция» функциясының белгіленуі:

$$y = x_1 + x_2 \text{ немесе } y = x_1 \vee x_2.$$

«Дизъюнкция» функциясын жүзеге асыру үшін логикалық элемент (ЛЭ) дизъюнктор немесе «НЕМЕСЕ» логикалық элементі (ЛЭ) деп аталады.

«НЕМЕСЕ» логикалық элементінің (ЛЭ) шартты суреті және уақыт диаграммасы 2.5-суретте көрсетілген.



а) сұлба; ә) уақыт диаграммасы; б) ақиқаттық кестесі.

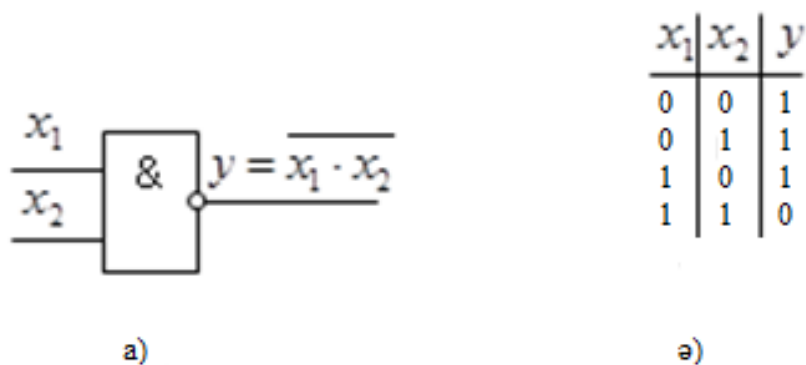
### 2.5 сурет – Дизъюнктор немесе «НЕМЕСЕ» логикалық элементі (ЛЭ)

«Шеффер штрихі» функциясы - (басқа атауы – логикалық байланыс «ЖӘНЕ-ЕМЕС») бұл екі немесе одан көп аргументтер функциясы. «ЖӘНЕ-ЕМЕС» функциясының ақиқаттық кестесі 2.6, б-суретте көрсетілген. Бұл ЖӘНЕ функциясының инверсиясы, яғни бұл конъюнкцияны терістеу екенін оңай көруге болады. Функция 1-ге тең, егер кем дегенде бір аргумент 0 болса, функция 0-ге тең, егер барлық аргументтер теңдігі 1 болса.

«ЖӘНЕ-ЕМЕС» функциясының белгіленуі:

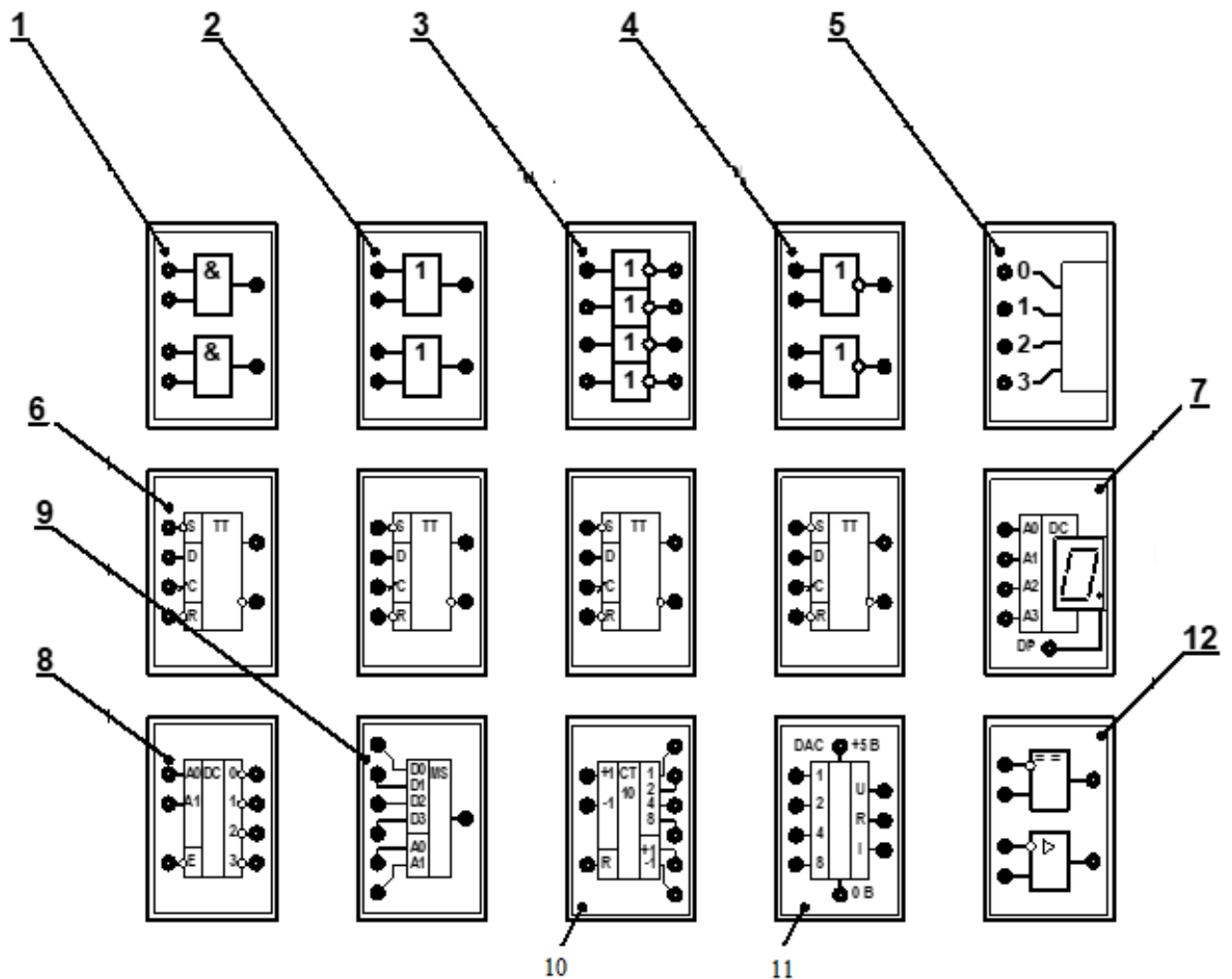
$$y = \overline{x_1 \cdot x_2} .$$

«Шеффера штрихі» функциясын жүзеге асыратын ЛОГИКАЛЫҚ ЭЛЕМЕНТ (ЛЭ) 2.6, а- суретте келтірілген.



а) сұлба; ә) ақиқаттық кестесі.

2.6 сурет – Логикалық элемент (ЛЭ) «ЖӘНЕ-ЕМЕС» немесе «Шеффер штрихі» функциясы



2.7 сурет – Логикалық элементтердің миниблоктарының жиынтығының бет жақтауының тұтас көрінісі

### 3 дәріс. Жартылай өткізгіш элементтер. Электрлік өткізгіштік. $p$ - $n$ өткелі. Диодтар. Диодтардың түрлері

*Дәрістің мақсаттары:* жартылай өткізгіш элементтерінің вольт-амперлік сипаттамасымен (BAC) танысу.

*Дәрістің мазмұны:* жартылай өткізгіш элементтер.  $p$ - $n$  өткелі. Диодтар

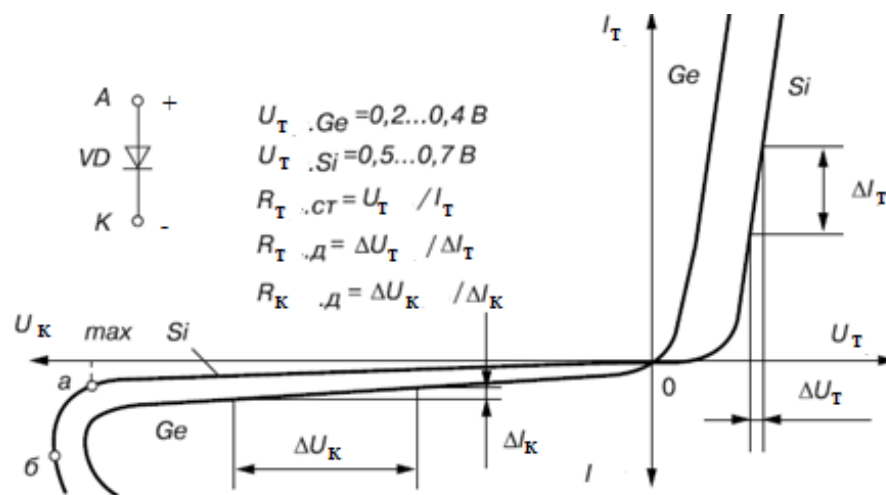
#### **$p$ - $n$ өткелі**

$p$ - $n$ -өткелі ( $n$  – *negative* - теріс, электрондық,  $p$  - *positive* — оң, кемтік), немесе электрондық - кемтік өтпел – екі  $p$ - және  $n$ -типті жартылай өткізгіштер түйісінде кеңістігінің облысы, онда бір өткізгіштік түрі келесі түріне көшеді.  $p$ - $n$ -өтпелі жартылай өткізгіш диодтар, транзисторлар және

сызықтық емес вольт-амперлік сипаттамасы бар басқа электрондық элементтер үшін негіз болып табылады.

### Жартылай өткізгіш элементтер. Диодтар

Диод - екі электродты, электр тогының бағытына байланысты әртүрлі өтімділігі бар электронды аспап (прибор). Бір  $p-n$  өтпелінен тұратын және екі шығысы (сыртқа жалғанатын екі ұшы) бар элемент жартылай өткізгішті диод деп аталады. Олар оң таңбалы анод пен теріс таңбалы катод. Ашық күйінде ол токты жақсы өткізеді де, жабық күйінде нашар өткізеді, тіпті өткізбейді деп айтуға болады. Егер де батереяның оң полюсын диодтың анодымен, ал теріс полюсын катодымен қоссақ, онда диод арқылы ток жүреді. Диодқа тура кернеу бергенде ток бірден жоғарылайды. Диод ашылады. Ал кері кернеу бергенде ток өте аз мөлшерде болады, диод жабық. Егер де біз кері кернеуді белгілі бір мөлшерден көп *артық* берсек, онда кері ток бірден көп мөлшерге артады. Көп мөлшерге токтың зияны сол диод тесілді немесе диод «жанып кетті» дейді.



3.1 сурет - Диодтың вольт-амперлік сипаттамасы

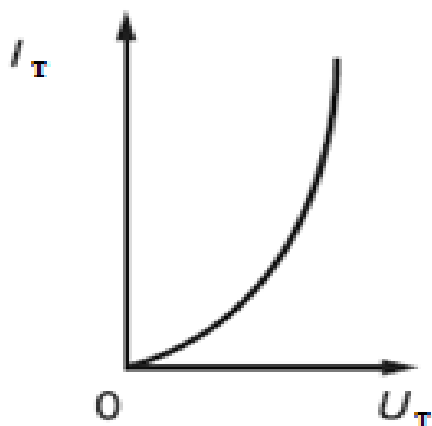
Диодтардың түрлері.

Жұмыс істеу тәртібіне және атқаратын міндетіне қарай жартылай өткізгішті диодтар әртүрлі болады. Ең көп тараған диодтар түзеткіштік диод, стабилитрон, варикап, фотодиод, жарық диоды. Төменде түзеткіш (импульсті және жоғары жиілікті) диодтың шартты белгіленуі көрсетілген.

Түзеткіш диод  $p-n$  ауысуының вентильді қасиетін пайдаланады және айнаымалы токтарды түзету үшін қолданады. Диодты жасау үшін Ge және Si қолданылады. Түзеткіш диод өзіне берілген кернеуді басқаратын электронды кілтті (ЭК) жинайды.  $U_{\text{тура}}$  кезінде ЭК жабық,  $U_{\text{кері}}$  кезінде ЭК ашық. Тура кернеу берілгенде диодтағы кернеудің төмендеу әсерінен жүктемедегі кернеуінен біршама аз болады. Гелийден жасалынған диодтың тура кернеуі

$U_{g \text{ тура}} = -0,5 \text{ В}$ , ал кремнийден жасалынған диодтағы  $U_{g \text{ тура}} \leq 1-1,5 \text{ В}$ .

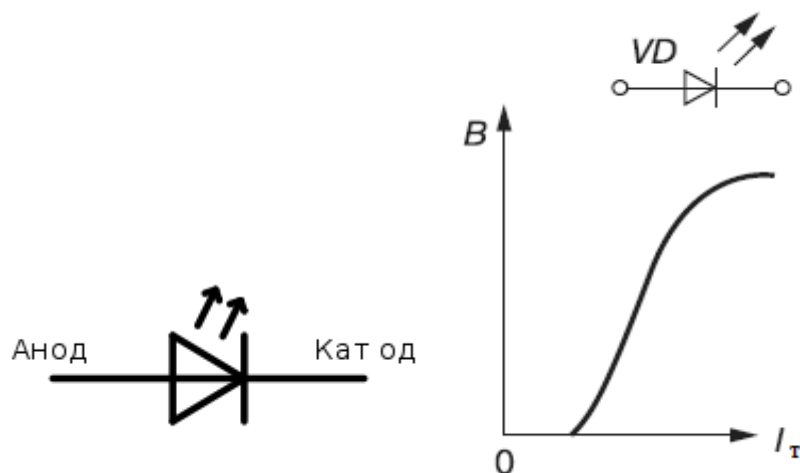
Импульсті диод - өтпелі үрдістері қысқа болатын және жұмыс кезінде вольт-амперлік сипаттамасының (ВАС) тура және кері тармақтарын (түзеткіш диодтар сияқты) қолданатын шала өткізгішті диод. Диодтағы өтпелі үрдістердің ұзақтығы  $C_{\text{диф}}$  және  $C_{\text{зар}}$  сыйымдылықтарының қайта зарядталынуына байланысты. Инжекция деңгейі төмен кезінде өтпелі үрдістердегі тосқауылдық сыйымдылықтың қайта зарядталынуының маңызы зор. Инжекция деңгейі жоғарылаған кезде зарядтарды жинау және сору үрдістері негізгі болып табылады. Соңғы құбылыс диод жылдамдығын анықтайды және арнайы параметрі  $\tau_{\text{кк}}$  – қалпына келтіру уақытымен сипатталады. Сонымен импульсті диодтарда  $\tau_{\text{кк}}$  – қалпына келтіру уақыты диод жылдамдығын сипаттайды. Жылдамдықты жоғарылату үшін импульсті диодтарды нүктелік құрылым түрінде дайындайды, бұл оның *p-n* ауысу ауданының минималды болуына себеп болады. Сонымен қатар,  $\tau_{\text{кк}}$  шамасын азайту үшін база енін (қалыңдығын) барынша жұқа етіп жасайды. Импульстік диод ретінде Шоттки диодын қолдануға болады.



3.2 сурет - Шоттки диодының ВАС

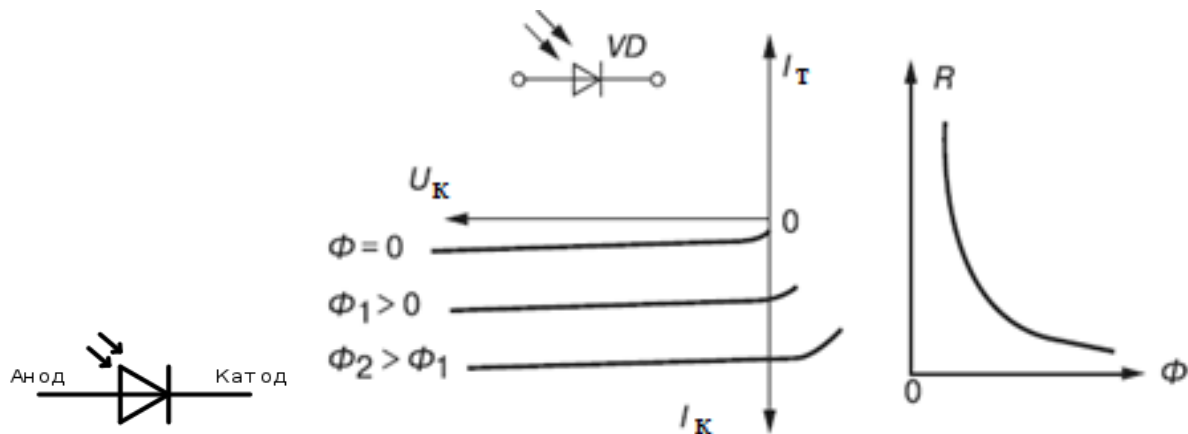
Жарық диоды – ток жүрген кезде *p-n* өткелінен жарық шығаратын шала өткізгішті диод жарық диоды деп аталады. Жарық диодтары негізінен цифрлық индикаторларда қолданылады. Жарық диодтары галлий арсенидтері мен фосфидтерінен және силиций карбидтерінен жасалады. Жарықтың токтан тәуелділігі жарық диодының негізгі сипаттамасы болып саналады. Токтың белгілі бір мәнінен бастап ток өскен сайын жарықтылық та өсіп отырады.





3.3 сурет - Жарық диодының сұлбалық белгіленуі және оның ВАС

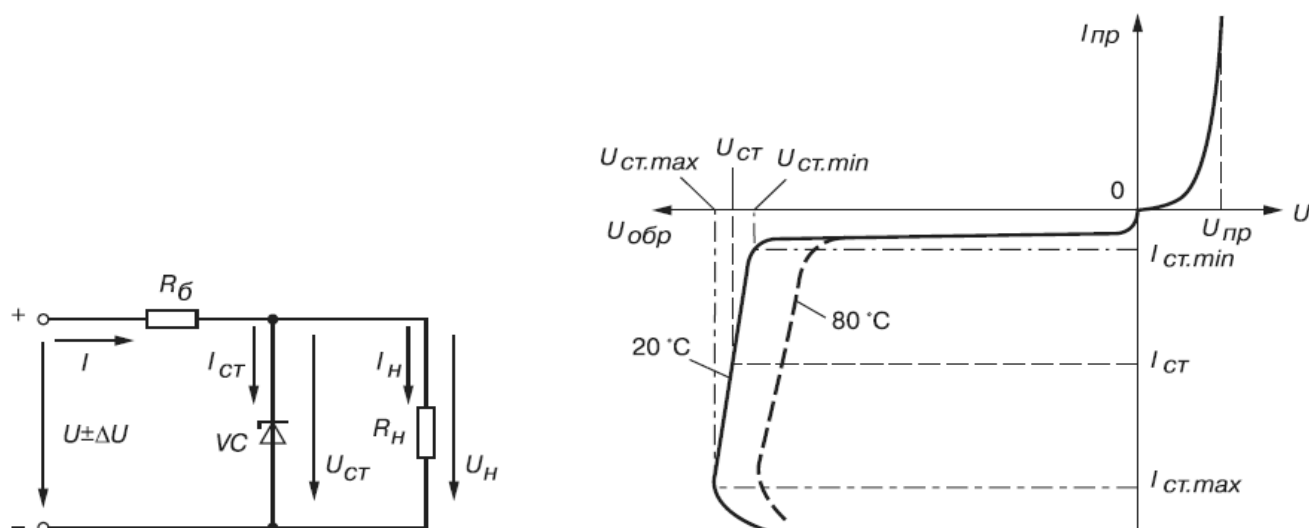
Фотодиод - кері тогы  $p-n$  өтпесінің жарықталынуына байланысты өзгеріп отыратын шала өткізгішті диод деп аталады. Фотодиодтар екі түрлі жұмыс әлпінде пайдаланылады: сыртқы қорек көзінсіз фотогенератор ретінде және сыртқы қорек көзімен фототүрлендіргіш ретінде. Фотодиод, қарапайым диод секілді, бір  $p-n$  өтпесінен тұрады. Бірақ түйіспесінің ауданы әлдеқайда үлкен болады. Фотодиод автоматика жүйелері мен басқа техника қондырғыларында, индикаторлық құрылғыларда, электр қозғаушы күші ретінде жарық ақпаратын электрлікке түрлендіру үшін және фотометрияда, телекескіндерді беру құрылғыларында қолданылады.



3.4 сурет - Фотодиодтың сұлбалық көрінісі және ВАС

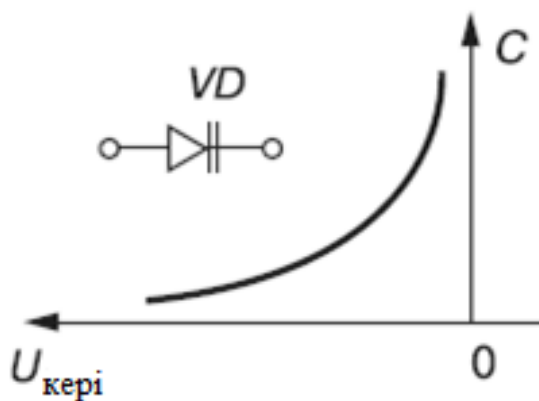
Стабилитрон және стабистор. Тұрақты токтың сызықты емес тізбектерінде кернеуді тұрақтандыру үшін қолданылады. Жоғары кернеуді ( $U$ ) тұрақтандыру үшін ВАС-ның кері тармағы (АВ бөлімін) қолданылады. Бұл мақсатта қолданылатын диодтарды стабилитрондар деп атайды. Аз мәнді кернеулерді ( $U \leq 1$  В) тұрақтандыру үшін мысалы интегралды сұлбаларда ВАС-ның тура тармағын (CD бөлімін) қолданады, ал бұл мақсатта қолданылатын диодтарды стабистор деп атаймыз және оның шартты белгіленуі төменде

көрсетілген. Оларды кремнийден жасайды. Тұрақтандыру кернеуі (3-180 В) диапазонын құрайды.



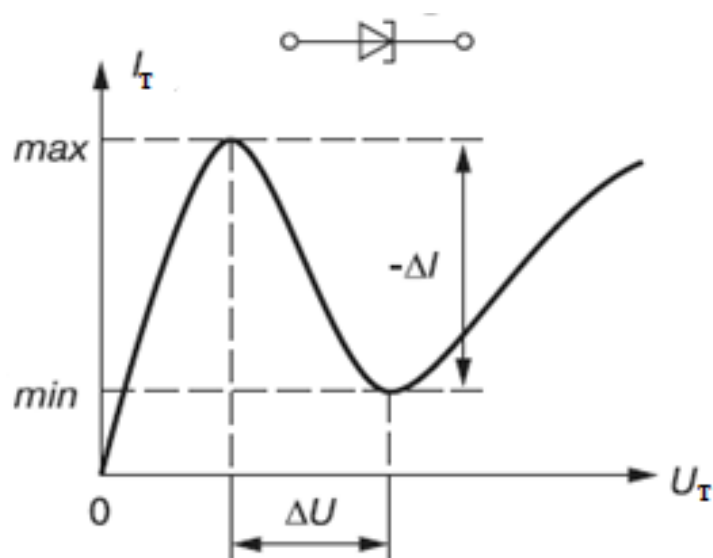
3.5 сурет - Стабилитронның сұлбалық көрінісі және ВАС

Варикап – тосқауылдық (зарядтық) сыйымдылықтың берілген кернеу мәніне тәуелділігін орындауға негізделген жартылай өткізгішті диод. Варикаптың негізгі сипаттамасы – вольт-фарадты сипаттама (ВФХ). Варикаптың тосқауылдық сыйымдылығы (10-100) пикофард құрайды.



3.6 сурет - Варикап сұлбалық көрінісі және ВАС

Туннельдік диод – кернеу бойынша оң ішкі кері байланыс. Оның ВАС-сында теріс диффузиялық кедергі бөлімі бар. Бұл бекітпе қабат өте жіңішке болғанда (10 Нм немесе одан да кіші) валентті қабаттан өткізу қабатына қарай зарядтардың туннельді түрде өтуімен түсіндіріледі.



3.7 сурет - Туннельдік диодтың сұлбалық көрінісі және ВАС

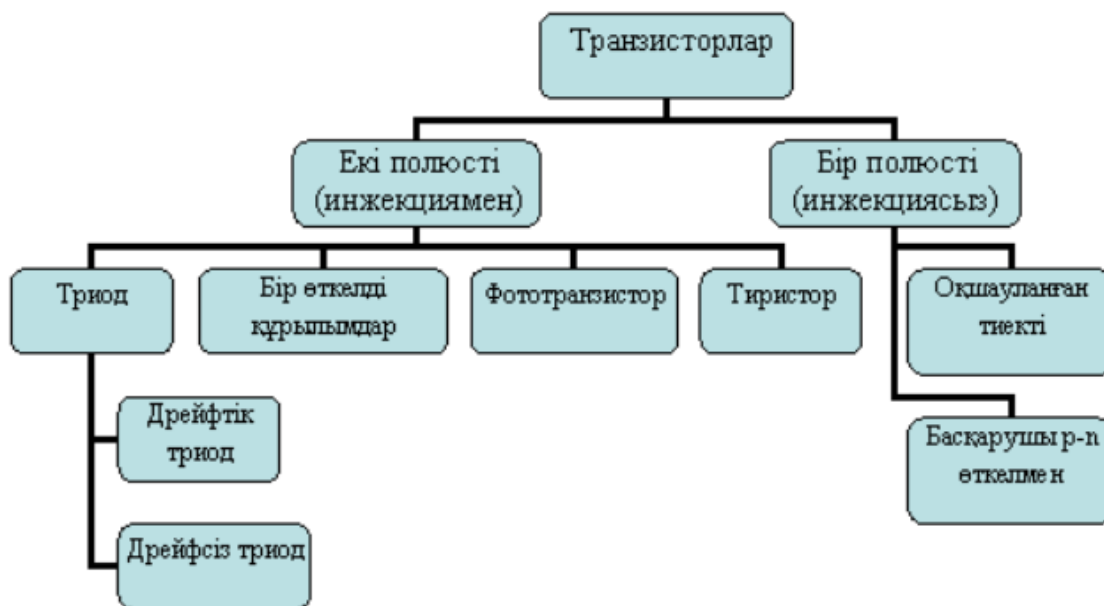
#### 4 дәріс. Жартылай өткізгіш аспаптар. Өрістік транзисторлар

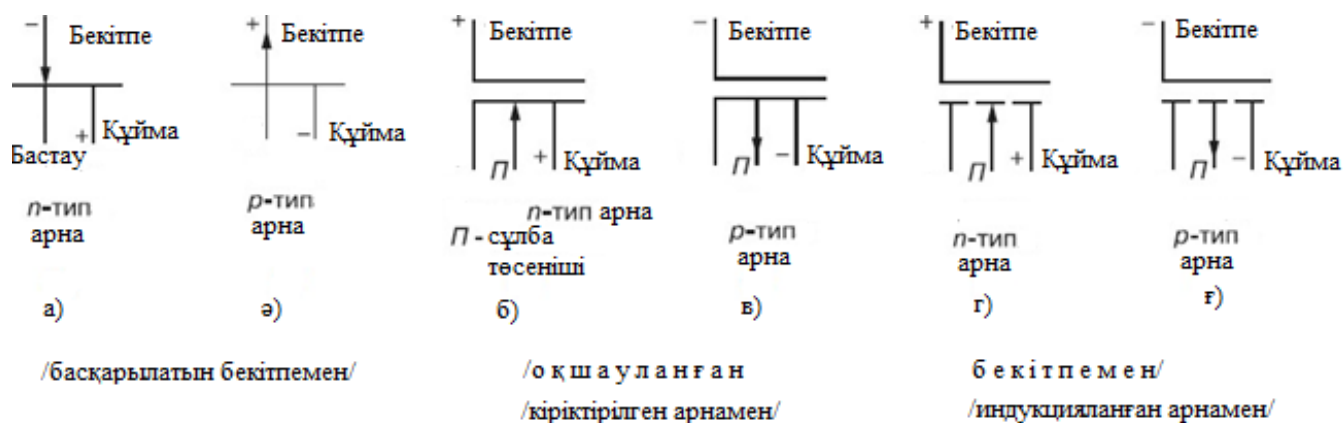
*Дәрістің мақсаттары:* жартылай өткізгіш аспаптармен танысу.

*Дәрістің мазмұны:* өрістік транзисторлар.

Транзистор (ағылш. *transfer* - тасымалдау және *resistor* - кедергі) — электр тербелістерін күшейтуге, оларды тудыруға және түрлендіруге арналып жартылай өткізгіш кристалл негізінде жасалған электрондық құрал.

Транзисторлардың топталуы.



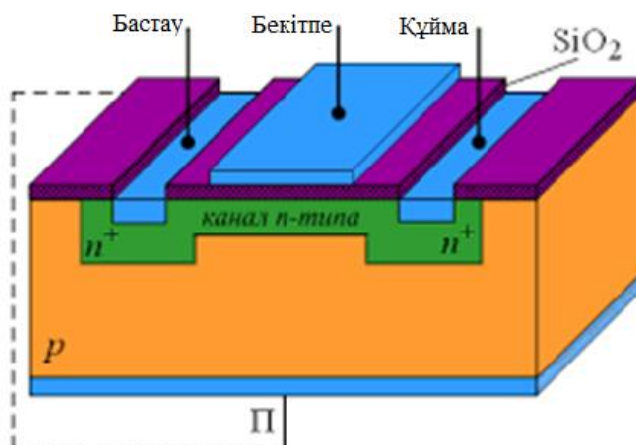


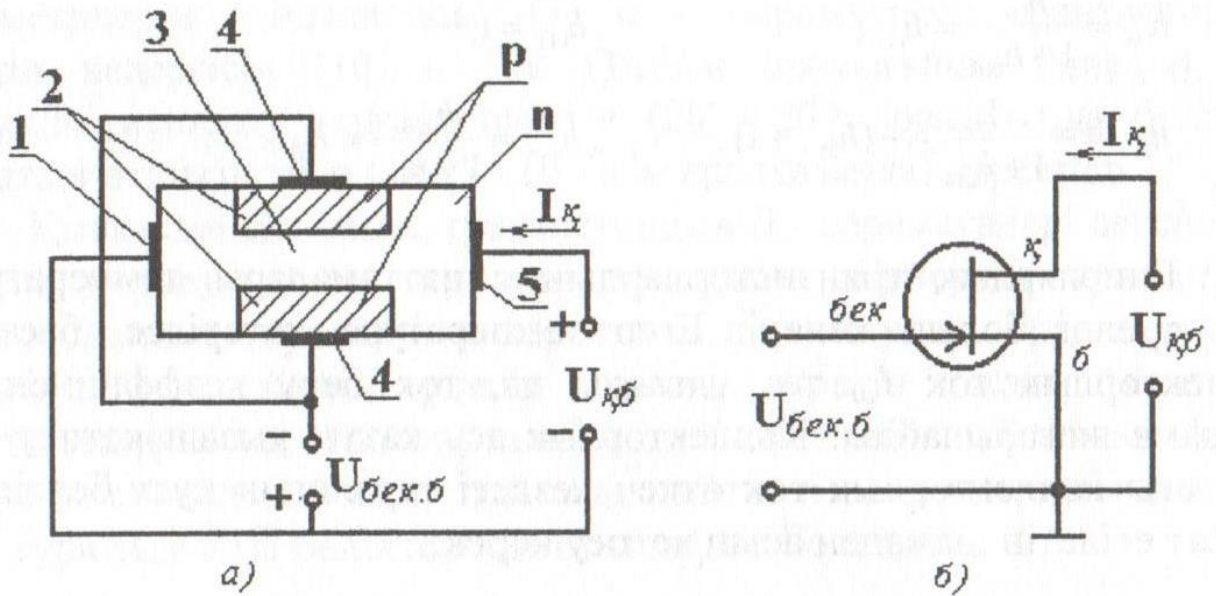
4.1 сурет - Транзисторлардың топталуы

Транзистор өрістік (униполярлы) және биполярлы деп бөлінеді.

Өрістік транзисторларда биполярлы транзистордағы сияқты үш электрод бар. Бірақ мұнда олар бекітпе (затвор), бастау (исток) және құйма (сток) деп аталады. Ал бастау мен құйманың ток жүретін арасын арна (канал) деп атайды. Бұл транзистордың тогы бекітпе мен бастаудың арасына берілген кернеудің әсерінен пайда болатын электр өрісі арқылы басқарылады. Сондықтан да оны өрістік транзистор дейді. Мұндай транзисторларда ток арна арқылы тек бір ғана түрлі зарядпен пайда болады (электрондармен немесе ойықтармен). Зарядтарды арнаға кіргізетін электродты бастау деп атаса, зарядтардың арнадан кететін электродын құйма деп атайды. Ал арнаның кедергісін реттейтін электрод бекітпе деп аталады. Осындай *n*- типті арнасы бар, *p-n*- асуы түріндегі бекітпесі бар өрістік транзистордың сұлбасы төмендегі 4.1 суретте берілген.

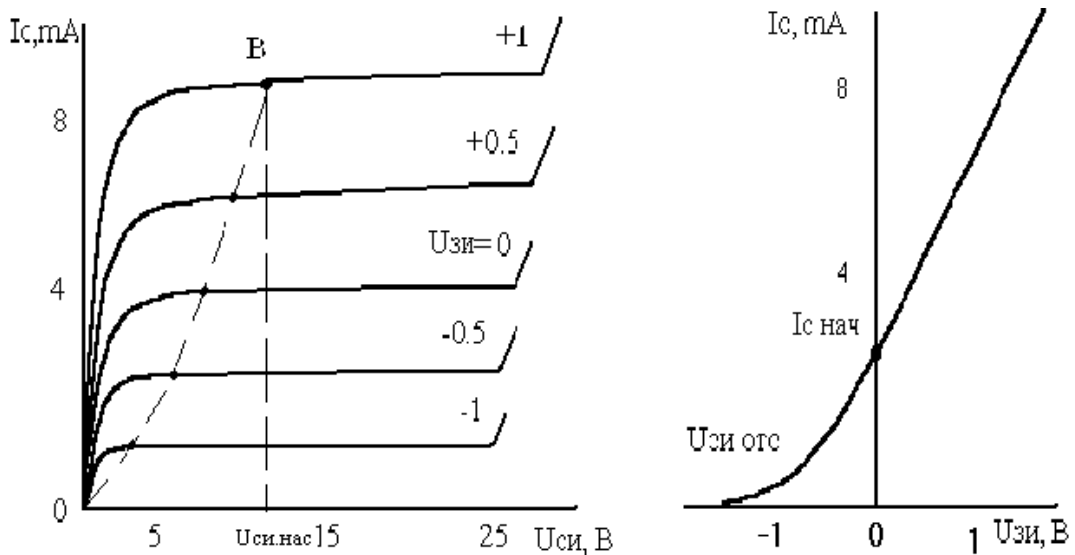
Өрістік (арналық) транзистор – жұмыстық токтың өзгеруі кіріс сигналы тудыратын, оған перпендикуляр бағытталған электр өрісі әрекетінен болатын транзистор. Өрістік транзисторларда кристалл арқылы өтетін токты тек бір таңбалы заряд тасушы –электрон немесе кемтік тудырады. Заряд тасушыларды басқаруға негізделетін физикалық эффектілерге қарай өрістік транзисторлар шартты түрде 2 топқа: басқаратын *p-n* электрон-кемтіктік ауысуы бар немесе металл-шалаөткізгіш түйіспелі, оқшауланған, жапқылы металл-диэлектрикшалаөткізгіш (МДШ) транзисторлар деп бөлінеді.





1 - бастаудың ұшы; 2 - бекітпе; 3 - арна; 4 - бекітпенің ұшы;  
5- құйманың ұшы.

4.2 сурет - Өрістік транзистордың сұлбасы



4.3 сурет - Өрістік транзистордың вольт-амперлік сипаттамасы (BAC)

Өрістік транзисторлар әдетте кремний немесе галлий арсениді негізінде жасалады. Олардың тұрақты ток бойынша кірістік және шығыстық кедергілері жоғары, инерциялығы төмен, жиіліктік шегі жоғары болып келеді. Өрістік транзисторлар байланыс, есептеуіш техникаларында, теледидарда шусыз, қуатты және ауыстырып-қосқыш (кілттік) ретінде қолданылады. Металл-диэлектрикшалаөткізгіш (МДШ) құрылымды өрістік транзисторлар интегралдық сұлбаларда кеңінен қолданылады. Өрістік транзистор күшейту қасиеті өткізуші арна арқылы өтетін негізгі тасымалдағыштар ағымымен және басқарушы электрлік өріспен анықталынатын шала өткізгішті аспап. Оның

биполярлы транзисторлармен салыстырғанда кіріс кедергісі әлдеқайда жоғары. Мысалы, биполярлы операциялық транзисторлардың кірісіндегі кедергісі 100 мОм. Өрістік транзисторының мұндай қасиеті өте жоғары кедергі қажет болған жағдайдағы қолданатын аяға жатады Биполярлы транзисторлар сияқты оларға тән кернеу мен ток сипаттамалары транзистор клеммаларында графиктер жиыны түрінде келтіріледі.

Транзисторлардың топталуы:

а) құрылымы және жұмыс істеу принципі бойынша.

б) коллектордан таралатын ең үлкен қауіпсіз қуат бойынша:

– аз қуатты – 0,3 Вт-тан аз;

– орташа қуатты – 0,3...3 Вт;

– үлкен қуатты – 3 Вт-тан жоғары.

в) қуат бойынша көрсетілген топтардың әрқайсысындағы шектік жиілік бойынша:

– төменгі жиілікті – 3 МГц-тен аз;

– орташа жиілікті – 3...30 МГц;

– жоғары жиілікті – 30...300 МГц;

– аса жоғары жиілікті – 300 МГц-тен жоғары.

г) конструкциясы және жасалу технологиясы бойынша:

– балқытып ендірілген жазық транзисторлар;

– диффузиялық базасы бар жазық транзисторлар;

– мезатранзисторлар;

– планарлық;

– эпитаксиалды-планарлық және т.с.с.

д) жасалу материалы бойынша:

– кремнийден, германийден, галий арсенидінен жасалған.

Ең бірінші транзистор алтын фольгасына оралған үшкір пластиктен, аз мөлшерде германийден тұратын. Көпшілік те, ғалымдар да бұл нәрсенің қалай істейтінін түсіндіре алмады, ол құрал арқылы тек радио тыңдады. Алғаш өріс эффектсіне негізделген транзисторге патентті Канадада Julius Edgar Lilienfeld 1925 жылы 22 қазанда тіркеді. Бірақ ол өзінің құрылғысы туралы мәлімет таратпағандықтан, жетістігі ескерілмеді. Кейін, 1934 жылы неміс ғалымы Oskar Heil өріс эффектсіне негізделген басқа транзисторге патент алады.

1947 ж. желтоқсанның 16 Уильям Шокли (William Shockley), Джон Бардин (John Bardeen), Уолтер Брэттэйн (Walter Brattain) істейтін транзистор жасағандығы туралы хабарлады. Бұл кезде олар Bell Labs. -та істейтін еді.

Алғашқы жұмыс істейтін транзистордың көшірмесі. Bell Labs патенталып, нарыққа шығады. Бірақ Bell Labs. барлық қиындықтарды жеңе алмай, 1952 жылы транзисторға патентті сатып жібереді. Сол уақыттан бері транзисторлар барлық жерде таралды.

## 5 дәріс. Жартылай өткізгіш аспаптар. Биполярлық транзисторлар

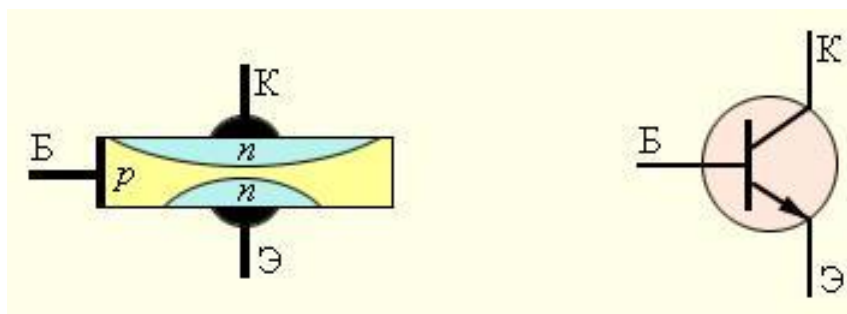
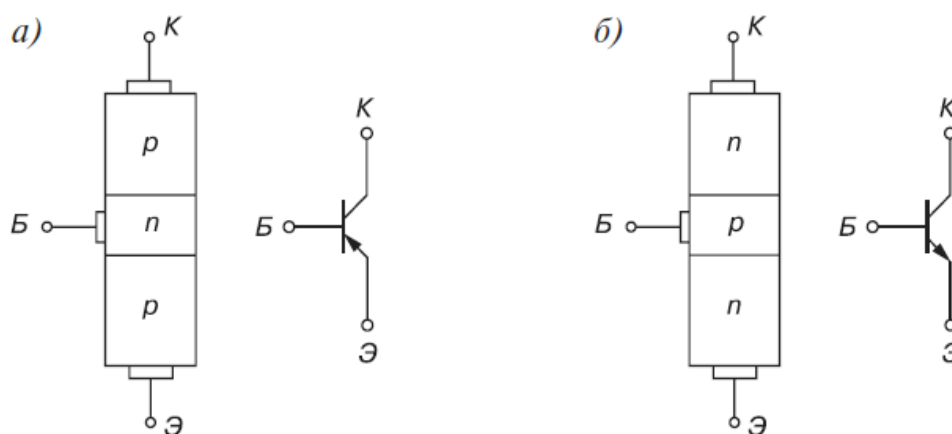
*Дәрістің мақсаттары:* жартылай өткізгіш аспаптармен танысу.

*Дәрістің мазмұны:* биполярлық транзисторлар.

Транзистор (ағылш. *transfer - тасымалдау* және *resistor - кедергі*) — электр тербелістерін күшейтуге, оларды тудыруға және түрлендіруге арналып жартылай өткізгіш кристалл негізінде жасалған электрондық құрал.

Транзистор өрістік (униполярлы) және биполярлы деп бөлінеді.

Биполярлы транзисторлар үш кезектелген электрондық ( $n$ ) немесе кемтіктік ( $p$ ) өткізгіштік облыстан тұрады. Олар  $p-n-p$  және  $n-p-n$  типті болып ажыратылады. Биполярлы транзистордың ортаңғы облысы база, қалған екеуі эмиттер және коллектор деп аталады.



а)  $p-n-p$ -типті; б)  $n-p-n$ -типті.

5.1 сурет - Биполярлық транзисторлар

База эмиттер мен коллектордан тиісінше эмиттерлік және коллекторлық  $p-n$  ауысуларымен бөлінген. Биполярлық транзистордың жұмыс істеу принципі база арқылы өтетін негізгі емес заряд тасушылардың ағынын бақылауға негізделген. Эмиттерлік ауысу тура бағытта ығысқан және ол негізгі емес заряд тасушылардың инжекциясын (итерілуін, ендірілуін) қамтамасыз етеді, ал коллекторлық ауысу кері бағытта ығысқан, ол эмиттер итерген негізгі емес заряд тасушыларды жинап алуды қамтамасыз етеді.

Өткелдердің ығысу кернеуіне қарай үш түрлі – активті, ток тоқтату және қанығу қосылу режимдерін ажыратады:

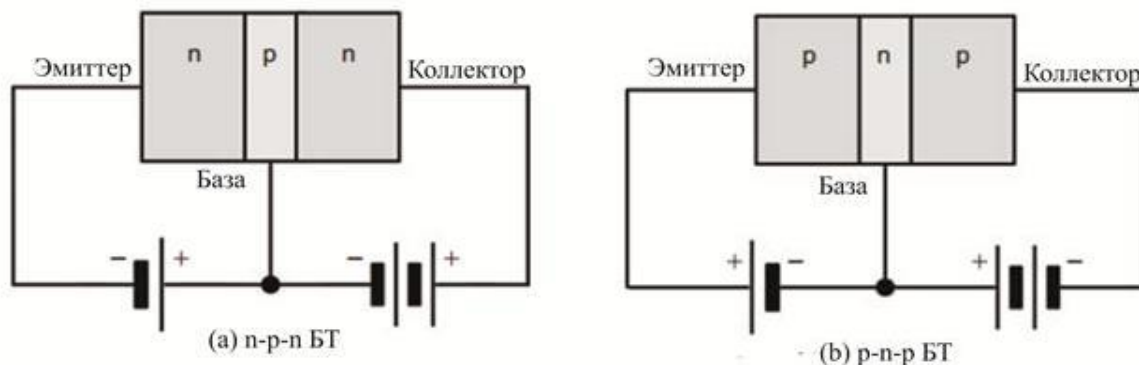
Активті режимде өткелдердің бірі тура, екіншісі – кері бағытта ығысады. Егер тура бағытта эмиттерлік өткел қосылса, онда мұндай режим қалыпты активті немесе күшейту режимі деп аталады. Сыртқы тізбектердегі токтар активті режимде ашық өткелдің басқарылушы потенциалдық тосқауылының биіктігімен, яғни өткелдің қосалқы тасушыларды базаға инжекциялау қабілетімен анықталады.

Инверсті активті режимде ЭӨ кері бағытта, ал КӨ – тура ығысады.

Ток тоқтату режимінде екі өткел де кері бағытта ығысады. Бұл жағдайда сыртқы тізбектердегі токтар аз және өткелдердің бірінің кері тогымен шамалас, басқаша айтқанда транзистор жабық.

Қанығу режимінде екі өткел де тура бағытта ығысады, яғни ашық. Базаға эмиттер және коллектор облыстарынан қосалқы тасушылар инжекцияланады (қос инжекция режимі). Екі өткел де ашық болғандықтан, құрылымда аздаған кернеу түседі. Сондықтан қанығу режимі, транзистор тізбекті тұйықтауға арналған кілттің рөлін атқаратын кездерде жиі қолданылады. Тізбекті ажырату транзисторды ток тоқтату режиміне ауыстырумен жүзеге асырылады, бұл кезде транзисторлық құрылымның кедергісі жоғары болады.

Активті режимде транзисторды басқару толығымен жүзеге асырылады және ол активті элементтің рөлін атқарады. Ток тоқтату және қанығу режимдерінде күшейту жоқ деуге болады.

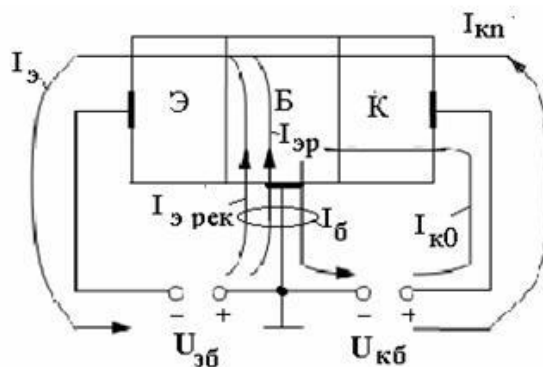


5.2 сурет - Биполярлық транзисторлардың құрылымдары (конструкциясы)

Биполярлық транзисторлар әдетте, кремний немесе германий материалдарының түйіндерінде *n-p-n* немесе *p-n-p* ауысуларын қамтиды. Түйіндер іс жүзінде, қоспасы бар кремнийдің бір бөлігі сызбада көрсетілген. Жартылай өткізгіштердің ішінде кейбір қолайсыз қоспалардың енуіне кедергі жасау үшін диффузиялық қоспа, фотографиялық тәсілдер қорғайтын материалдың қабаты алынады. Кремний транзисторларының германий транзисторларымен салыстырғанда қолданатын жерлері әлдеқайда көп, әсіресе, жоғары температурада, олай болса, германий құрылғылары қазіргі кездегі электрондық құрылғыларда сирек кездеседі.



## Транзистордағы токтар



5.3 сурет – Транзистордағы токтар

Транзистор үшін Кирхгофтың бірінші заңы бойынша эмиттер тогы база тогы мен коллектор тогының қосындысына тең:

$$I_{\text{э}} = I_{\text{б}} + I_{\text{к}},$$

мұндағы  $I_{\text{э}} = I_{\text{эп}} + I_{\text{эрек}} + I_{\text{кп}}$  – эмиттер тогы;

$I_{\text{б}} = I_{\text{эп}} + I_{\text{эрек}} + I_{\text{к0}}$  – база тогы. Бұл ток эмиттер тогының 1 %-ын құрайды;

$I_{\text{к0}}$  – коллекторлық өткелдің жылулық тогы.

Коллектор тогы:

$$I_{\text{к}} = I_{\text{к0}} + I_{\text{кп}},$$

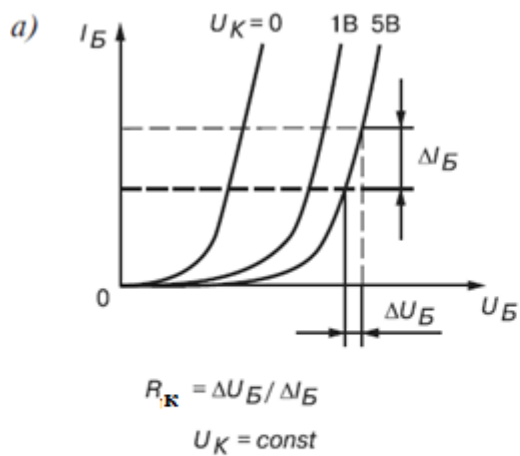
мұндағы  $I_{\text{кп}} = \alpha I_{\text{э}}$ .

Осыдан:

$$I_{\text{к}} = \alpha I_{\text{э}} + I_{\text{к0}}.$$

Осылайша, транзисторлы сұлбаларда екі тізбек болады: кіріс, оған күшейтілетін тербелістер көзі қосылады және шығыс, оған жүктемелік кедергі қосылады.

Мұндағы эмиттер тогы  $I_{\text{э}}$  басқарушы ток, коллектор тогы  $I_{\text{к}}$  – басқарылушы болып табылады, ал база тогы  $I_{\text{б}}$  – олардың айырмасы болады.



#### 5.4 сурет – Транзистордың кіріс және шығыс статикалық сипаттамалары

Транзисторлардың топталуы:

а) құрылымы және жұмыс істеу принципі бойынша.

б) коллектордан таралатын ең үлкен қауіпсіз қуат бойынша:

- аз қуатты – 0,3 Вт-тан аз;
- орташа қуатты – 0,3...3 Вт;
- үлкен қуатты – 3 Вт-тан жоғары.

в) қуат бойынша көрсетілген топтардың әрқайсысындағы шектік жиілік бойынша:

- төменгі жиілікті – 3 МГц-тен аз;
- орташа жиілікті – 3...30 МГц;
- жоғары жиілікті – 30...300 МГц;
- аса жоғары жиілікті – 300 МГц-тен жоғары.

г) конструкциясы және жасалу технологиясы бойынша:

- балқытып ендірілген жазық транзисторлар;
- диффузиялық базасы бар жазық транзисторлар;
- мезатранзисторлар;
- планарлық;
- эпитаксиалды-планарлық және т.с.с.

д) жасалу материалы бойынша:

- кремнийден, германийден, галий арсенидінен жасалған.

Ең бірінші транзистор алтын фольгасына оралған үшкір пластиктен, аз мөлшерде германийден тұратын. Көпшілік те, ғалымдар да бұл нәрсенің қалай істейтінін түсіндіре алмады, ол құрал арқылы тек радио тыңдады. Алғаш өріс эффектісіне негізделген транзисторге патентті Канадада Julius Edgar Lilienfeld 1925 жылы 22 қазанда тіркеді. Бірақ ол өзінің құрылымысы туралы мәлімет таратпағандықтан, жетістігі ескерілмеді. Кейін, 1934 жылы неміс ғалымы Oskar Heil өріс эффектісіне негізделген басқа транзисторге патент алады.

1947 ж. желтоқсанның 16 Уильям Шокли (William Shockley), Джон Бардин (John Bardeen), Уолтер Брэттэйн (Walter Brattain) істейтін транзистор жасағандығы туралы хабарлады. Бұл кезде олар Bell Labs. -та істейтін еді.

Алғашқы жұмыс істейтін транзистордың көшірмесі BellLabs патент алып, нарыққа шығады.

Бірақ Bell Labs барлық қиындықтарды жеңе алмай, 1952 жылы транзисторға патентті сатып жібереді. Сол уақыттан бері транзисторлар барлық жерде таралды.

## 6 дәріс. Биполярлық транзисторлардың жалғану сұлбалары

Транзисторлық микросұлбалардың келесі түрлері бар.

Биполярлы транзисторлардағы микросұлбалар:

- РТЛ - резисторлық-транзисторлық логика (ескірген, ТТЛ-мен ауыстырылған);

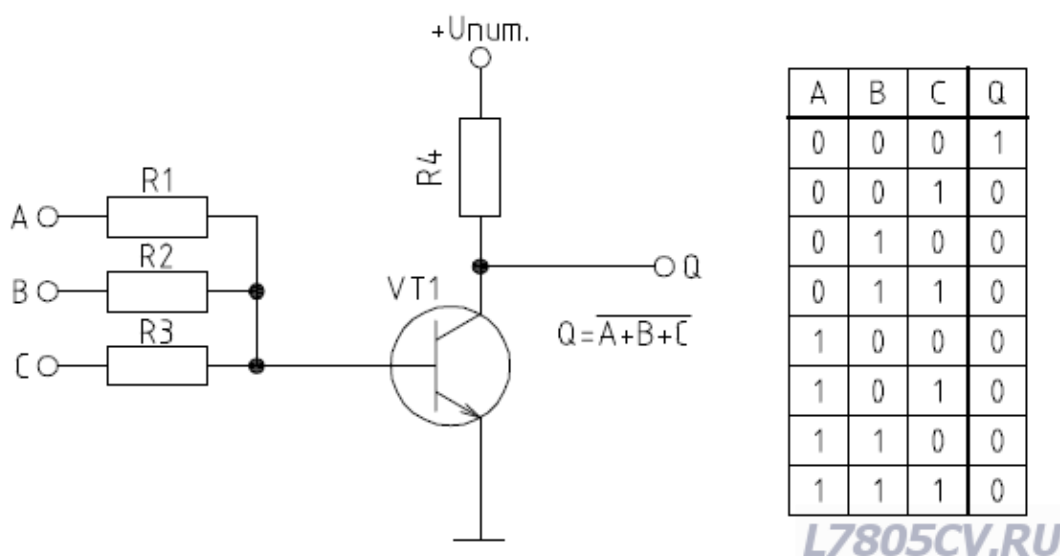
- ДТЛ - диод-транзисторлық логика (ескірген, ТТЛ-мен ауыстырылған);

- ТТЛ - транзисторлық-транзисторлық логика - микросхемалар биполярлы транзисторлардан жасалған, кірісі көпэмиттерлі транзисторлардан жасалған;

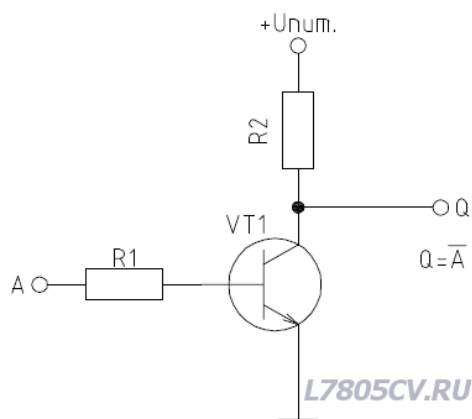
- ТТЛШ - Шотки диодтары бар транзисторлық-транзисторлық логика-Шотки эффектiсі бар биполярлы транзисторларды қолданатын жетілдірілген ТТЛ;

- ЭБЛ - эмиттермен байланысты логика - биполярлы транзисторларда, олардың жұмыс режимі қанықтыру режиміне енбеуі үшін таңдалады - бұл өнімділікті едәуір арттырады;

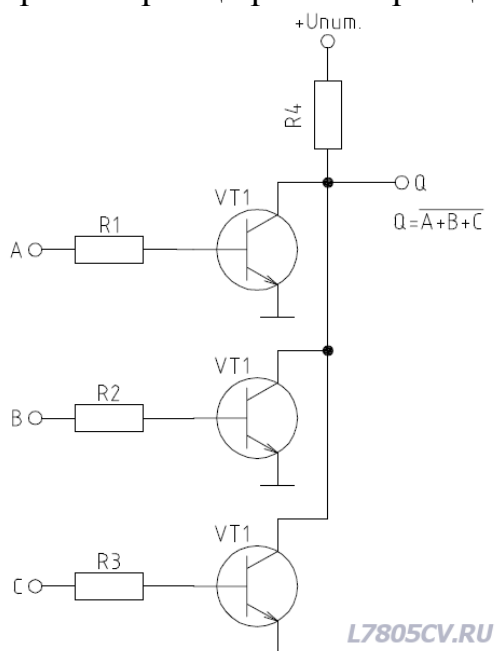
— ИИЛ-интегралдық-инжекциялық логика.



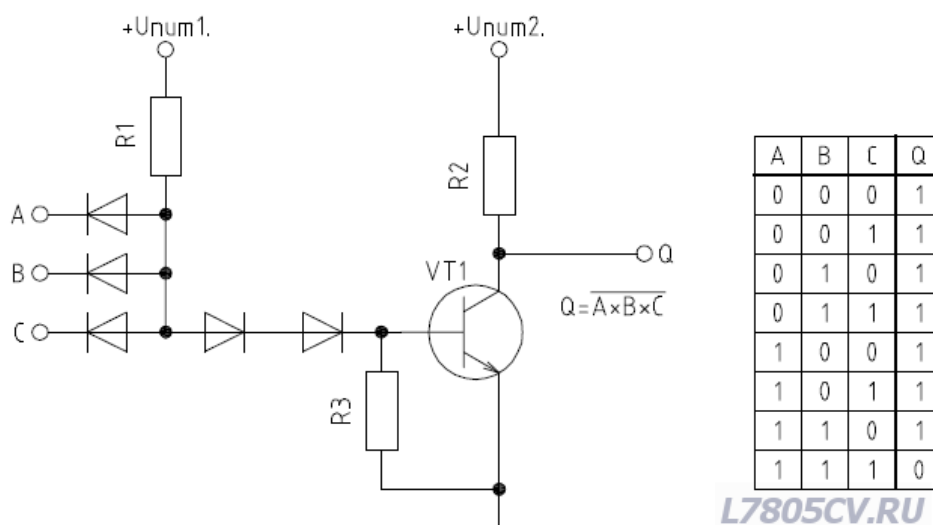
6.1 сурет - РТЛ - резисторлық-транзисторлық логика 3ЖӘНЕ-ЕМЕС



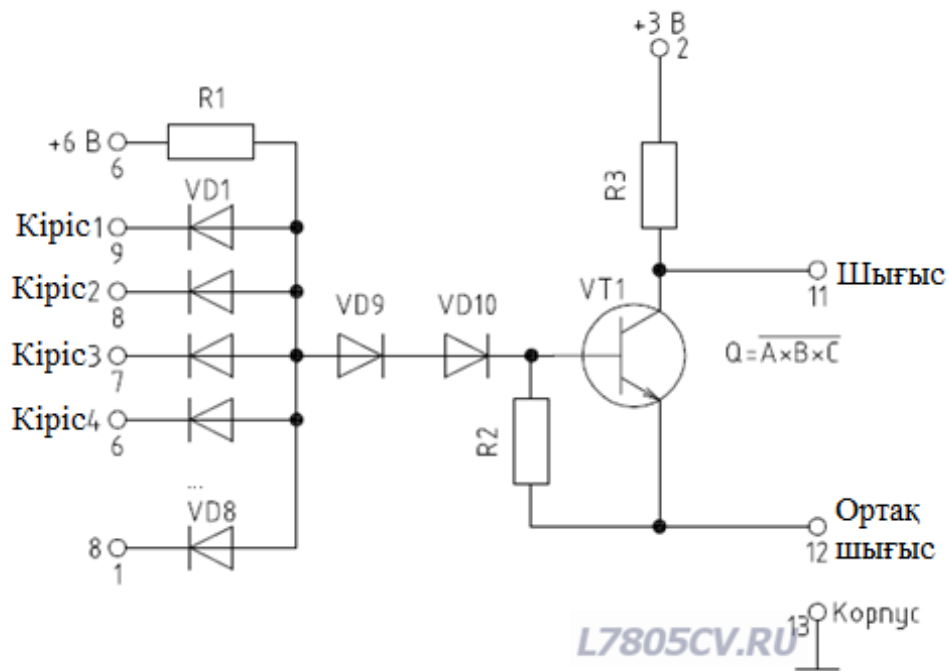
6.2 сурет - РТЛ - резисторлық-транзисторлық логика ЕМЕС



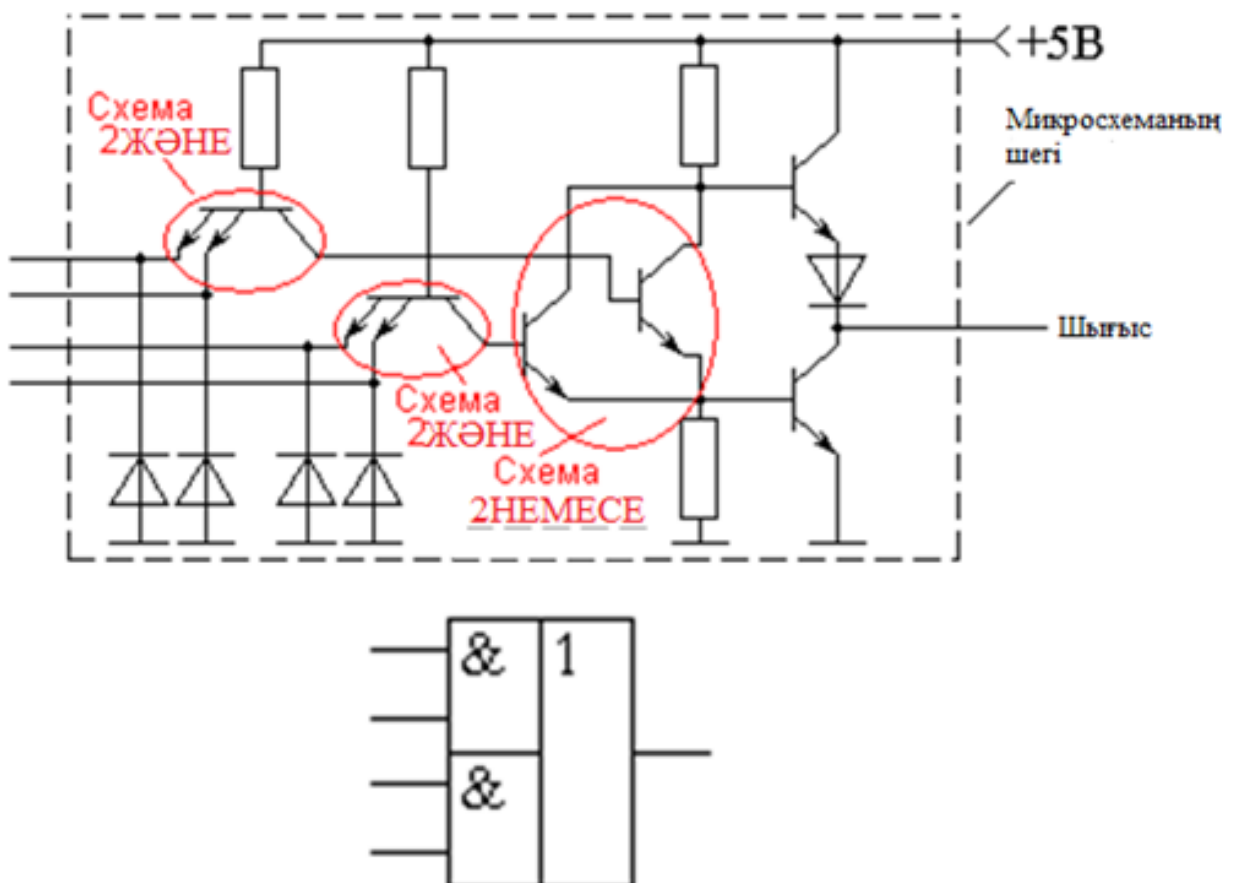
6.3 сурет - РТЛ - резисторлық-транзисторлық логика ЗНЕМЕСЕ-ЕМЕС



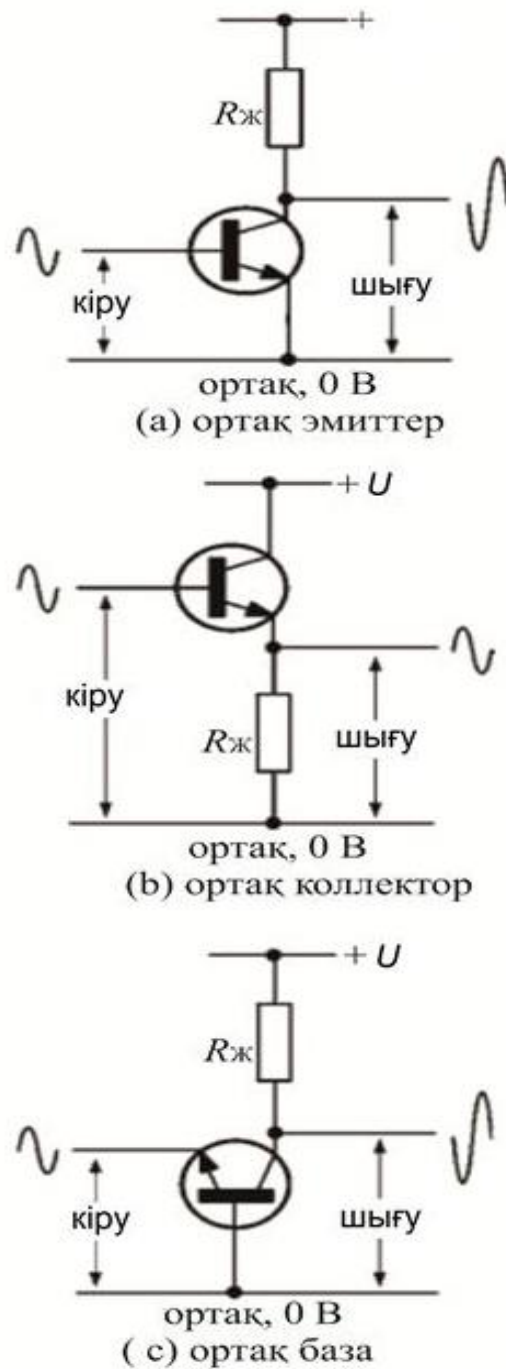
6.4 сурет - ДТЛ - диод-транзисторлық логика ЗЖӘНЕ-ЕМЕС



6.5 сурет - ДТЛ - диод-транзисторлық логика 8ЖӘНЕ-ЕМЕС



6.6 сурет - ТТЛ - транзисторлық-транзисторлық логика 2ЖӘНЕ-2НЕМЕСЕ-ЕМЕС



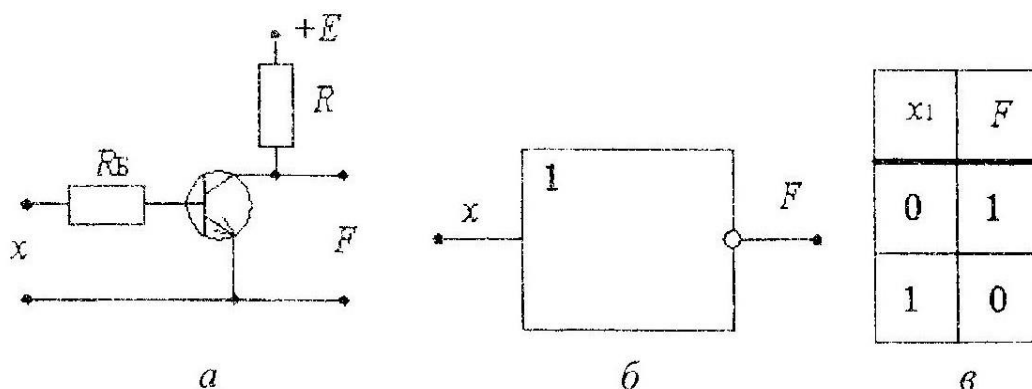
6.7 сурет - Биполярлық транзистордың операциялық конфигурациясы

Бұл үш сызбаның айырмашылығы транзистордың үш конфигурациясының жалпы кірісі мен шығысының әртүрлі жалғануында (6.2 сурет). Биполярлық транзисторлардағы өткел конфигурациясына ортақ эмиттерлік, ортақ коллекторлық өткелден (немесе эмиттерді қайталаушы), сонымен қатар, ортақ базалық жатады.

Логикалық элементтер электроника мен микропроцессорлық техникада кеңінен қолданылады. Көптеген басқару жүйелері дәл осы құрылғылардың көмегімен салынған. Логикалық элементтер логикалық амалдарды орындау

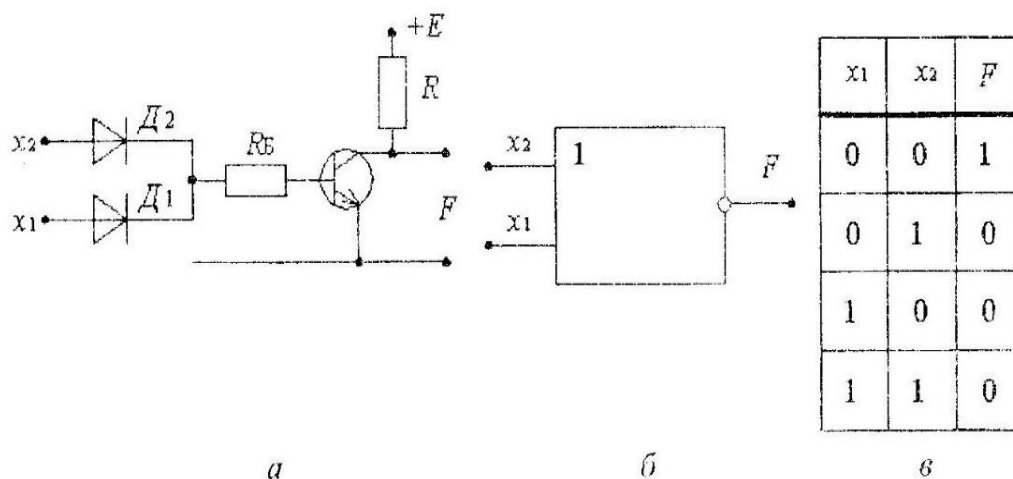
және логикалық есептерді электронды құралдарды қолдану арқылы шығару үшін ойлап табылды. Олар диодтар, транзисторлар және аралас элементтер (диод-транзистор) көмегімен жасалады. Бұл логика диодты логика (ДЛ), транзистор (ТЛ) және диод-транзисторлы (ДТЛ) деп аталады. Өрісті және биполярлы транзисторлар қолданылады. Екінші жағдайда n-p-n типті құрылғыларға артықшылық беріледі, өйткені олардың өнімділігі жоғары. Логикалық элементтер электроника мен микропроцессорлық техникада кеңінен қолданылады. Көптеген басқару жүйелері дәл осы құрылғылардың көмегімен салынған.

«ЕМЕС» (инвертор) логикалық элементінде транзистор қолданылады (6.8, а-сурет).  $x = 1$  кірісінде оң кернеу болған кезде транзистор ашылады және оның коллекторының кернеуі нөлге ұмтылады. Егер  $x = 0$  болса, онда базада оң сигнал болмайды, транзистор жабық, коллектор арқылы ток өтпейді және  $R$  резисторында кернеудің төмендеуі болмайды, сәйкесінше коллекторда  $+E$  сигналы пайда болады. Символдар мен ақиқат кестесі суретте көрсетілген. 6.8, б сурет.

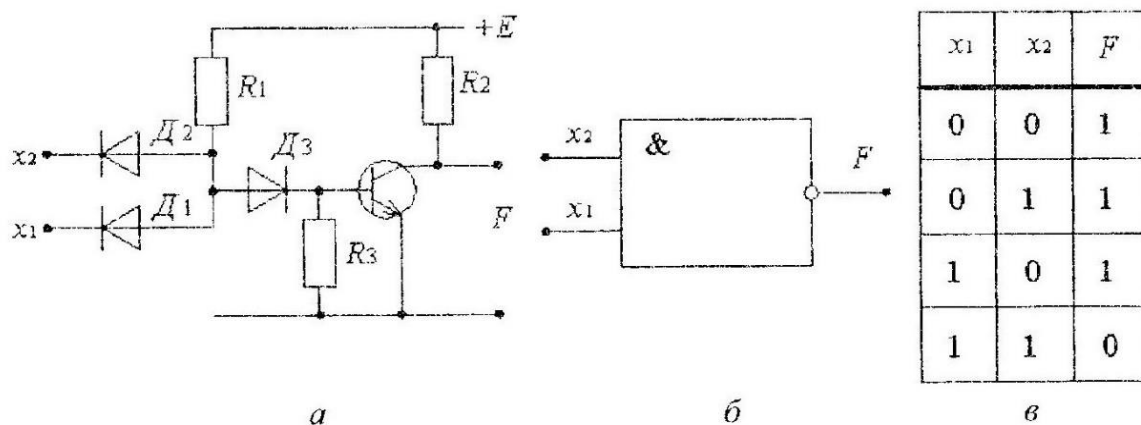


6.8 сурет - «ЕМЕС» (инвертор) логикалық элементі

Мұнда  $D_1$  және  $D_2$  диодтары «НЕМЕСЕ» элементінің ролін, ал транзистор инвертор ролін атқарады. Диаграммадағы элементтің белгіленуі және оның ақиқаттық кестесі сәйкесінше 6.9, б және 6.9, в суретте көрсетілген.



6.9 сурет - «НЕМЕСЕ-ЕМЕС» логикалық элементі



6.10 сурет - «ЖӘНЕ-ЕМЕС» логикалық элемент

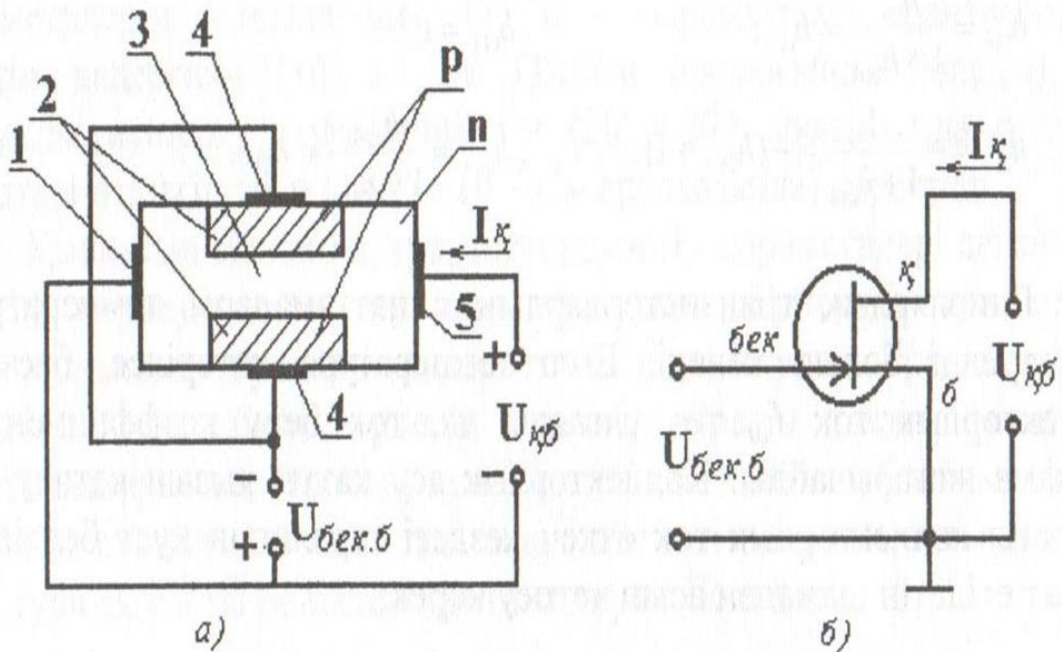
«ЖӘНЕ-ЕМЕС» (NAND) логикалық элемент сұлбасы 11.3, а-суретте көрсетілген. Мұнда ДЗ диодты сигналдың бұрмалануын болдырмау үшін, былайша айтқанда, сүзгі рөлін атқарады. Егер сигнал  $x_1$  немесе  $x_2$  ( $x_1 = 0$  немесе  $x_2 = 0$ ) кірісіне қолданылмаса, онда Д1 немесе Д2 диодтары арқылы ток өтеді. Оның үстіндегі кернеудің құлдырауы нөлге тең емес және транзисторды ашу үшін жеткілікті болуы мүмкін. Мұның салдары жалған ашылу болуы мүмкін, ал шығу кезінде бірдің орнына нөл шығады. Егер Д3 тізбекке қосылса, онда кірістегі ашық диодтың кернеуінің едәуір бөлігі оған түседі, ал транзистордың базасына сигнал келмейді. Демек, ол жабық болады, ал шығыста 1 болады және кез келген кірісте нөл болған жағдайда талап орындалады. 6.10, б және 6.10, в осы құрылғының ақиқаттық кестесін және сұлбалық белгіленуін көрсетеді.

### 7 дәріс. Жартылай өткізгіш аспаптар. Өрістік транзисторлардың жалғану сұлбалары

Өрістік (арналық) транзистор – жұмыстық токтың өзгеруі кіріс сигналы тудыратын, оған перпендикуляр бағытталған электр өрісі әрекетінен болатын транзистор. Өрістік транзисторларда кристалл арқылы өтетін токты тек бір таңбалы заряд тасушы –электрон немесе кемтік тудырады. Заряд тасушыларды басқаруға негізделетін физикалық эффектiлерге қарай өрістік транзисторлар шартты түрде 2 топқа: басқаратын р-п электрон-кемтіктік ауысуы бар немесе металл-шалаөткізгіш түйіспелі, оқшауланған, жапқылы металл-диэлектрик-шалаөткізгіш (МДШ) транзисторлар деп бөлінеді. Өрістік транзисторлар әдетте кремний немесе галий арсениді негізінде жасалады. Олардың тұрақты ток бойынша кірістік және шығыстық кедергілері жоғары, инерциялығы төмен, жиіліктік шегі жоғары болып келеді. Өрістік транзисторлар байланыс, есептеуіш техникаларында, теледидарда шусыз, қуатты және ауыстырып-қосқыш (кілттік) ретінде қолданылады. Металл-диэлектрик-шалаөткізгіш (МДШ) құрылымды өрістік транзисторлар



интегралдық сұлбаларда кеңінен қолданылады. Өрістік транзистор күшейту қасиеті өткізуші арна арқылы өтетін негізгі тасымалдағыштар ағымымен және басқарушы электрлік өріспен анықталынатын шала өткізгішті аспап.



1 - бастаудың ұшы; 2 - бекітпе; 3 - арна; 4 - бекітпенің ұшы;  
5- күйманың ұшы.

7.1 сурет - Өрістік транзистордың сұлбасы

Өрістік транзисторлардың негізгі шамалары: сипаттаманың тіктігі  $S$ , күшейту коэффициенті  $\mu$  ішкі кедергі  $R^i$ .

Өрістік транзистордың сипаттамасының тіктігі деп  $S$  шығыс тогының өзгеруінің оның өзгеруіне әкелген  $U^{cu} = const$  болғанда қақпадағы кедергісіне қатынасын айтады:

$$S = (dI^c/dU^{zu})|U^{cu} = const$$

Өрістік транзистордың күшейткіш коэффициенті  $\mu$  деп  $S$  шығыс тогының өзгеруінің оның өзгеруіне әкелген  $I^c = const$  болғанда қақпадағы кедергісіне қатынасын айтады:

$$\mu = (dU^{cu}/dU^{zu})|I^c = const$$

Өрістік транзистордың ішкі кедергісі  $R^i$  деп  $S$  шығыс тогының өзгеруінің оның өзгеруіне әкелген  $U^{zu} = const$  болғанда қақпадағы кедергісіне қатынасын айтады:

$$R^i = (dU^{cu}/dI^c)|U^{zu} = const$$

Өрістік транзистордың күшейткіш коэффициенті, сипаттамасының тіктігі және ішкі кедергісі өзара арақатынаспен біріктірілген:

$$\mu = S R^i$$

Температура өскенде тіктігі де, табалдырықты кедергісі де азаяды, оның үстіне бұл шамалардың азаюы тоққа кері бағыттарда әсер етеді. Токтың олар теңесетін  $I^c$  мәндері бар. Бұл тұрақты мәнді ауыспалы ток деп атайды. Ауыспалы токтың бар болуы – МДЖ–транзисторлардың маңызды ерекшелігі; ол жеңіл жолмен – жұмыс токты алумен температуралық тұрақтандыру мүмкіншілігін қамтамасыз етеді

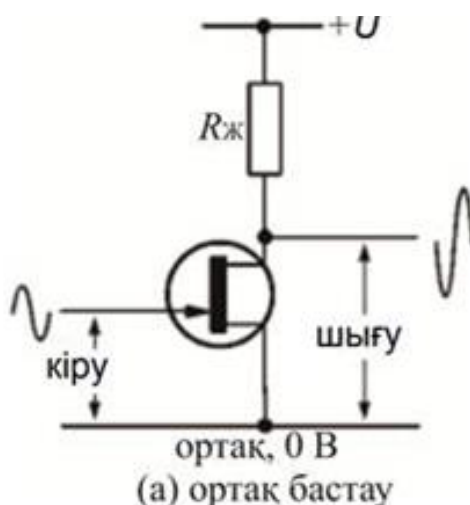
*Қосу сұлбалары. Статикалық сипаттамалары және шектері*

Электронды сұлбаларда қолдану ерекшеліктері

Биполярлық транзисторларға ұқсастығына қарай тұрақты потенциал нүктесіне қандай электрод қосылғанына байланысты қосу сұлбаларын үшке бөледі: бастаумен, құймалы және бекітпелі.

*Ортақ бастаумен сұлбасы*

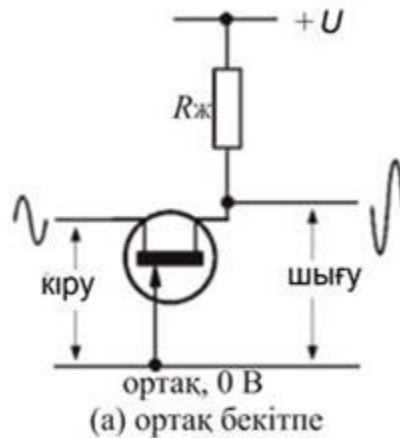
Ортақ бастаумен сұлба биполярлы транзисторлар үшін ортақ эмиттермен сұлбаға сай келеді.



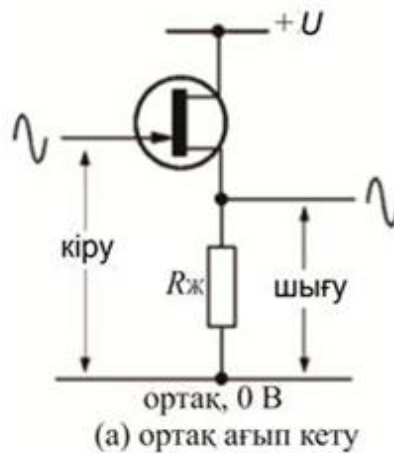
Айырмашылығы диод қақпа-арна жабулышы бағытта қосылған болады. Бұл жағдайда кіріс ток нөлге жақын, ал кіріс кедергісі өте үлкен болады.

Ортақ кіріспен сұлба үшін күшейткіш коэффициентінің максималды шамасы  $A = -S = -\mu$  құрайды.

*Ортақ бекітпелі сұлбасы*



Ереже бойынша өрістік транзистордың жалпы бекітпемен сұлбасы үшін тіпті ұқсамайды, осыдан осы қосылыста бекітпе-бастау транзистордың тізбегінің құрамына жоғарғы омдық қолданылмайды.



Жалпы бастаумен сұлбасына қарағанда жалпы күйманың сұлбасы біршама жоғарғы кіру кедергіге ие болады. Көпшілік жағдайдың бірінде ол қаншалықты үлкен болса да және жалпы кіру сұлбасы үшін де бұл маңызды мән берілмейді. Бұндай сұлбаның артықшылығы каскадтың кіру сыйымдылығын елеулі азайтудан тұрадады. Ерекшелігі эмиттерлік қайталанудан шығу кедергісі сигнал көзіндегі төменгі кедергіден қайталануы әсер етпейді.

## 8 дәріс. Логикалық схемаларды минимизациялау

Логикалық функцияларды минимизациялау схемотехниканы оқыту процесінде типтік міндеттердің бірі болып табылады.

Бұл не үшін қажет?

Логикалық функцияның күрделілігі, демек, оны жүзеге асыратын схеманың (тізбектің) күрделілігі мен құны логикалық операциялардың санына және айнымалылардың пайда болу санына немесе олардың теріске

шығарылуына пропорционалды. Негізінде, кез келген логикалық функцияны тікелей логика аксиомалары мен теоремаларын қолдана отырып жеңілдетуге болады, бірақ, әдетте, мұндай түрлендірулер үлкен есептеулерді қажет етеді.

Сонымен қатар, Буль логикалық өрнектерін жеңілдету процесі алгоритмдік емес. Сондықтан функцияны қарапайым, тез және қатесіз жеңілдетуге мүмкіндік беретін арнайы алгоритмдік минимизациялау әдістерін қолданған жөн. Мұндай әдістерге, мысалы, Квайн әдісі, Карно картасы әдісі, импликант сынағы әдісі, импликантты матрицалар әдісі, Квайн-мак-Класки әдісі және т.б. жатады. Бұл әдістер әдеттегі тәжірибе үшін ең қолайлы, әсіресе Карно карталарын қолдана отырып, логикалық функцияны минимизациялау. Карно карталарының әдісі айнымалылар саны алтыдан аспаған кезде көрнекілікті сақтайды. Аргументтер саны алтыдан көп болған жағдайда, әдетте Квайн-мак-Класки әдісі қолданылады.

Белгілі бір логикалық функцияны минимизациялау процесінде, әдетте, электрондық сұлбаларды қолдана отырып, оның минималды формасын қай базисте жүзеге асыру тиімдірек болатындығы ескеріледі.

*Карно карталарын қолдана отырып, логикалық функцияларды минимизациялау*

Карно картасы - үлкен өрнектермен жұмыс істеудің салыстырмалы қарапайымдылығын және ықтимал жарыстарды жоюды қамтамасыз ететін ауысу (Буль) функцияларын минимизациялаудың графикалық әдісі. Бұл жұптасқан толық емес желімдеу және қарапайым сіңіру операциялары. Карно карталары тиісті түрде қайта құрылған функцияның ақиқаттық кестесі ретінде қарастырылады. Карно карталарын  $n$ -өлшемді Буль кубының белгілі бір жазық кеңейтілген сканері ретінде қарастыруға болады.

Карно карталарын 1952 жылы Эдвард в. Вейч ойлап тапты және 1953 жылы "Bell Labs" физигі Морис Карно жетілдірді және сандық электронды схемаларды жеңілдетуге көмектесуге арналған.

Карно картасына Буль айнымалылары ақиқаттық кестесінен беріледі және Грейдің кодын қолдана отырып реттеледі, онда әр келесі сан алдыңғы саннан тек бір разрядпен ерекшеленеді.

Мінсіз дизъюнктивтік қалыпты форма (МДҚФ) - логикалық өрнек түрінде логика алгебрасының (Буль функциясының) функциясын ұсынудың бір түрі. ДҚФ-тің келесі үш шартты қанағаттандыратын ерекше жағдайы [1]:

- онда бірдей қосылым жоқ (элементарлы конъюнкциялар);
- әр қосылымда қайталанатын айнымалылар жоқ;
- әрбір қосылым Буль логикалық функциясы тәуелді болатын барлық айнымалыларды қамтиды (әр айнымалы қосылымға тікелей немесе кері түрде кіре алады).

Кез келген Бульдің логикалық формуласы, бірдей жалған емес, мінсіз дизъюнктивті қалыпты формаға (МДҚФ) берілуі мүмкін, және жалғыз жолмен,

яғни логика алгебрасының кез келген орындалатын функциясы үшін өзіндік МДҚФ бар, және ол жалғыз [2].

Мінсіз конъюнктивтік қалыпты форма (МКҚФ) — бұл үш шартты қанағаттандыратын КҚФ:

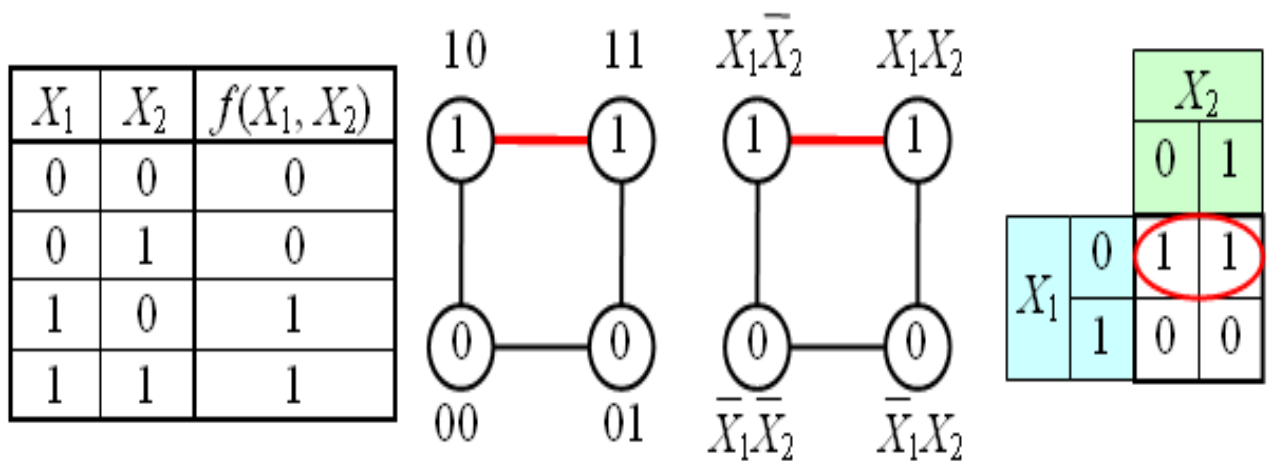
- онда бірдей элементар дизъюнкциялар жоқ;
- әр дизъюнкцияда бірдей пропозициялық айнымалылар жоқ;
- әрбір элементар дизъюнкцияда осы КҚФ құрамына кіретін пропозициялық әріптердің әр пропозициялық әрпі болады.

$$A \vee \bar{A} = 1; A\bar{A} = 0.$$

$$\bar{X}_1 X_2 X_3 X_4 \vee \bar{X}_1 X_2 \bar{X}_3 X_4 = \bar{X}_1 X_2 X_4 (X_3 \vee \bar{X}_3) = \bar{X}_1 X_2 X_4.$$

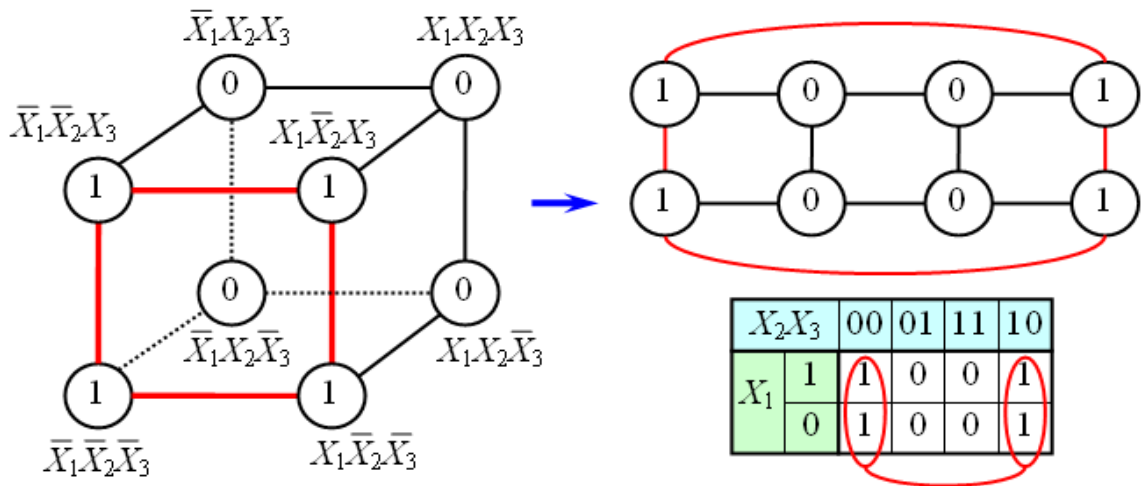
МДҚФ немесе МКҚФ түрінде ұсынылған N айнымалыларының Буль логикалық функциялары  $2^N$  құрамында әртүрлі термдерге ие болуы мүмкін. Барлық осы мүшелер N –өлшемді кубқа топологиялық тұрғыдан эквивалентті құрылымды құрайды, жиекпен қосылған кез-келген екі терм желімдеуге және сіңіруге жарамды.

Суретте 2 өлшемді куб (квадрат), осы кестеге сәйкес келетін; екі айнымалының функциясы үшін қарапайым ақиқат кестесі көрсетілген, сондай-ақ МДҚФ мүшелері көрсетілген 2 өлшемді куб және термдерді топтауға арналған эквиваленттік кесте көрсетілген:



8.1 сурет - 2 өлшемді куб (квадрат), екі айнымалының функциясы үшін қарапайым ақиқат кестесі

Үш айнымалы функция жағдайында үш өлшемді кубпен жұмыс істеу керек. Бұл күрделі және аз айқын, бірақ техникалық мүмкін. Суретте мысал ретінде үш айнымалының Буль логикалық функциясы үшін ақиқат кестесі және оған сәйкес куб көрсетілген.



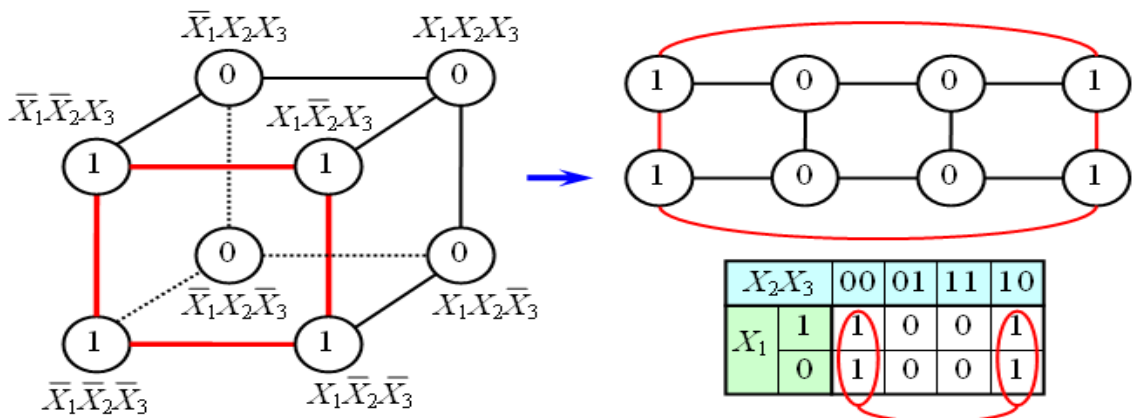
8.2 сурет - Үш өлшемді жағдай үшін күрделі термдер конфигурациялары

Суреттен көрініп тұрғандай, үш өлшемді жағдай үшін күрделі термдер конфигурациялары мүмкін. Мысалы, кубтың бір бетіне жататын төрт терм екі айнымалыны сіңіре отырып, бір термге біріктіріледі:

$$\bar{X}_1\bar{X}_2\bar{X}_3 \vee X_1\bar{X}_2\bar{X}_3 \vee \bar{X}_1\bar{X}_2X_3 \vee X_1\bar{X}_2X_3 = \bar{X}_2$$

Жалпы жағдайда, гиперкубтың бір  $K$ - өлшемді бетіне жататын  $2K$  терм бір термге жабысып,  $K$  айнымалысы сіңеді деп айтуға болады.

Көптеген айнымалылардың Буль логикалық функцияларымен жұмысты жеңілдету үшін келесі ыңғайлы әдіс ұсынылды. Термдердің құрылымы болып табылатын куб суретте көрсетілгендей жазықтықта орналасады. Осылайша, жалпақ кесте түрінде екіден көп айнымалы саны бар Буль логикалық функцияларын ұсынуға болады. Кестедегі терм кодтардың реті (00 01 11 10) екілік сандардың жүру тәртібіне сәйкес келмейтінін және кестенің шеткі бағандарындағы жасушалар бір-біріне көрші келетінін есте ұстаған жөн.



8.3 сурет - Төрт айнымалының функциясы үшін қарапайым ақиқат кестесі

Сол сияқты төрт, бес немесе одан да көп айнымалысы бар функциялармен жұмыс істеуге болады.  $N=4$  және  $N=5$  үшін кестелерінің мысалдары суретте келтірілген. Бұл кестелер үшін шеткі бағандардың тиісті жасушаларында және жоғарғы және төменгі жолдардың сәйкес жасушаларында орналасқан жасушалар көрші екенін есте ұстаған жөн. 5 немесе одан да көп айнымалысы бар кестелер үшін  $4 \times 4$  квадраттары виртуалды үшінші өлшемде бір-бірінің үстінде орналасқанын ескеру қажет, сондықтан  $4 \times 4$  іргелес екі квадраттың тиісті жасушалары көрші және оларға сәйкес келетін термдерді желімдеуге болады.

		$X_3 X_4$			
		00	01	11	10
$X_1 X_2$	00				1
	01		1	1	
	10				
	11				1

		$X_5$							
		0	1						
		$X_3 X_4$							
		00	01	11	10	00	01	11	10
$X_1 X_2$	00								
	01								
	10			1				1	
	11								

8.4 сурет – Карно картасы

Карно картасын кез келген айнымалы үшін жасауға болады, бірақ айнымалылар саны бесеуден аспайтын кезде жұмыс істеу ыңғайлы. Шын мәнінде, Карно картасы — бұл 2 өлшемді түрде жасалған шындық кестесі. Грейдің кодын қолданудың арқасында жоғарғы жол төменгі жаққа көрші, ал оң жақ баған сол жаққа көрші, яғни бүкіл Карно картасы тор (багель) фигурасына оралады. Жол мен бағанның қиылысында шындық кестесінен тиісті мән қойылады. Карта толтырылғаннан кейін сіз минимизациялауға кірісе аласыз.

Егер минималды ДҚФ алу қажет болса, онда картада тек бірліктері бар жасушаларды қарастырамыз, егер КҚФ қажет болса, онда нөлдері бар жасушаларды қарастырамыз. Минимизация келесі қағидалар бойынша жүргізіледі (мысалы, ДҚФ):

1. Бір облыста  $2^n$  ( $n$  бүтін сан =  $0 \dots$ ) жасушалар болуы үшін (шеткі жолдар мен бағандар бір-біріне көрші екенін есте сақтаңыз), бірліктер құрайтын іргелес жасушаларды облысқа біріктіреміз, облыста нөлдері бар жасушалар болмауы керек;

2. Облыс оське (осьтерге) симметриялы орналасуы керек (осьтер әр төрт жасуша арқылы орналасады);

3. Симметриялы орналасқан іргелес емес аймақтар бір оське біріктірілуі мүмкін;

4. Облыс мүмкіндігінше көп болуы керек, ал облыстар саны мүмкіндігінше аз болуы керек;

5. Облыстар қиылысуы мүмкін;

Жабудың бірнеше нұсқасы болуы мүмкін.

Әрі қарай, біз бірінші облысты аламыз және осы облыста қандай айнымалылар өзгермейтінін көреміз, егер өзгермейтін айнымалы нөлге тең болса, осы айнымалылардың конъюнкциясын жазамыз, оның үстіне инверсияны қоямыз. Біз келесі аймақты аламыз, бірінші аймақпен бірдей және т.б. барлық облыстар үшін орындаймыз. Облыстардың конъюнкцияларын дизъюнкциямен біріктіреміз.

*Ақиқат кестесіне сәйкес логикалық өрнектерді құрастыру минтермдердің канондық қосындысы*

*Минтермалардың канондық қосындысы*

Минтерм - шығыс айнымалы мәні (функция мәні) логикалық 1-ге тең болатын ақиқат кестесінің бір жолына сәйкес келетін барлық кіріс айнымалыларының толық көбейтіндісі.

Айнымалы инверсиямен минтермаға енеді, егер оның кестенің осы жолындағы мәні 0 болса, ал егер кестенің осы жолындағы мәні 1 болса, инверсиясыз.

Минтермалардың канондық қосындысы-бұл шындық кестесіне сәйкес келетін максималды логикалық өрнек болып табылатын барлық минтермалардың логикалық қосындысы. Ол келесі ретпен жасалады:

Берілген ақиқат кестесіндегі 1 есептеледі - функцияның мәні 1 болатын кесте жолдарының саны.

2 содан кейін толық туындылардың логикалық қосындысы жазылады. 3 әрі қарай, әр жұмыста инверсиялар орнатылады, кесте жолындағы олардың мәніне сәйкес айнымалылар.

*Логикалық схема және оған сәйкес ақиқаттық кестесі* суретте келтірілген мысал үшін минтермдердің канондық қосындысы келесідей болады:

$$f = \bar{a}bcd + \bar{a}\bar{b}cd + \bar{a}bc\bar{d} + ab\bar{c}d + abcd.$$

Логикалық өрнектерді азайту логикалық алгебраның ережелеріне негізделген әртүрлі әдістерді, атап айтқанда Вейч диаграммасын, Венн диаграммасын және кестелік әдісті қолдана отырып жүзеге асырылуы мүмкін, бірақ ең қарапайым және көрнекі-1953 жылы Морис Карно шығарған Карно карталарын қолдана отырып, азайтудың графикалық әдісі. Карно картасы-ақиқат кестесінің графикалық көрінісі. Карнот картасының әр ұяшығына

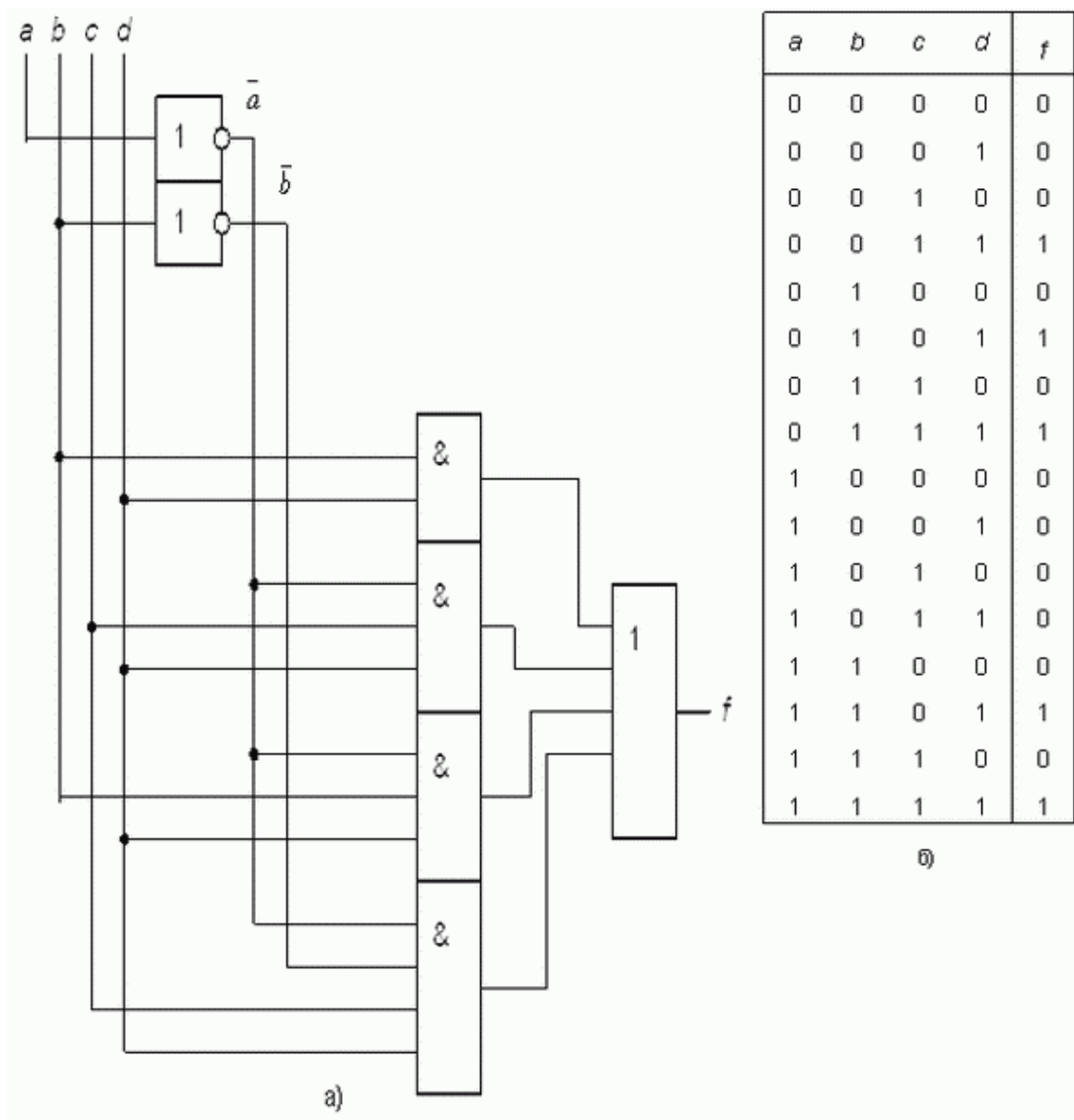


шындық кестесінің жолы сәйкес келеді. Айнымалы комбинациялар картаның осьтеріне, ал функцияның мәндері картаның ішіне орналастырылады.

Карно картасының мақсаты - айнымалылардың тікелей және инверсті мәндерінің логикалық қосындыларын табу. Кез-келген айнымалы үшін, мысалы  $a$ , кез-келген  $a$  мәнінде мұндай сома  $a + \bar{a} = 1$  мәніне тең: егер  $a = 0$  болса,  $0 + 1 = 1$  болады, ал  $a = 1$  болса, онда  $1 + 0 = 1$  болады. Сондықтан өрнекте жақшадан шығарылған кезде:

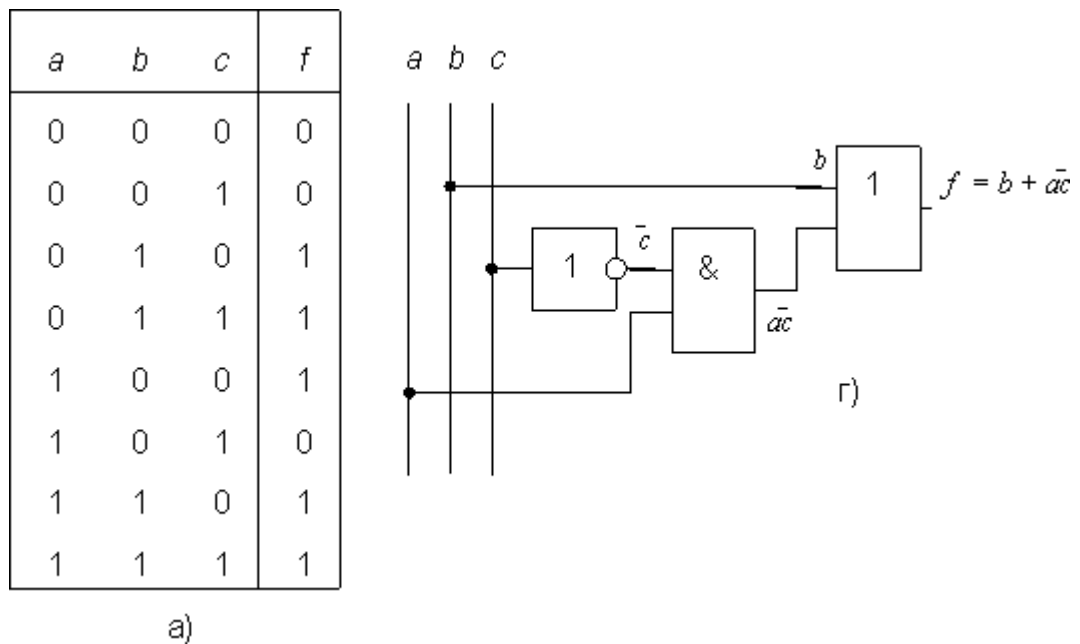
$$abc + \bar{a}bc = bc(a + \bar{a}) = bc \cdot 1 = bc$$

$a + \bar{a} = 1$  соманы тастауға болады, ал өрнектің нәтижесі өзгермейді. Бұл Карно карталарын қолдана отырып, логикалық өрнектерді азайту болып табылады.



8.5 сурет - Логикалық сұлба және оған сәйкес ақиқаттық кестесі

Бұл процесті 50-суреттегі ақиқаттық кестесінде ұсынылған логикалық түрлендіру функциясын жүзеге асыратын минимизацияланған логикалық комбинацияны анықтаудың қарапайым мысалында қарастырыңыз.



8.6 сурет - Азайтылған логикалық сұлба

$\begin{array}{c cc} X2 & 0 & 1 \\ \hline X1 & 0 & 1 \\ \hline & 0 & 1 \\ & 1 & 0 \end{array}$	$\begin{array}{c cc} X2 & 0 & 1 \\ \hline X1 & 0 & 1 \\ \hline & 0 & 1 \\ & 1 & 0 \end{array}$	$\begin{array}{c cc} X2 & 0 & 1 \\ \hline X1 & 0 & 1 \\ \hline & 0 & 0 \\ & 1 & 0 \end{array}$	$\begin{array}{c cc} X2 & 0 & 1 \\ \hline X1 & 0 & 1 \\ \hline & 0 & 0 \\ & 1 & 1 \end{array}$	$\begin{array}{c cc} X2 & 0 & 1 \\ \hline X1 & 0 & 1 \\ \hline & 0 & 1 \\ & 1 & 1 \end{array}$	$\begin{array}{c cc} X2 & 0 & 1 \\ \hline X1 & 0 & 1 \\ \hline & 0 & 1 \\ & 1 & 0 \end{array}$
	$\overline{X1} X2$	$X1 X2$	$X1 \overline{X2}$	$\overline{X2}$	$\overline{X1}$
$\begin{array}{c cc} X2 & 0 & 1 \\ \hline X1 & 0 & 1 \\ \hline & 0 & 1 \\ & 1 & 0 \end{array}$	$\begin{array}{c cc} X2 & 0 & 1 \\ \hline X1 & 0 & 1 \\ \hline & 0 & 1 \\ & 1 & 0 \end{array}$	$\begin{array}{c cc} X2 & 0 & 1 \\ \hline X1 & 0 & 1 \\ \hline & 0 & 1 \\ & 1 & 1 \end{array}$	$\begin{array}{c cc} X2 & 0 & 1 \\ \hline X1 & 0 & 1 \\ \hline & 0 & 1 \\ & 1 & 1 \end{array}$	$\begin{array}{c cc} X2 & 0 & 1 \\ \hline X1 & 0 & 1 \\ \hline & 0 & 1 \\ & 1 & 0 \end{array}$	$\begin{array}{c cc} X2 & 0 & 1 \\ \hline X1 & 0 & 1 \\ \hline & 0 & 1 \\ & 1 & 0 \end{array}$
$S1 \vee S2 =$	$S1 \vee S2 =$	$S1 \vee S2 =$	$S1 \vee S2 =$	$S1 \vee S2 =$	$S1 \vee S2 =$
$= X1X2\vee$	$= X1\overline{X2}\vee$	$= X2 \vee X1$	$= X1 \vee \overline{X2}$	$= \overline{X1} \vee \overline{X2}$	$= X2 \vee \overline{X1}$

## 9 дәріс. Өрістік транзисторларда логикалық элементтер сұлбасы

Логикалық элементтер электроника мен микропроцессорлық техникада кеңінен қолданылады. Көптеген басқару жүйелері дәл осы құрылғылардың көмегімен салынған. Логикалық элементтер логикалық амалдарды орындау және логикалық есептерді электронды құралдарды қолдану арқылы шығару үшін ойлап табылды. Олар диодтар, транзисторлар және аралас элементтер (диод-транзистор) көмегімен жасалады. Өрістік және биполярлы транзисторлар қолданылады. Екінші жағдайда n-p-n типті құрылғыларға артықшылық беріледі, өйткені олардың өнімділігі жоғары. Логикалық элементтер электроника мен микропроцессорлық техникада кеңінен қолданылады. Көптеген басқару жүйелері дәл осы құрылғылардың көмегімен салынған. Бұл логика диодты логика (ДЛ), транзистор (ТЛ) және диод- транзисторлы (ДТЛ), КМОЖӨ (комплементарлы металл-оксид- жартылай өткізгіш) – транзисторларындағы (англ. CMOS, complementary metal-oxide-semiconductor) логикалық элементтер деп аталады.

*КМОЖӨ (комплементарлы металл-оксид-жартылай өткізгіш) - транзисторларындағы логикалық элементтер*

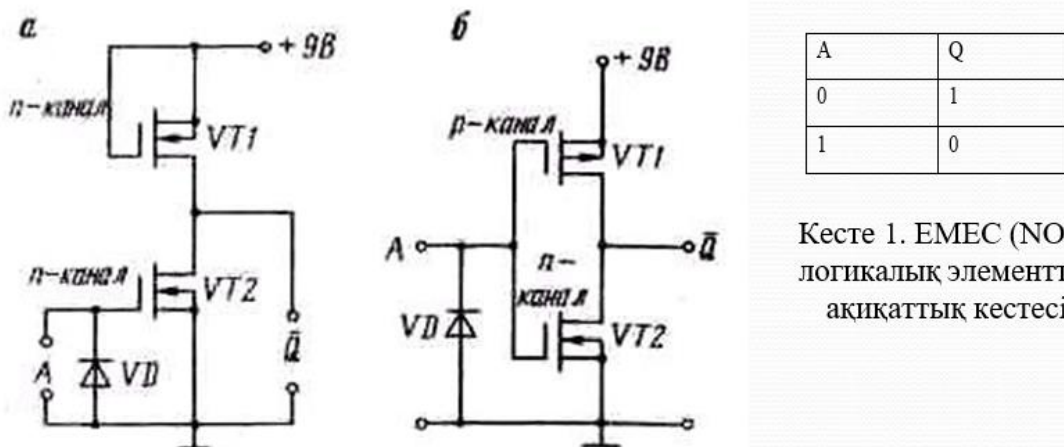
КМОЖӨ (комплементарлы металл-оксид-жартылай өткізгіш; ағылш. CMOS, complementary metal-oxide-semiconductor) - бұл интегралдық микросхемалар мен микросұлбалардың сәйкес сұлбасын құрудың жартылай өткізгіштік технологиялар жиынтығы. Қазіргі заманғы сандық микросұлбалардың басым көпшілігі - CMOS.

*CMOS технологиясы*

CMOS (металл-оксидті-жартылай өткізгішті транзисторлардағы логика) - бұл MOS-транзисторларын қолдануға негізделген логикалық элементтер мен күрделі интегралды микросұлбаларды жасауда кең таралған технология.

Басқа MOS-құрылымдарымен (N-MOS, P-MOS) салыстырғанда CMOS құрылымының айрықша ерекшелігі - n- және p-арналы өрістік транзисторлардың болуы; нәтижесінде CMOS-сұлбалары жоғары жылдамдыққа ие болады және энергия тұтынуды үнемдейді, бірақ олар күрделі технологиялық өндіріс процесі және орау тығыздығының төмендігімен сипатталады. Осы технологияны қолдана отырып жасалған сұлбаларда, әдетте, жүктеме кедергісі болмайды, сондықтан статикалық күйде CMOS-сұлба арқылы тек жабық транзисторлар арқылы ағып жатқан токтар өтеді, және энергия тұтыну шығыны өте аз. Ауыстыру кезінде электр энергиясы негізінен бекітпе мен өткізгіштердің конденсаторларын зарядтауға жұмсалады, сондықтан тұтынылатын және бөлінетін қуат осы коммутация жиілігіне пропорционалды болады (мысалы, процессордың тактілік жиілігі).

Логикалық терістеу операциясы логикалық күйдің қарама-қарсы мәнін алу қажет болған жағдайда қолданылады. Бұл түрлендіруді жүзеге асыратын сұлба көбінесе инвертор деп аталады.

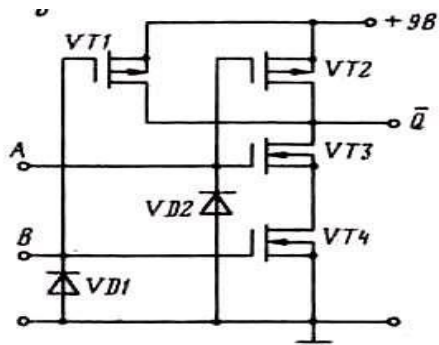


9.1 сурет - n-MOS технологиясы (а) және CMOS-технологиясы (б) бойынша жасалған MOS-транзисторларда инвертор (ЕМЕС) логикалық элементтің сұлбасы

n-арналы MOS-транзисторларында инверторын 9.1, а - суретте көрсетілгендей етіп конфигурациялауға болады. Қақпасына құлыптан босататын полярлық кернеуі қолданылатын VT1 транзисторы резистор рөлін атқарады (оның кедергісі кез келген номиналмен жасалады - жүздеген Ом-нан жүздеген килоОм-ға дейін - өндіріс технологиясы мен қақпаның кернеуіне байланысты). Егер 0 сигналы A кірісіне әсер етсе, онда VT2 транзисторы жабылады және Q шығысындағы кернеу іс жүзінде қуат көзінің кернеуіне тең болады, яғни логикалық 1 кернеуіне сәйкес келеді. Логикалық 1 кернеуіне сәйкес келетін A кірісіне оң кернеу әсер еткен кезде, VT2 транзисторы ашылады (оның кедергісі 300 - 500 Ом құрайды) және Q шығысындағы кернеу өте аз болады (вольт бірлігінің оннан бір бөлігі), бұл логикалық 0-ге сәйкес келеді. Жылдам әрекет етудің айтарлықтай өсуіне (және қуат тұтынудың төмендеуіне) CMOS транзисторларының комплементар жұбын қолдану арқылы қол жеткізіледі.

CMOS-инвертор сұлбасы 9.1, б суретте келтірілген. Егер тізбектің A кірісіне логикалық нөлдік кернеу әсер етсе, онда p-каналы бар VT1 транзисторы толық ашық, өйткені оның қақпасы жалпы сымға қосылған, сондықтан кернеу оған қуат көзінің плюсімен байланысқан көзге қатысты құлыптан босату полярлығында қолданылады. n-канал бар транзистор VT2 құлыптаулы, нәтижесінде Q шығысындағы кернеу максимумға жетеді және 1 логикалық кернеуге сәйкес келеді. A кірісіне логикалық 1 оң кернеуі түскен кезде VT1 транзисторы бұғатталады, ал VT2 транзисторы толық ашылады, нәтижесінде Q кірісіндегі кернеу нөлге айналады. Бұл схеманың жылдамдығы, алдыңғыға қарағанда паразиттік сыйымдылықтардың зарядты қайта зарядталуы толығымен ашық VT1 және VT2 транзисторларының өте азкедергілері арқылы жүретіндіктен едәуір артты. Электр қуаты бір элементке онға дейін азаяды, өйткені схема тек тоқты тұтынады, негізінен коммутация кезінде бір транзистор қосылып, екіншісі жабылады. Қалған уақытта, кірісте 0 немесе 1

болған кезде, транзисторлардың біреуі әрдайым жабық тұрады және қуат көзінен ток тұтынылмайды.



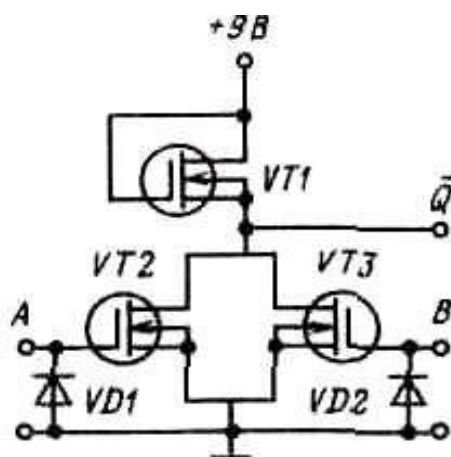
A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0

9.2 сурет - MOS-тағы ЖӘНЕ-ЕМЕС (NAND) логикалық элементінің сұлбасы және ақиқаттық кестесі

«ЖӘНЕ-ЕМЕС» (NAND) логикалық элемент сұлбасы 9.2, а - суретте көрсетілген. Егер сигнал А немесе В ( $A = 0$  немесе  $B = 0$ ) кірісіне қолданылса, онда Д1 немесе Д2 диодтары арқылы ток өтпейді. Онда кірістегі ашық диодтың кернеуінің едәуір бөлігі оған түседі, ал транзистордың базасына сигнал келмейді. Демек, ол жабық болады, ал шығыста 1 болады және кез-келген кірісте нөл болған жағдайда талап орындалады. Егер сигнал А немесе В ( $A = 1$  немесе  $B = 1$ ) кірісіне қолданылса, онда Д1 немесе Д2 диодтары арқылы ток өтеді. Оның үстіндегі кернеудің құлдырауы нөлге тең емес және транзисторды ашу үшін жеткілікті болуы мүмкін. Мұның салдары жалған ашылу болуы мүмкін, ал шығу кезінде бірдің орнына нөл шығады.

«НЕМЕСЕ-ЕМЕС» (NOR) логикалық элементі (9.3 сурет).

Д1 және Д2 диодтары «НЕМЕСЕ» логикалық элементінің рөлін, ал транзистор инвертор рөлін атқарады.



A	B	Q
0	0	1
0	1	0
1	0	0
1	1	0

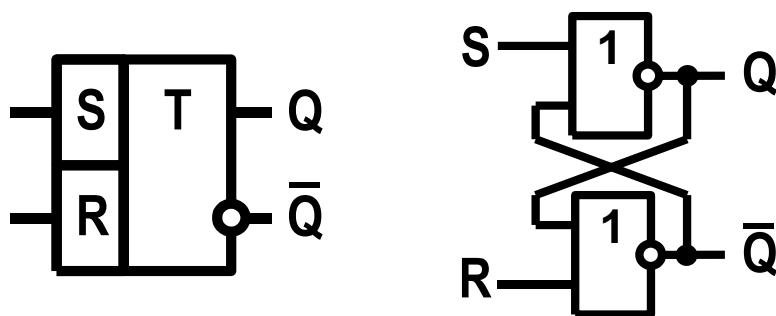
9.3 сурет - N-MOS технологиясымен жасалған MOS транзисторларындағы НЕМЕСЕ-ЕМЕС (NOR) логикалық элементтің сұлбасы және ақиқаттық кестесі

## 10 дәріс. Тізбектелген логиканың функционалды түйіндері. Триггерлер

1. Асинхронды және синхронды триггерлердің жұмыс принципін зерттеу.
2. RS, D және T триггерлерінің сұлбалары.

*Триггер* - сыртқы сигналдардың әсерімен бір күйден басқасына ауыстырып қосуға қабілетті 2 орнықты күйі болатын құрылғы. Триггердің сыртқы сигналдары жоқ болғанда, ол өз күйін сақтайды, оның сыйымдылығы 1 Бит жады элементі ретінде қолданылуы ескеріледі. Жалпы жағдайда әр түрлі триггерлерде жадының элементі және басқару сигналдарын құрастыру үшін түрлі комбинациялық сұлбалары болады. Жадының элементі терең оң кері байланысты қамтыған екі инверторлардан тұрады, сондықтан бір күйден басқасына өткелі өте қысқа уақытта көшкін түрінде болады. Жұмыста асинхронды RS және синхронды D, T триггерлер тестіленеді.

RS триггері - логикалық нөл және логикалық бірліктің күйлерінің бөлек орнатылуы бар триггер. Орнатушы немесе нұсқаулы триггер деп аталады. НЕМЕСЕ-ЕМЕС элементтерінде жүзеге асырылған RS триггерінің вариантының шартты белгісі 10.1-суретте көрсетілген.



10.1 сурет - НЕМЕСЕ-ЕМЕС элементтерінде жүзеге асырылған RS триггерінің шартты белгісі

$Q$  - триггердің негізгі шығысы.  $\bar{Q}$  - триггердің инверсиялық (терістеу) шығысы.  $\bar{Q}$  инверсиялық шығыс күйі  $Q$  негізгі шығыс күйіне әрдайым қарама-қарсы.  $S$  -  $Q$  негізгі шығысты (Set-орнату) 1-ге орнату кірісі, немесе 1-лік кіріс жолы. Суретте көрсетілген триггер үшін ауыстырып қосу  $S=1$  (негізгі кіріс) болғанда іске асады.

$R$  -  $Q$  негізгі шығысты (Reset-қайта түсіру) 0-ге орнату кірісі, немесе 0-дік кіріс жолы. Суретте көрсетілген триггер үшін ауыстырып қосу  $R=1$  (негізгі кіріс) болғанда іске асады. Осы RS триггер, кіріс сигналдарының тікелей өзгерісі кезінде ауыстырылып қосылатын асинхронды бір сатылы триггер болып табылады. НЕМЕСЕ-ЕМЕС элементтерінен тұратын RS триггерінің өткелдерінің кестесі 10.1-кестеде көрсетілген.

10.1 кесте

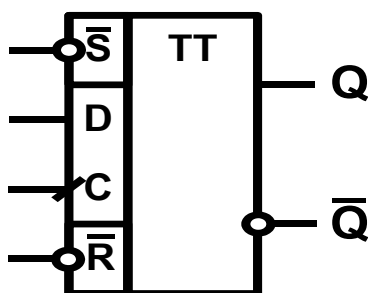
$R$	$S$	$Q_{n+1}$
0	0	$Q_n$
1	0	0
0	1	1
1	1	Анық емес

Кестеде  $Q_n$  және  $Q_{n+1}$  сәйкесінше триггердің ағымдағы және келесі күйін белгілейді. НЕМЕСЕ-ЕМЕС элементтерінен тұратын RS триггердің өткелдерінің логикалық функциясы:

$$Q_{n+1} = S \vee \bar{R} \cdot Q_n.$$

$R = S = 1$  пайда болғанда триггердің шығыстары  $Q = \bar{Q} = 0$ .  $R = S = 0$  бір уақытта пайда болғаннан кейін, триггердің күйі анықталмаған,  $Q_{n+1} = 0$ , немесе  $Q_{n+1} = 1$  болуы мүмкін.

D триггері – кірістен шығысқа ақпарат жіберуші үйлестіруші (синхронизацияланған) (тактілік) импульстің пайда болуы кезіндегі кідіріс триггері (Delay). Миниблоктардың комплектіне 1533TM2 (74ALS74) микросхемасында орындалған синхронды D триггері қосылған. D триггердің шартты белгісі 10.2 - суретте көрсетілген.



10.2 сурет - D триггерінің шартты белгісі

$Q$ ,  $\bar{Q}$  - триггердің негізгі және инверсиялық шығыстары. Инверсиялық шығыс күйі  $Q$  негізгі шығыс күйіне әрдайым қарама-қарсы.

$D$  - триггердің ақпараттық (Data) кірісі.

$C$  - триггердің синхронизациясының кірісі (Clock).  $C$  кірісінің жалғау жолындағы сызықша  $D$  кірісінен триггерге синхронизация сигналының 0-ден 1-ге өткенінде, яғни сигналдың өсіп келе жатуында, оның оң төмендеуінде ақпаратты жазуды білдіреді.  $\bar{S}$  -  $D$  және  $C$  сигналдарының күйіне тәуелсіз

негізгі шығыста (Set) 1 сигналын орнататын асинхрондық кіріс. Инверсиялық кіріс -  $\bar{S}=0$  сигналында триггердің күйі өзгереді.  $\bar{R}$  - D және C сигналдарының күйіне тәуелсіз негізгі шығыста (Reset) 0 сигналын орнататын асинхрондық кіріс. Инверсиялық кіріс -  $\bar{R}=0$  сигналында триггердің күйі өзгереді.

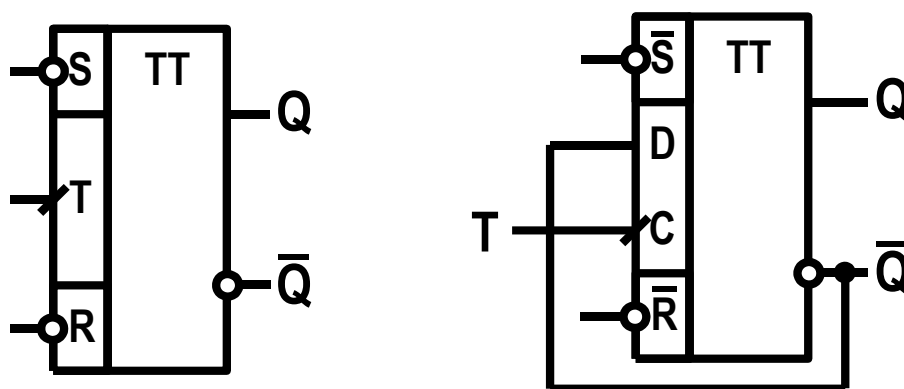
RS триггеріндегідей  $\bar{S} = \bar{R} = 0$  сигналдарының бір уақыттағы берілуіне тыйым салынған, сонымен қатар триггердің күйі  $\bar{S} = \bar{R} = 1$  сигналдары орнатылғаннан кейін анық емес.

D триггерінің өткелдерінің кестесі.  $Q_n$  Күйінен  $Q_{n+1}$  күйіне өткелі C сигналының оң төмендеуінде болады.

10.2 кесте - D триггерінің ақиқаттық кестесі

D	$Q_n$	$Q_{n+1}$
0	0	0
0	1	0
1	0	1
1	1	1

T триггер - санауыш кірісі бар триггер, ол өз күйін қарама-қарсы күйге бағдарлаушы импульс (немесе импульстің фронты) пайда болғанда өзгертеді. Жұмыста D триггер негізінде жасалған T триггер тестіленеді.  $\bar{Q}$  инверсиялық шығысын D ақпараттық кірісіне қосу, триггердің (суретті қара) C синхронизациялау кірісіндегі сигналдың әрбір оң төмендеуінде өз күйін өзгертуіне келтіреді.



10.3 сурет - T триггерлерінің шартты белгісі



$Q$ ,  $\bar{Q}$  - триггердің негізгі және инверсиялық шығыстары. Инверсиялық шығыс күйі  $\bar{Q}$  негізгі шығыс күйіне  $Q$  әрдайым қарама-қарсы.

$D$  - триггердің ақпараттық (Data) кірісі.

$T$  - триггердің санауыш кірісі (Toggle). Триггердің күйінің ауысымы  $T$  кірісінде сигналдың оң төңкерілуі кезінде болады.

$\bar{S}$  -  $T$  триггердің күйіне және сигналына тәуелсіз негізгі шығысына (Set) 1 сигналын орнатушы асинхрондық кіріс. Инверсиялық кіріс –  $\bar{S} = 0$  сигналында триггердің күйі өзгереді.

$\bar{R}$  -  $T$  триггердің күйіне және сигналына тәуелсіз негізгі шығысына (Reset) 0 сигналын орнатушы асинхрондық кіріс. Инверсиялық кіріс –  $\bar{R} = 0$  сигналында триггердің күйі өзгереді.

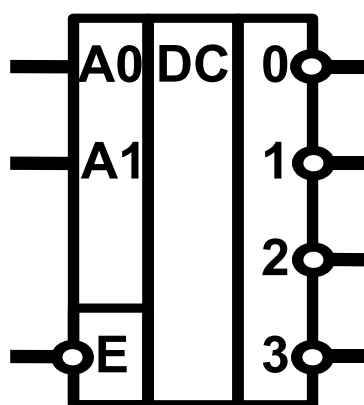
$RS$  триггеріндегідей  $\bar{S} = \bar{R} = 0$  сигналдарының бір уақыттағы берілуіне тыйым салынған, сонымен қатар триггердің күйі  $\bar{S} = \bar{R} = 1$  сигналдары орнатылғаннан кейін анық емес.

## 11 дәріс. Кодты түрлендіргіштер. Комбинаторлық логиканың функционалды түйіндері. Дешифраторлар. Мультиплексорлар

*Кодты түрлендіргіш* - ақпаратты кодтау түрін өзгерту үшін қолайлы комбинациялық құрылғы, яғни құрылғының кірістеріндегі әрбір 0 және 1 комбинациясы шығыстарында 0 және 1 белгілі бір комбинациясына сәйкес келеді.

Дешифратор - екілік кодты позициялық кодқа түрлендіргіш: кірісіндегі әрбір екілік санға құрылғының тек бір шығысындағы шығыс сигналы сәйкес келеді; екілік-ондық кодын жеті сегментті белгіні синтездеу индикаторын басқару кодына түрлендіргіші.

Дешифратордың шартты белгісі суретте көрсетілген.



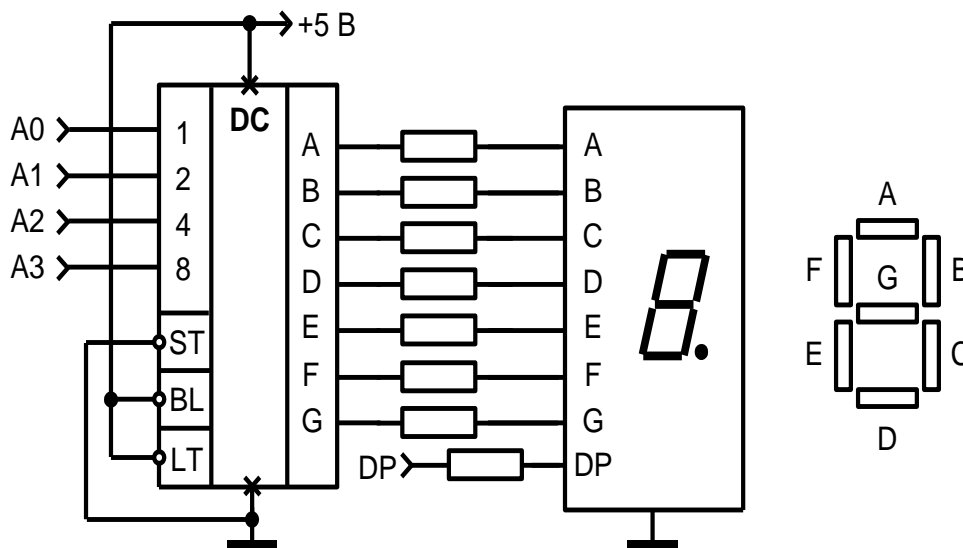
11.1 сурет - Дешифратордың шартты белгісі

Дешифратордың белсенді шығыс нөмірі  $A_0$ ,  $A_1$  кірістерінде екілік санмен беріледі.  $E$  шешу кірісіндегі 0 сигналы болғанда, таңдаулы шығыс (логикалық сигналдың төмен деңгейі) 0 күйіне өтеді. Барлық басқа шығыстарда

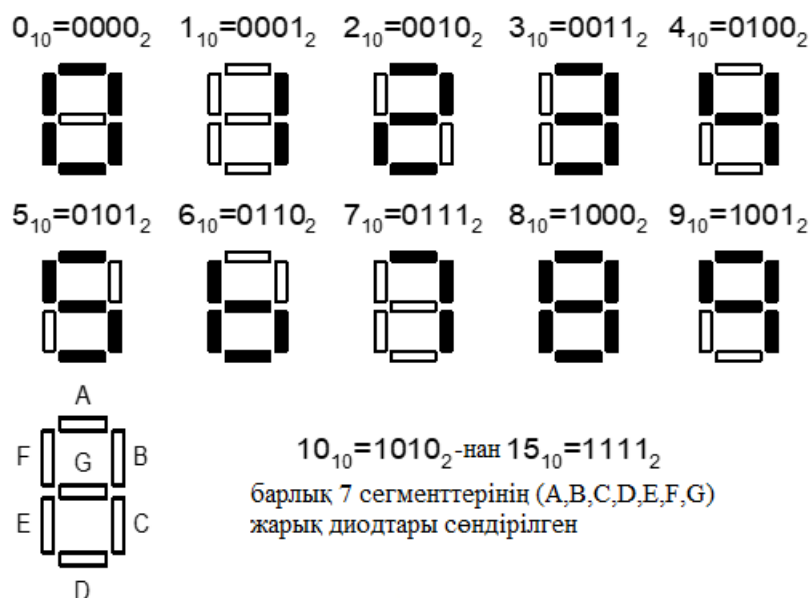
(логикалық сигналдың жоғары деңгейі) 1 сақталынады. Е шешу кірісінде 1 болғанда дешифратор блокталады: барлық шығыстары А0, А1 кіріс сигналдарына тәуелсіз 1 күйінде қалады.

Миниблок және индикатордың сегменттерінің шартты белгілері және сұлбасы 11.1- суретте көрсетілген.

А0,...,А3 кірістеріндегі екілік санына сәйкес, А,...,G шығыстарында (суретте көрсетілгендей) қажетті индикатордың сегменттерінің қосылуын қамтамасыз ететін жоғары потенциал пайда болады.



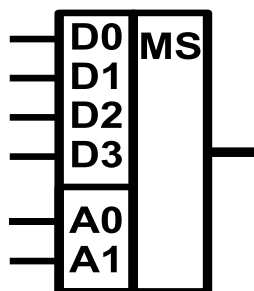
11.2 сурет – Дешифратор. Миниблоктың сұлбасы



11.3 сурет – Жеті сегментті индикатор

Ондық нүктені қосу үшін DP кірісіне +5 В кернеу беру керек.

Мультиплексор - D0,...,D3 кірістерінің біреуін жалғыз шығысқа қосатын құрылғы, яғни «ауыстырып қосқыш». Таңдаулы кірістің нөмірі A0 және A1 кірістеріне екілік санымен беріледі.



11.4 сурет – Мультиплексор

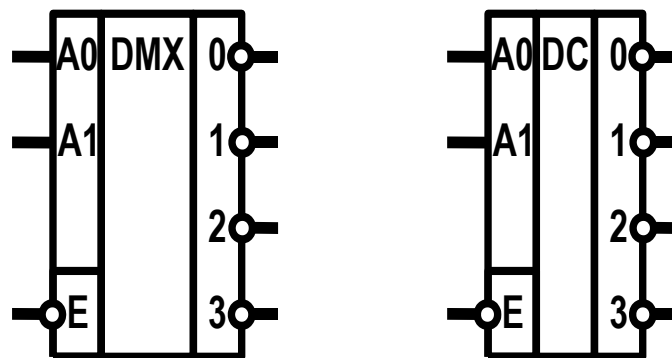
Аргументтердің саны адресі кірістер санына тең кез келген логикалық функцияны мультиплексор арқылы жүзеге асыруға болады. Сайып келгенде, суретте көрсетілген мультиплексор кез келген екі айнымалысы бар логикалық функцияны  $y = f(x_0, x_1)$  жүзеге асыруға мүмкіндік береді. Сонымен бірге адресі кірістерді функцияның аргументтері ( $A0 = x_0, A1 = x_1$ ) ретінде қарастыру керек, ал D0,...,D3 кірістерінде жүзеге асырылатын функцияларға тиісті 0 және 1 орнату керек. Барлық болуы мүмкін екі айнымалысы бар логикалық функциялардың варианттары кестеге түйістірілген.

11.1 кесте

Аргумент $x_0$ (A1)		0	1	0	1	Функцияның атауы
Аргумент $x_1$ (A0)		0	0	1	1	
Мультиплексордың кірістері		D0	D1	D2	D3	
Функциялар	$f_0(x_0, x_1)$	0	0	0	0	Тұрақты 0
	$f_1(x_0, x_1)$	0	0	0	1	Конъюнкция (ЖӘНЕ)
	$f_2(x_0, x_1)$	0	0	1	0	
	$f_3(x_0, x_1)$	0	0	1	1	
	$f_4(x_0, x_1)$	0	1	0	0	
	$f_5(x_0, x_1)$	0	1	0	1	
	$f_6(x_0, x_1)$	0	1	1	0	Бірмәнді еместік (НЕМЕСЕ-ні алып тастау)

$f_7(x_0, x_1)$	0	1	1	1	Дизъюнкция (HEMЕСE)
$f_8(x_0, x_1)$	1	0	0	0	Пирстің нұсқағышы (HEMЕСE-EMEC)
$f_9(x_0, x_1)$	1	0	0	1	Маңызы бірдейлік (HEMЕСE-EMEC-ті алып тастау)
$f_{10}(x_0, x_1)$	1	0	1	0	
$f_{11}(x_0, x_1)$	1	0	1	1	
$f_{12}(x_0, x_1)$	1	1	0	0	
$f_{13}(x_0, x_1)$	1	1	0	1	
$f_{14}(x_0, x_1)$	1	1	1	0	Шеффердің штрихы (ЖӘHE-EMEC)
$f_{15}(x_0, x_1)$	1	1	1	1	Тұрақты 1

Жалғыз кірістің сигналын шығыстарының біріне қосатын құрылғыны *демультиплексор деп атайды*. Шығыс нөмірі адресі кірістердің екілік санымен анықталады. (DMX ) демультиплексордың шартты белгісі суретте көрсетілген.



11.5 сурет – Демультиплексор

Жұмысты орындауда демультиплексор ретінде *шешуші кірісі* бар дешифратор пайдаланылады. 0,...,3 шығыстарының біреуінің адресі A0 (санның кіші дәрежесі) және A1 (санның жоғары дәрежесі) адресі кірістерінің екілік санын анықтайды. Демультиплексордың кірісі ретінде дешифратордың E шешуші кірісі қолданылады: таңдаулы шығыстағы сигнал E кірісіндегі сигналды қайталайды. Басқа шығыстарда 1 сигналы сақталынады.

## 12 дәріс. Тізбектелген логиканың функционалды түйіндері. Регистрлер мен регистрлер жады

*Дәрістің мақсаттары:* тіркеуіштер мен санауыштардың жұмыс принципін зерттеу.

*Дәрістің мазмұны:* параллель және жылжымалы тіркеуіштерінің, төрт дәрежелік қосылу және шегеру санауыштарының сұлбаларын тестеу.

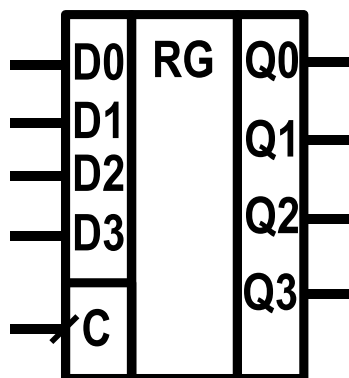
Көп дәрежелік екілік код түрінде берілген ақпаратты жазу, сақтау және/немесе жылжыту үшін қолайлы құрылғы регистр деп аталады.

Регистр - берілген уақыттың екілік комбинациясын сақтауға арналған тізбекті функционалды құрылғы. Регистрді RS, JK және D триггерлер негізінде тұрғызуға болады. Ең ыңғайлысы D триггер негізінде регистрлерді тұрғызу, себебі олардың бір ақпараттық кірісі бар. Регистр разрядының саны қолданылатын триггерлердің санына тең, бір триггер екілік комбинацияның бір разрядын сақтайды. Бірлік триггерді жадының бірразрядты регистрі ретінде қарастыруға болады.

Регистрлер ақпаратты жазу және оқу тәсіліне байланысты параллельді (жады) және тізбекті (ығысу) болып бөлінеді.

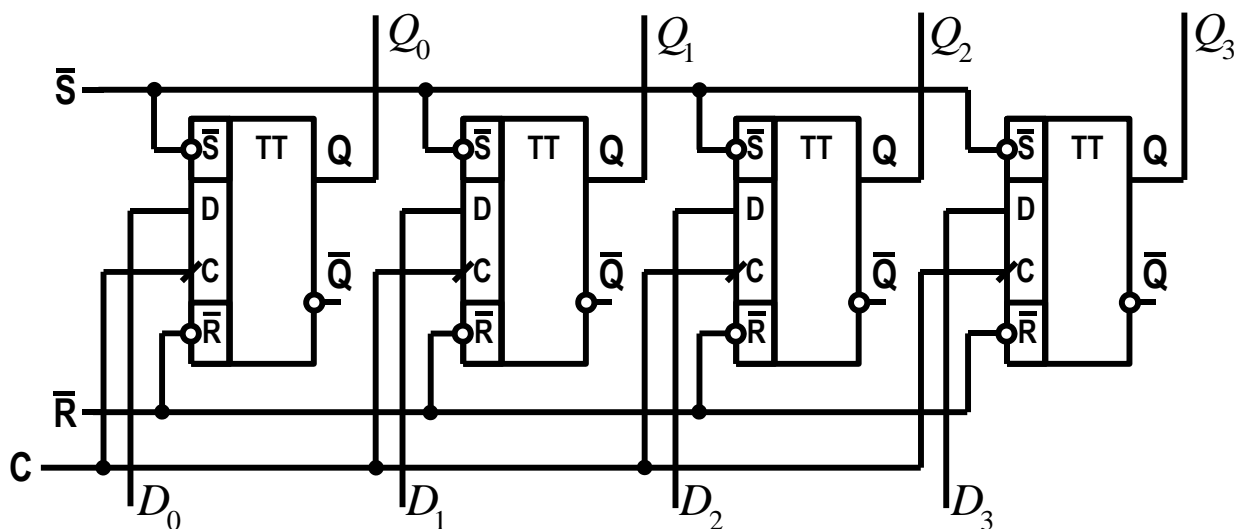
Регистрлер ең алдымен ақпаратты сақтауда қолданылады. Бірақ та регистрлер қорында түрлі құрылғыларды тұрғызуға болады.

Жұмыста D триггері негізінен жасалған бір фазалы параллель және тізбекті (жылжыту) регистрлерін қарастырайық. Параллель регистрлерінде (сақтау регистрлері) мәліметтер барлық дәрежелерде бір уақытта жазылып және салыстырылып оқылады. Төрт дәрежелік параллель регистр шартты белгісінің мысалы 12.1-суретте көрсетілген.



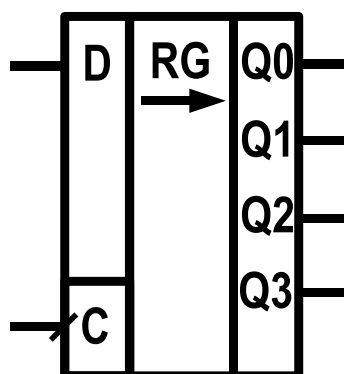
12.1 сурет - Төрт дәрежелік параллель тіркеуіштің (регистр) шартты белгісі

D триггері негізінен жасалған төрт дәрежелік параллель тіркеуіштің (регистр) логикалық сұлбасы 12.2- суретте көрсетілген.



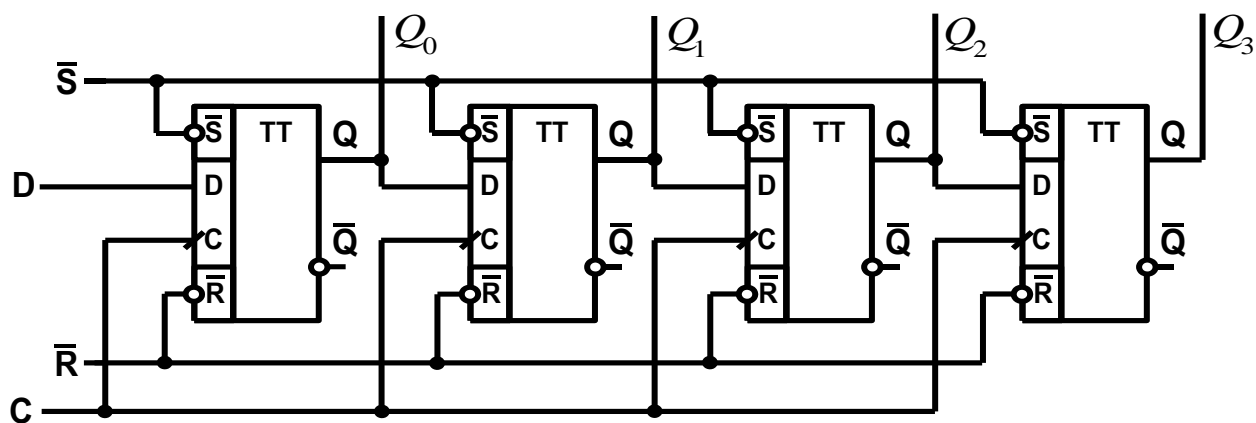
12.2 сурет - Төрт дәрежелік параллель тіркеуіштің (регистр) логикалық сұлбасы

$D_0, \dots, D_3$  кірістеріне орнатылған екілік код тіркеуіштің (регистр) триггерлерінде  $C$  кірісінің оң төмендеуінде жазылады және келесі жазу операциясына дейін тіркеуіште (регистр) сақталынады. Тіркеуішке (регистр) жазып алынған код триггерлердің  $Q_0, \dots, Q_3$  негізгі шығыстарынан санала алады. Тіркеуіштің (регистр) триггерлерінің нормалы жұмысы үшін  $\bar{S} = \bar{R} = 1$  сигналы керек. Триггерлер (біртіндеп) жылжыту тіркеуішінде (регистр) тізбектей жалғанған, яғни ақпарат триггердің шығысынан келесі триггердің кірісіне беріледі. Төрт дәрежелік жылжыту тіркеуішінің (регистр) шартты белгісінің мысалы 12.3 - суретте көрсетілген.



12.3 сурет - Төрт дәрежелік жылжыту тіркеуішінің (регистр) шартты белгісі

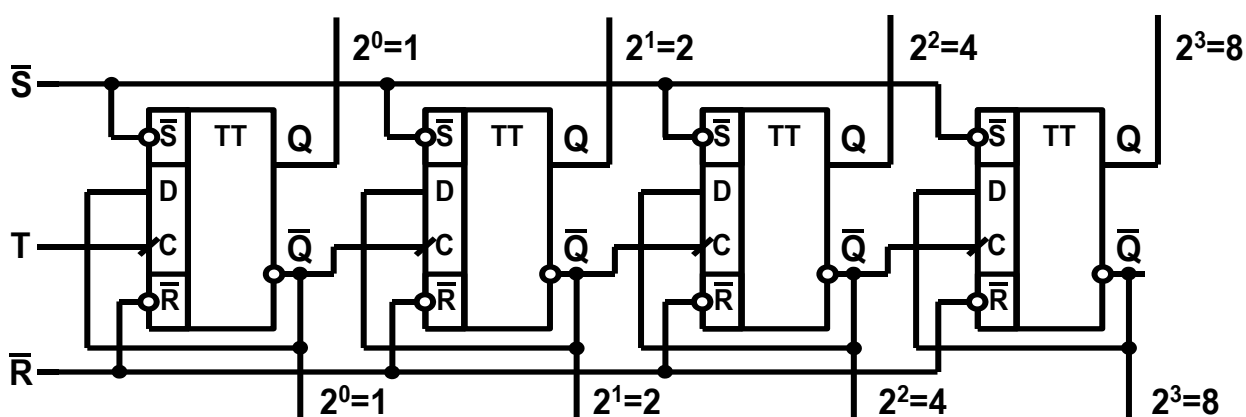
$D$  триггері негізінен жасалған тіркеуіштің (регистр) логикалық сұлбасы 12.4 - суретте көрсетілген.



12.4 сурет - Төрт дәрежелік жылжыту тіркеуішінің (регистр) логикалық сұлбасы

$C$  кірісінде синхроимпульстер жоқ болғанда, тіркеуіштің (регистр) триггерлері тіркеуіштің (регистр)  $Q_0, \dots, Q_3$  шығыстарынан саналған өз күйін сақтайды. Мәліметтер әрбір триггердің негізгі шығысынан тіркеуіштің (регистр) келесі триггерінің  $D$  кірісіне түседі.  $C$  кірісінің синхронизация импульсінің оң төмендеуінде әрбір триггерге тіркеуіштің (регистр) алдыңғы триггерінің күйі жазылады, яғни мәліметтер (суретте - оңға) 1 дәрежеге жылжиды. Тіркеуіштің (регистр) бірінші триггеріне тіркеуіштің (регистр)  $D$  кірісінің мәліметтері жазылады. Келесі синхроимпульс мәліметтерді 1 дәрежеге және тағы ары қарай қозғалтады. Тіркеуіштің (регистр) триггерлерінің нормалы жұмысы үшін  $\bar{S} = \bar{R} = 1$  сигналы керек.

Жұмыста төрт дәрежелік екілік жинақтаушы және шегеруші санауыштар, екілік-ондық санауыш және екілік-ондық реверсивтік санауыштарды тестейді. Екілік жинақтаушы асинхрондық санауыш 12.5 - суретте келтірілген логикалық сұлба бойынша T триггерлерден жиналады.



12.5 сурет - Жинақтаушы асинхрондық санауыштың логикалық сұлбасы

Санауыштың T триггерлері D триггерлердің негізінде орындалған. T санауышының кіріс сигналының оң төңкерілісі санауыштың ішіндегі мәліметтерді 1 дәрежеге үлкейтеді. Санауыштың кез келген триггерінің өткелі

1 күйінен 0 күйіне ауысқанда, бұл триггердің инверсиялық шығысында оң төмендеу пайда болуына және триггердің келесі дәрежесінің ауыстырылып қосылуына алып келеді. Санауда санауыштың триггерлерінің күйі кестеге сәйкес өзгереді.

12.1 кесте - Жинақтаушы асинхрондық санауыштың ақиқаттық кестесі

Ондық сан	Шығыстары $Q$			
	$2^3 = 8$	$2^2 = 4$	$2^1 = 2$	$2^0 = 1$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

Санауыштың нормалы жұмысы үшін триггерлердің  $\bar{S}$  және  $\bar{R}$  кірістеріне логикалық 1 орнатуы керек. Бұл шиналардың біріндегі сигналдың 0 өткелі санауышты  $0_{10}=0000_2$  ( $\bar{R}$  кірісі) немесе  $15_{10}=1111_2$  ( $\bar{S}$  кірісі) күйге дереу ауыстырады және есепті блоктайды. Санау  $\bar{S} = \bar{R} = 1$  қалпына келтіруден кейін

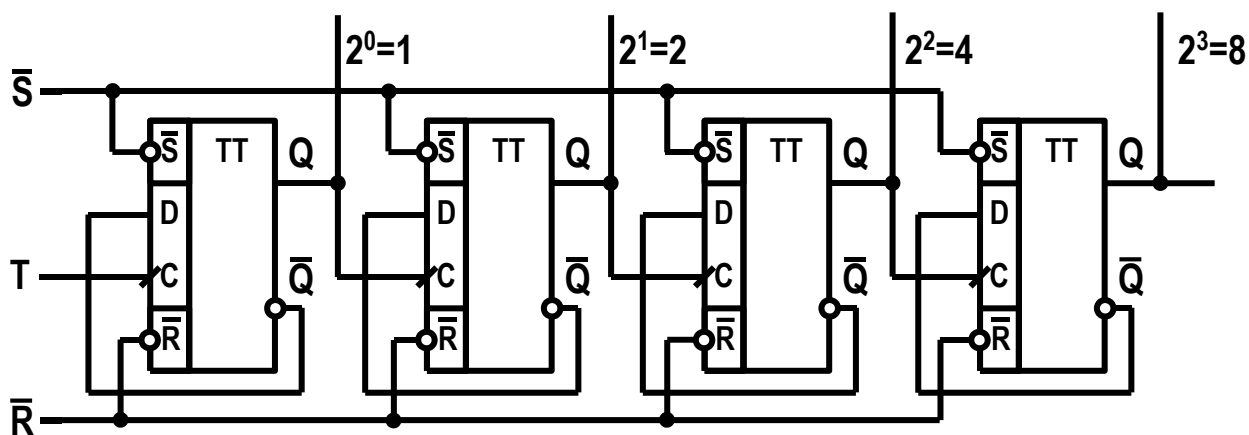


қайта басталады. Санауыштың триггерлерінің негізгі шығыстарының сандарының бір уақытта үлкеюімен, триггерлердің инверсиялық шығыстарының екілік саны  $15_{10}=1111_2$  және  $0_{10}=0000_2$  аралығында кемиді, яғни санауыштың инверсиялық шығыстарына тәуелділігін шегеретін сияқты қарауға болады. Сонда, санауда, санауыштың триггерлерінің күйі кестеге сәйкес өзгереді.

12.2 кесте – Санауыштың ақиқаттық кестесі

Ондық сан	Шығыстар $\bar{Q}$			
	$2^3 = 8$	$2^2 = 4$	$2^1 = 2$	$2^0 = 1$
15	1	1	1	1
14	1	1	1	0
13	1	1	0	1
12	1	1	0	0
11	1	0	1	1
10	1	0	1	0
9	1	0	0	1
8	1	0	0	0
7	0	1	1	1
6	0	1	1	0
5	0	1	0	1
4	0	1	0	0
3	0	0	1	1
2	0	0	1	0
1	0	0	0	1
0	0	0	0	0

Егер келесі триггердің кірісіне алдыңғы триггердің негізгі шығысынан сигнал берсе, шегеруші санауыштың басқа вариантын алуға болады. Санауда триггерлердің негізгі шығысында кемитін екілік сан қалыптасады. Мұндай санауыштың логикалық сұлбасы суретте көрсетілген.



12.6 сурет - Шегеруші асинхрондық санауыштың логикалық сұлбасы

Егер санау алдында санауыш  $0_{10}=0000_2$  күйіне орнатылса, онда Т кірісіндегі бірінші оң төмендеу оны  $15_{10}=1111_2$  күйіне ауыстырады, және, ары қарай, триггерлердің негізгі шығыстарындағы екілік сан кестеге сәйкес кемиді.

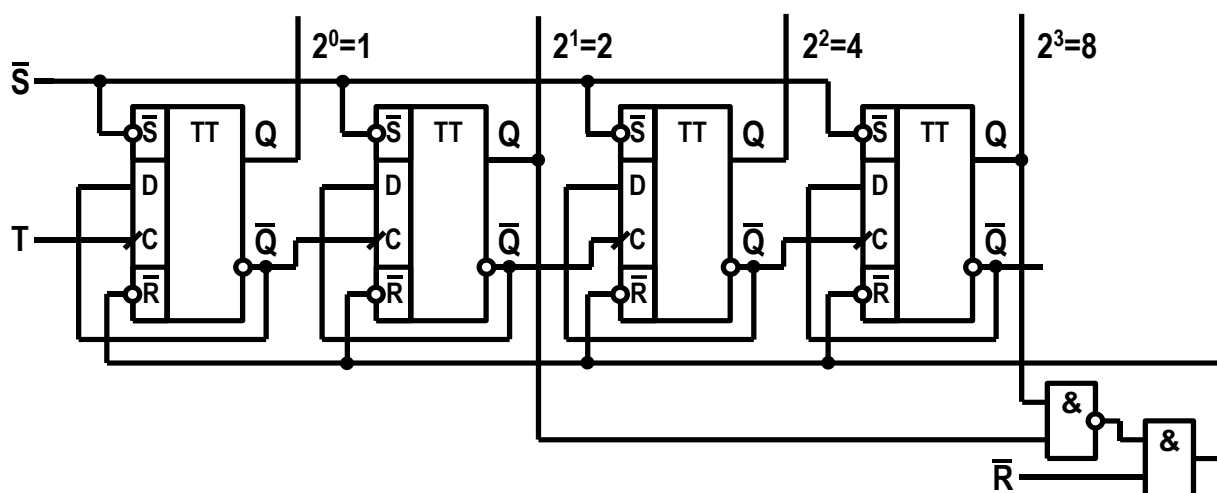
12.3 кесте - Шегеруші асинхрондық санауыштың ақиқаттық кестесі

Ондық сан	Шығыстар $\bar{Q}$			
	$2^3 = 8$	$2^2 = 4$	$2^1 = 2$	$2^0 = 1$
0	0	0	0	0
15	1	1	1	1
14	1	1	1	0
13	1	1	0	1
12	1	1	0	0
11	1	0	1	1
10	1	0	1	0
9	1	0	0	1
8	1	0	0	0
7	0	1	1	1
6	0	1	1	0
5	0	1	0	1

4	0	1	0	0
3	0	0	1	1
2	0	0	1	0
1	0	0	0	1

Санауыштың нормалы жұмысы үшін триггердің кірістерінде  $\bar{S} = \bar{R} = 1$  логикалық сигналы керек. Бұл шиналардың біріндегі сигналдың 0 өткелі санауышты  $0_{10} = 0000_2$  ( $\bar{R}$  кірісі) немесе  $15_{10} = 1111_2$  ( $\bar{S}$  кірісі) күйге дереу ауыстырады.

Екілік-ондық санауыш екіліктік қосу санауышының негізінде жасалған. Қосымша комбинациялық логикалық тізбек  $10_{10} = 1010_2$  санының санауышта пайда болуын айқындайды және санауышты 0 күйіне ауыстырып тастайды.



12.7 сурет - Екілік-ондық санауышының логикалық сұлбасы

Санауда санауыштың шығыстарындағы екілік сан кестеге сәйкес өзгереді.

12.4 кесте - Екілік-ондық санауышының ақиқаттық кестесі

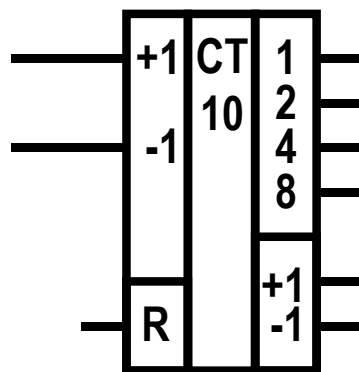
Ондық сан	Шығыстары $Q$				Ескерту
	$2^3 = 8$	$2^2 = 4$	$2^1 = 2$	$2^0 = 1$	
0	0	0	0	0	
1	0	0	0	1	
2	0	0	1	0	
3	0	0	1	1	

4	0	1	0	0	
5	0	1	0	1	
6	0	1	1	0	
7	0	1	1	1	
8	1	0	0	0	
9	1	0	0	1	
10	1	0	1	0	$0_{10}=0000_2$ күйіне ауыстыру

Санауыштың нормалы жұмысы үшін триггердің кірістерінде,  $\bar{S} = \bar{R} = 1$  логикалық сигналы орнатылуы керек.  $\bar{R}$  кірісінде логикалық 0 пайда болуы санауышты 0 күйіне лақтырып тастайды, яғни оны  $0_{10}=0000_2$  күйіне ауыстырады.

Санауышты  $\bar{S} = 0$  сигналы арқылы  $15_{10}=1111_2$  күйіне қою талпынысы белгісіз (анықталмаған) нәтижеге жеткізеді. Шындығында, санауыш  $\bar{S} = 0$  сигналы арқылы  $15_{10}=1111_2$  күйіне өтеді. Екінші ( $2^1$ ) және төртінші ( $2^3$ ) дәрежелердегі триггерлерді логикалық 1 күйіне орнату НЕМЕСЕ-ЕМЕС, ЖӘНЕ элементтерінің шығысында логикалық 0 пайда болуына алып келеді. Сайып келгенде логикалық 0 барлық триггерлердің  $\bar{R}$  кірісінде де орнатылады.  $\bar{R} = \bar{S} = 0$  болғанда, триггерлердің негізгі және инверсиялық шығыстарындағы сигналдар бірдей және 1-ге тең күйге өтеді. Осы ( $\bar{S} = 1$ ) күйінен шыққанда, санауыштың триггерлері күйі анық емес.

Екілік-ондық реверстік санауыш 1533ИЕ6 (74ALS192) микросұлбасында орындалған. Мұндай санауыштың шартты белгісі 12. 8 - суретте көрсетілген.



12.8 сурет - Екілік-ондық реверстік санауыштың шартты белгісі

Кірістегі «+1» оң төмендеу ( 1 сигналында кірісте («-1») санауыштың сигналдарын үлкейтеді, ал кірістегі «-1» ( 1 сигналында кірісте «+1») азайтады. Санауыштың R ауыстыру кірісіне 1 сигналы орнатылғанда ол нөлге

теңестіріледі. Егер санауыш  $9_{10}=1001_2$  күйіне тең болса, онда кірістегі «+1» оң төмендеу санауышты  $0_{10}=0000_2$  күйіне ауыстырады, және «+1» тасымалдау шығысында санауыштың үлкен дәрежесіне 1 сигналын қосатын оң төмендеу пайда болады (суретте көрсетілмеген). Егер санауыш  $0_{10}=0000_2$  күйінен азайса, санауыш  $9_{10}=1001_2$  күйіне ауысады және «-1» шығысында санауыштың үлкен дәрежесінің 1 шегеру сигналы пайда болады (суретте көрсетілмеген).

### **13 дәріс. Жартылай өткізгіш аспаптар. Интегралдық сұлбалар. Жобалау. Дайындау. Даму тарихы**

*Дәрістің мақсаттары:* интегралдық сұлбалардың жұмыс принципін зерттеу.

*Дәрістің мазмұны:* интегралдық сұлбалар.

Интегралдық сұлбалар бір кристаллда бір технологиялық процесте жасалған өте көп санды өзара байланысқан элементтердің - өте кіші диодтар, транзисторлар, конденсаторлар, резисторлар, байланыстырушы сымдардың жиынтығы болып табылады. Мөлшері  $1 \text{ см}^2$  болатын микросұлбада бірнеше жүз мың микроэлементтер болуы мүмкін

Микросұлбаларды пайдалану қазіргі заманғы электрондық техниканың көптеген салаларында революциялық өзгерістер әкелді. Бұл әсіресе электронды есептеу техникасында айқын болып табылады. Ондаған мың электрондық шамдардан тұратын және бүкіл ғимаратты алып тұратын өте үлкен ауқымды электронды есептегіш машиналардың (ЭЕМ) орнына дербес компьютерлер келді.

Интегралдық сұлбалар (ИС) қалай жасалады?

Бастапқыда, дұрыс пропорцияда ( $p$  типті жартылай өткізгіш) кремний мен алюминий қоспасынан жасалған пластина болып табылатын дайындау, алынады. Пластинаның беттерінің бірін тегістейді және екі тесігі бар жұқа металл пластинкамен – маскамен жабады. Маскамен бірге пластина пеште орналастырылады, ол шамамен  $1100$  градусқа цельсийге дейін қызады.

Масканың жоғарғы жағынан фосфор буларын өткізеді. Маска тесіктері арқылы жоғары температура әсерінен фосфор атомдары пластинаға енеді (диффузияланады). Осылайша болашақ транзисторлардың төрт  $n$  – облысы қалыптасады, бұл жоғарғы бастау және төменгі құйма болып табылады. Пластинаға өткен фосфор саны пластинаның бетінің үстінен фосфор буы өткізілген уақытқа тәуелді болады.

Содан кейін пеш желдетіледі. Пеш арқылы оттегі беріледі. Маскамен жабылмаған облыстарының беті тотығады. Осылай кремний оксидінің оқшаулау қабаттары түзіледі. Екінші масканы үшіншімен ауыстырады. Пластинаның бетінің үстінен алюминий шашады, яғни пластинаның бетінің үстінде қайтадан фосфор булары пайда болады. Сұлба дайын.

Ол сұлбаның сыртқы шығыстары ретінде қызмет ететін, электродтарға шығыстарын дәнекерленеді және пластинаның беті лактың қорғаныш қабатымен жабылады.

Бүкіл сұлба бір технологиялық процесте жасалады, кремнийлі пластина тіпті пештен шығарылмайды. Маскалар автоматты манипуляторлар көмегімен ауыстырылады. Сондай-ақ, пешті түрлі заттардың буларымен толтыру автоматты түрде орындалады. Осы мақсат үшін, мысалы ағымдағы фосформен кішкентай тигльдің қыздыру элементіне ток қосылады. Фосфор қызады және буға айналады.

Енді қызықты бөлігі. Егер сіз осы жолмен екі емес, екі мың транзисторлардан тұратын сұлбаны жасағыңыз келсе, технология көп өзгере ме? Өйткені технологиялық процесте іс жүзінде ештеңе өзгертілмейді. Бұрынғыдай бір кремнийлі пластина қажет және бүкіл сұлбаны, пештен пластинаны алмастан, бірақ тек маскасын ауыстыру арқылы жасауға мүмкіндік бар. Әрине, маскалардағы ойықтардың саны әлдеқайда көп болады.

Әрбір жеке транзистор өте кішкентай. Төменде көрсетілген облыстардың сызықтық өлшемдері бірнеше микрон болады. Мөлшері алтыда бес миллиметр және қалыңдығы миллиметрдің оннан екі бөлігі болатын кремний пластиналарында он мыңнан астам электронды компоненттерді: диодтар, транзисторлар, резисторларды, конденсаторларды орналастыруға болады.

Интегралдық сұлбалар (ИС) ондаған компоненттері бар шағын интегралдық сұлбаларға (ШИС), мыңдаған компоненттерге дейін бар орташа интегралдық сұлбаларға (ОИС) және мыңнан астам компоненттерге дейін бар үлкен интегралдық сұлбаларға (ҮИС) бөлінеді. Тіпті үлкен интегралдық сұлбаларда (ҮИС) ток өту мәселесі болмайды, өйткені ең үлкен байланыстыратын тізбектің ұзындығы бірнеше миллиметрден аспайды. Соңғы жылдары компоненттерінің саны бірнеше миллион болатын өте үлкен интегралдық сұлбаларда (ӨҮИС) пайда болды.

Компоненттер арасында байланыстарды жасау өте қарапайым. Кристалдың тандалған аймағында қоспалардың қажетті мөлшерін енгізу жеткілікті болады. Алайда, интегралдық сұлбаларды жобалауда маңызды шартты сақтау қажет: байланыстар бір бірімен қиылыспауы қажет. Байланысаралық сұлба жазық (планарлы) болуы тиіс дейді. Интеграция дәрежесі үлкен болған сайын, өткізгіштердің бір де бір жұптары қиылыспайтын етіп монтаждау сұлбасын құру соғұрлым қиын болып табылады.

Үлкен интегралдық сұлбаларды (ҮИС) жобалау өте қиын жұмыс. Үлкен ЭЕМ жинау кезінде өте көп нұсқалар көрінеді. Ол барлық тіпті осындай жағдайларда үлкен интегралдық сұлбаларды (ҮИС) жобалау, егер ол мүмкін болса, үлкен ұжымның жұмысының бірнеше айын қажет етеді. Байланыстардың бір бірімен қиылыспауына қойылатын талаптардың қажеттігі, бастапқы принципіалдық электрлік сұлбаға өзгерту енгізуді қажет етеді. Бұл жаңа есептер құру, ал кейде бастапқы жобаға өзгерту енгізу қажеттігіне әкеп соғады.

Маска жасаумен байланысты проблемалар бар. Бірнеше жүз мың кішкентай тесігі бар мөлшері бес-алты миллиметр болатын өте жұқа металл фольга жапырағын жасау шешімі, күрделі жабдықтар мен жоғары өндірістік стандарттарды талап етеді. Оны жасау кезінде кристалдың бетіне түскен шаң, кристалды жұмысқа жарамсыз етеді. Сондықтан, үлкен интегралдық сұлбаларды (ҮИС) өндіру зауыттарының цехтарындағы ауа, мысалы аурухананың операциялық залдарындағыдан әлдеқайда таза болып табылады.

Қорытынды қандай?

Үлкен интегралдық сұлбалардың (ҮИС) бір түріне арналған жобалау және өндірістік жабдықтау өте қымбат. Осы процестердің шығындары ондаған миллионға жетеді, сондай-ақ осы шығындар айтарлықтай жақын арада төмендейді деп ұйғаруға негіз жоқ емес. Біз оны өндіру үшін сұлбалар жобалау мен жабдықтау шығындарын туралы айтып отырмыз. Үлкен интегралдық сұлбаларды (ҮИС) өндіру, жоғары дәрежелі автоматтандыру және технологиялық процестің бірізділігіне байланысты, сондай-ақ шығыс материалдарының саны аз болғандықтан, өте арзан. Жаппай өндіру кезінде бір ғана үлкен интегралдық сұлбаны (ҮИС) жасау бірнеше центті құрайды. Кереғар жағдай бар. Үлкен интегралдық сұлбаларды (ҮИС) жобалау және технологиялық жарақтарды өндіру үшін он миллион доллар қажет делік. Егер сериясы он данада жасалатын болса, онда әрбір көшірмесін өзіндік құны бір миллион доллар. қол жетімді болса. Ал егер сіз миллион көшірмелер сериясын шығарсаңыз? Бұл жағдайда әрбір ҮИС құны - он доллар (екі жағдайда да өндірістік шығындарды елемеуге болады). Сонымен, бір ҮИС құны, жасап шығарылатын берілген типті ҮИС жалпы санына кері пропорционал болады. Миллион дана және одан да көп. Сондықтан, бір типті өте ірі сериялы ҮИС релизі экономикалық тиімді болып табылады.

ИС даму тарихынан.

Жартылай өткізгіштің монолитті кристалында көп түрлі стандартты электрондық компоненттерін біріктіру идеясын бірінші британдық радио инженері Джеффри Даммер 1952 жылы ұсынған. Бір жыл өткен соң, Харвик Джонсон интегралдық сұлбаға (ИС) арналған прототипке тарихта алғашқы патент тапсырысын ұсынды. Сол жылдарда технологияның дамуының болмауынан осы ұсыныстарды іске асыру орын алуы мүмкін емес еді.

Интегралдық сұлба (ИС) өнертапқышы кім екені туралы ешқандай консенсус жоқ. 1960 жылы америкалық баспасөзбен төрт адам интегралдық сұлба (ИС) өнертапқыштары деп танылған: Килби, Леговц, Нойс және Эрни. 1970 жылы өнертапқыштар тізімі екі атқа қысқартылды: Килби және Нойс, ал танымал әдебиет бір атқа қысқартты: Килби. 2000 жылы «интегралдық сұлба бойынша өнертабысқа қосқан жеке үлесі үшін» физика бойынша Килбиге Нобель сыйлығы берілді.

XXI ғасырда сала тарихшылары Лесли Берлин, Бо Лоек, Арджун Саксена интегралдық сұлба (ИС) өнертапқыштары ауқымы айтарлықтай кең болды және Килбидің интегралдық сұлба бойынша өнертабысқа қосқан жеке үлес қосқанын қайта қарауға оралды.

Интегралдық сұлба (ИС) құру жолында үш іргелі проблемалар болды. Ең анық, 1958 жылы «функционалдық электроника» жақтаушысы Торкл Уолмарк оларды тұжырымдаған:

1) Интеграция. 1958 жылы, бір өткізгіш кристалында өте көп түрлі электрондық компоненттерін қалыптастыру әдісі жоқ болды. Интегралдық сұлба (ИС) үшін қоспа технологиясы келмеді, жаңа соңғы меза-технологияда сенімділігі бойынша қалпына келтірілмейтін проблемалар болды.

2) Оқшаулау. Интегралдық сұлба (ИС) компоненттерін бір-бірінен электрлік оқшаулаудың тиімді жолы жоқ болды (кристалды жеке құрылғыларына физикалық кесуді есептемегенде).

3) Байланыстар. Интегралдық сұлба (ИС) компоненттері арасында электр байланысын құруға ешқандай тиімді жолы болмады (алтын сыммен бетін монтаждау өте қымбат және көп уақыт алатынын қоспағанда).

Жаппай өндіру үшін қолайлы жолмен осы үш проблеманы шешу, сондай-ақ өндірістің іске қосылуы және интегралдық сұлба (ИС) құру өнертабысы болды. Барлық үш шешім комбинациясы - интеграция, оқшаулау және байланыстар - жартылай өткізгіш интегралдық сұлба (жазық немесе планарлы және монокристаллы) ретінде белгілі болған:

Жартылай өткізгіш интегралдық сұлба (ИС) - барлық пассивті және белсенді элементтері (транзисторлар, диодтар, резисторлар, т.б.) ортақ бір кристалды жартылай өткізгіш субстрат қалыптасады. Элементтердің өзара байланысы жартылай өткізгіш бетіне қорғау оқшаулаушы қабаты бар металдандыру қабаты арқылы жасалады. Тұрақты ток бойынша жартылай өткізгіш материалы арқылы өзара байланысты жою үшін сұлбаның барлық элементтері бір-бірінен оқшауланады.

Интеграция, оқшаулау, байланыс компоненттері мен жазық процесі құпияларды ғана иелену, жартылай өткізгіш интегралдық сұлбаның (ИС) толыққанды прототипін құрды. Тарих үш шешімдерді әрбір үш компаниялардың қолында қалдырды, олардың өнертабыстарға оның авторы мен патенттері үш корпорацияда болды. Солардың бірі (Sprague Electric Company) интегралдық сұлба тақырыбын дамытуға шешім жасамады, басқасы (Texas Instruments) толық емес белгілі технологиялар жиынтығын таңдады, тек Fairchild Semiconductor барлық қажетті үйлестіре отырып, монокристаллы интегралдық сұлбаның (ИС) сериялық өндірісіне жақын келді.

Операция барысында Fairchild компаниясынан Нойс интегралдық сұлба әзірледі. Бірнеше ай бұрын, осы тұжырымдаманы Texas Instruments компаниясынан, Джек Килби Далласта ойлап тапты. 1959 жылдың шілдеде Нойс өзінің интегралдық сұлбалар концепциясы үшін патенттік өтінім берді. Texas Instruments оның патентін бұзғаны үшін Нойсты және Fairchildті сотқа берді, ол іс бірнеше жыл бойы созылды. Қазір интегралдық сұлба өнертабысқа авторлары болып Нойс және Килби саналады. Дегенмен Өнертапқыштар Даңқ Залында бір ғана Килби алды. Қалай болған күнде де, Нойс еңбегі - тәжірибеде оны пайдалануға мүмкіндік беретін, интегралдық микросұлбаларды жетілдіру болып саналады.



## 14 дәріс. Есте сақтау құрылғысының жад сұлбалары. Статикалық және динамикалық жедел жады

Оперативті жад динамикалық (Dynamic Random Access Memory - DRAM) немесе статикалық (Static Random Access Memory-SRAM) типтерінен құралады. Жадтың статикалық типі әлдеқайда жоғары жылдамдықпен орындалады, бірақ DRAM-нан айтарлықтай қымбат. Статикалық жадта элементтер (ұяшықтар) әртүрлі триггерлердің нұсқауынан құрастырылған-екі тұрақты жағдайдағы кестеден тұрады.

Статикалық жадтың микросұлбасының көмегіне жүгінсек, оған толық адрес беріледі және ол ішкі дешифраторлардың көмегімен нақты ұяшықтың сигналдарына түрленеді. SRAM ұяшықтары орындалғанда аз уақытқа ие (наносекунд бірлігі), алайда осы негіздегі микросхема төмен үдемелі сиымдылықпен және жоғарғы энергияны көп қажет етуімен ерекшеленеді. Сондықтан статикалық жад негізінен микропроцессорлық және буферлік (кэш-жад) түрінде қолданылады.

Динамикалық жадта ұяшықтар өте аз орын алатын және сақтау кезінде мүлдем энергия көзін қолданбайтын, өзіндік конденсаторлардан құралған, жартылай өткізгішті аумақтың зарядтар жинағының негізінде құрастырылған. Конденсаторлар матрица шинасының тігінен және көлденең қиылысуында орналасқан. Ақпаратты жазу және есептеу жад ұяшығына жататын, элементтермен байланысқан сол матрица шинасына электрлік импульспен беріледі. Микросұлбаның кіруіне алғаш болып матрица жолының адресі беріледі, ол RAS (Row Address Strobe – жол адресінің стробы), содан бірнеше уақыттан кейін – баған адресі CAS (Column Address Strobe – баған адресінің стробы) сигналынан тұрады. Конденсаторлар біртіндеп зарядталатындықтан (заряд ұяшықта бірнеше миллисекунд қана сақталады), сақталынған ақпаратты жоғалтпау үшін оған әрдайым регенерациялау қажет, одан да жадтың атын көреміз – динамикалық. Динамикалық жад ұяшығының статикалыққа қарағанда орындалуға көп уақыты бар (он шақты наносекунд), бірақ үдемелі тығыздығы көп және энергия қолданылымы аз. Динамикалық жад ДК жадтың оперативті есте сақтау құрылғысы ретпен орналасады.

### *КЭШ-жад.*

КЭШ (ағылш. cach[a]) немесе асқын жедел жад – аса үлкен емес көлемді өте жылдам есте сақтау құрылғысы (СК), ол ақпараттың процессормен және одан жылдамдығы төмен жедел жадпен өңделуі жылдамдығының арасындағы айырмашылықтың орнын толтыру үшін микропроцессор мен жедел жад арасындағы мәліметтер айырбасы кезінде қолданылады.

### *Регистрлік кэш жад*

Регистрлік кэш жад – ОП және МП арасында буфер болып табылатын, салыстырмалы үлкен сиымдылықты жоғары жылдамдықты жад және операцияның орындалу жылдамдығын күшейтуге мүмкіндік береді. Кэш жадтың регистрі қолданушыға қол жетімсіз, осыдан «кэш» (cache) атауы

шыққан, ағылшын тілінен аударғанда «тайник». Қазіргі кездегі аналық тақшада блоктың мүмкіндігі бар (Pipelined Burst Cache) конвейерлі кэш қолданылады. Кэш жадта оперативті жад облысының мәліметтер блогының көшірмесі сақталады, оған соңғы реттегі істеген жұмысы орындалады. Бұл мәліметке жылдам қолжеткізу программа командаларын орындалуының уақытын үнемдеуге мүмкіндік береді. Кэш жадта МП орындалған операцияның қорытындысы жазылады.

Оперативті жадқа қорытынды жазу бойынша кэш жадтың екі типін ажыратады:

Кэш жадта «кері жазбамен» операцияның қорытындысы ОП-ға жазылмас бұрын, алдымен белгіленеді, одан соң кэш жадтың контроллері ОП-ға бұл мәліметтерді өздігінен қайта жазады;

Кэш жадта «жылжымалы жазба» операциясының қорытындысы бір мезгілде кэш жадта да, ОП-да да жазылды.

Микропроцессорлар, МП 80486-дан бастап МП кэш жадтың негізгі ядросында құрылған болады (немесе бірінші деңгейдегі кэш жад–L1). Pentium микропроцессорларда мәліметтерге бөлек, командаға бөлек кэш жад бар: Pentium-да бұл жадтың сыйымдылығы үлкен емес-8 Кбайттан, Pentium MMX-та 16 Кбайттан.

#### *Негізгі жад*

#### *Негізгі жадтың физикалық құрылымы*

Негізгі жад (ОП) оперативті (RAM-Random Access Memory) және тұрақты (ROM-Read Only Memory) есте сақтау құрылғысынан тұрады.

Негізгі жад модулінің қысқартылған құрылымдық схемасы оның матрицалық ұйымы кестеде көрсетілген.

#### *Негізгі жад модулінің құрылымдық сұлбасы*

Матрицалық ұйымда регистр адресіне түсетін ұяшықтың адресі, мысалы, 20-разрядты кодтық шина адресі бойынша екі 10-разрядты бөлікке сәйкесінше Рег.адр.Х және Рег.адр.У бөлінеді. Осы регистрлерден жартыадрестік кодтар дешифраторларға түседі: дешифратор Х және дешифратор У, осылардың әрқайсысы алынған адреспен 1024 шинаның біреуін тандайды.

Жад кубы есте сақтау элементтерінің жиынтығынан тұрады –жад ұяшықтарынан.

Есептелінетін немесе жазылатын (ПЗУ тек есептелінетін) мәліметтердің кодтық шинамен байланысты ақпарат мәліметтер регистріне келіп түседі. Қандай операция орындау керектігін анықтайтын, басқарылатын сигналдар құрылымның кодтық шинасы бойынша түседі.

#### *Оперативті есте сақтау құрылғысы*

Оперативті есте сақтау құрылғысы (ОЗУ) ағымдағы уақыт интервалындағы есептеу процесіне қатысатын ақпаратты сақтауға арналған.

ОЗУ–энергияға тәуелді жад:керектену кернеуін өшірген кезде ондағы ақпараттар толығымен жойылады. Күрделі тапсырмаларды орындау кезінде, яғни есептердің дұрыс шешілуі үшін қажетті барлық ақпаратты бірден сыйдыру үш операциялық жүйе сыйымдылығы жетпеген кезде ОЗУ көлемін үлкейту ДК

өнімділігінің ұлғаюына алып келеді. Бұл есептеу процесі кезінде қосымша ВЗУ-ға сүйенуге тура келеді және осыған көптеген уақыт жұмсалады (миллион рет ВЗУ тез әрекеттігі ОЗУ тез әрекеттігінен кіші).

ОЗУ негізінен DRAM динамикалық жадтың микросхемасы құрайды. Бұл не бекітпе мен бастау арасындағы меншікті паразитті сиымдылығына, не қосымша конденсаторларға ақпарат сақтау үшін қолданылатын МОП-транзисторының матрицаларынан тұратын үлкен интегралды схема. Конденсаторларда зарядтың бар болуы «1», ал зарядтың болмауы «0» білдіреді.

ОП конструктивті элементтері жадтың жеке модульдер түрінде (бір немесе бірнеше микросхемамен жамалған кіші көлемді плата) орындалады. Бұл модульдер тетіктерге–жүйелік платадағы слоттарға қойылады. Жүйелік платада тетіктердің бірнеше тобы болуы мүмкін–жадтың модульдерін орындауға арналған банктер; бір банкке тек сәйкес сиымдылықтың блоктарын қоюға болады, мысалы, тек 16 Мбайт немесе тек 64 Мбайт бойынша; әртүрлі сиымдылықты блоктарды тек әртүрлі банктарға орналастыруға болады.

Жадтың модульдері конструктивтілігімен, сиымдылықпен, айналу уақытымен және жұмыстың беріктігімен сипатталады. Модульдің маңызды параметрлері оның болатын іркілістерге беріктігі және тұрақтылығы болып табылады.

Жұмыстың беріктігі қазіргі кездегі жадтың модульдерінде едәуір жоғары қабылдамауда атқарылған жұмыс көлемінің орташа уақыты жүз мыңдай сағатты құрайды, бірақ оған қарамастан беріктігін жоғарылататын қосымша шаралар қолдануда. Беріктігін қамтамасыз ету олардың маңыздылығының дұрыстығын қамтамасыз ету сұрақтарын алдында қарастырып өткен болатынбыз. Мұнда айта кетерлік тек бір жайт, жүйеастындағы жадтарды функционалдау сенімділігін арттыратын ақпаратты бақылау және кодталудың артықшылығы арнайы схеманы қолдану болып табылады.

Жад модульдері мәлімет биттерін сақтайтын жұптықты бақылаумен (parity) және бақыламауынсыз (non parity) болады.

*Қатты дисктердегі жинақтағыштар.*

Егер иілгіш дисктер – мәліметтерде компьютерлер арасында тасымалдау құралы болса, қатты диск – компьютердің ақпараттық қоймасы.

Қатты магнит дисктердегі жинақтағыштар (ағылш. HDD – Hard Disk Driv[a]) немесе винчейстерлік жинақтағыш – бұл сиымдылығы үлкен барынша жаппай сақтау құрылғысы. Мұнда ақпарат жеткізуші – екі беті де магнит материал қабатымен қапталған дөңгелек алюминий пластиналар – платтерлер.

Ақпаратты – программалар мен мәліметтерді – тұрақты сақтау үшін қолданылады.

*Иілгіш магниттік дисктегі жинақтағыштар.*

Иілгіш диск, дискета (ағылш. Floppy Disk) – ақпараттың шағын көлемдерін сақтауға арналған құрылғы, ол қорғалған қабықтағы иілгіш пластикалық диск. Мәліметтерді бір компьютерден екінші компьютерге көшіру үшін және программалық қамтамасын тарату үшін қолданылады.

Дискета екі жағынан магнит тотығымен қапталған және пластик қорапшаға салынған дөңгелек полимер төсеуіштен тұрады. Қорапшаның ішкі бетіне тазалағыш қабат жүргізілген. Қорапшада екі жағынан радиалды тесіктер жасалған, олар арқылы жинағыштың оқу/жазу дискке жете алады.

Магниттік ортада екілік ақпаратты жазу жолы магниттік кодтау деп аталады. Оның мәні мынада: ортадағы магниттік домендер жолдардың бойында тіркелген магнит өрісі бағытында өздерінің оңтүстік және солтүстік полюстерімен тізіліп тұрады. Әдетте екілік ақпарат пен магниттік домендер бағытының арасында бір мәнді сәйкестік орнайды.

Ақпарат секторларға бөлінетін концентрлік жолдар (тректер) бойынша жазылады. Жол мен секторлар саны дискетаның типі мен форматына байланысты. Сектор дискке жазыла немесе оқыла алатын ақпараттың ең аз мөлшерін сақтайды. Сектор сиымдылығы тұрақты және ол 512 байт құрайды.

Дискетада 360 Кбайттан 2,88 Мбайтқа дейін ақпарат сақтауға болады.

Қазіргі кезде келесі сипаттамасы бар дискеталар кең таралды: диаметрі 3,5 дюйм (89 мм), сиымдылығы 1,44 Мбайт, жол саны 80, жолдардағы секторлар саны 18.

Дискета иілгіш магнит дисктердегі қорлағышқа (FDD – Floppy Disk Driv[a]) орнатылады, онда автоматты түрде бекітіледі, содан кейін жинағыш механизмі айналу жиілігі 360 мин-1 дейін айналады. Жинағышта дискетаның өзі айналады, ал магнит бастар қимылсыз болады. Дискета тек оған қараған кезде ғана айналады.

Жиналғыш процессор мен иілгіш дисктер контроллер арқылы байланысқан.

## **15 дәріс. Жадтың есте сақтау элементтері**

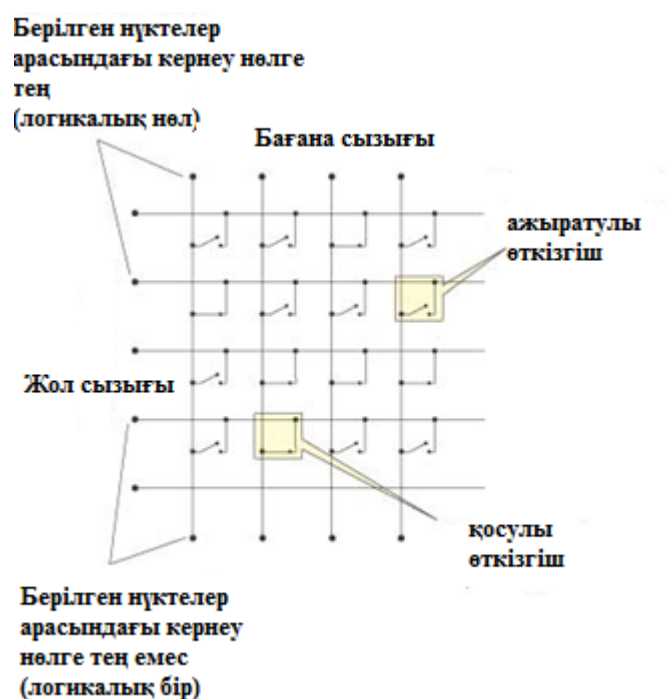
*Дәрістің мақсаттары:* жадтың есте сақтау элементтері, жад түрлерімен танысу.

*Дәрістің мазмұны:* жад түрлері.

МПЖ-де жадының екі түрі бар. Ішкі жад және сыртқы жад. Жүйелік блоктың ішінде орналасқан құрылғыларды ішкі жад деп атайды. Ішкі жадтың екі негізгі тобы бар: жедел есте сақтау құрылғысы (ЖЕСҚ) - компьютер қосылған кезде деректерді уақытша сақтауға арналған микросұлбалар жиыны. Ток көзінен ажыратқанда жедел жад өз мәліметтерін жоғалтады. Жедел жад көбіне уақытша қойма ретінде қарастырылады, өйткені оған мәліметтер мен программалар компьютер қосулы тұрғанда ғана емес болдыртпау батырмасын басқанға дейін сақталады. Жедел жадтың қосымша Кэш жадтары қолданылады. Кэш жады - орталық процессордың жұмыс істеу өнімділігін арттырады. Тұрақты есте сақтау құрылғысы (ТЕСҚ) – ақпаратты тұрақты есте сақтайтын құрылғы Тұрақты жад жедел жадқа қарағанда баяу жұмыс істейді, бірақ олардың жады тұрақты және кедергілерге төзімді. Компьютердің сыртқы жадына иілгіш магнитті дискілер, қатты диск, оптикалық дискілер және флеш

жинақтауыштар жатады. Оларды компьютердің USB-порты, CD-ROM және дискжетек арқылы қосуға мүмкіндік береді. Бұлар ақпарат тасымалдаушылар деп атайды.

Компьютерлік жад (сыртқы немесе қосалқы жады, ақпараттарды сақтауға арналған құрал, сақтағыш құрал) — белгілі бір уақытта есептеуде қолданылатын, ақпарат сақтауға арналған физикалық құрылғы немесе орта болатын, есептегіш машина бөлігі. Жады 1940-шы жылдардан бері орталық процессор секілді, компьютердің маңызды бөліктеріне жатады. Есептеуіш құралдардағы жады иерархиялық құрылымды болады және ол әртүрлі қасиеттері бар бірнеше сақтағыштарды (жаттағыш) қолдануды білдіреді. Көбінесе персоналды (жеке) компьютерлерде «жады» деп оның бір бөлігі — кездейсоқ рұқсатты (DRAM) динамикалық жадыны — қазіргі уақытта жеке компьютерлер жедел жады ретінде қолданылатын жадыны айтады.



15.1 сурет - Тұрақты есте сақтау құрылғысының (ТЭСҚ) құрылымы

Компьютерлік жадының мақсаты ол сырттық өзгерістерді өзінің ұяшықтарында сақтау, яғни ақпаратты жазу. Бұл ұяшықтар әртүрлі физикалық өзгерістерді бақылай алады. Функциясына байланысты жады қарапайым электромеханикалық қосқыш секілді және онда ақпараттар толық ажырата алатындай 0 және 1 («сөндірілген»/«қосылған») жағдайларында сақталады. Арнайы механизмдер ұяшықтардағы жағдайларды өзгертуге, кездейсоқ немесе тізбекті оқуға) рұқсат береді. Жады рұқсат процесі көптеген уақыттық процестерге бөлінген — жазба (жазу) операциясына (сленг. ТЖҚ - тұрақты жаттағыш құрылғы немесе «ROM») жазу жағдайындағы микробағдарлама (прошивка) және оқу операциясына. Көп жағдайда бұл операциялар жад контроллері арқылы басқарылады. Тағы да, ұяшықтарға бірдей мән беру

арқылы (көбінесе 0016 немесе FF16) жадыны өшіру операциясын ажырата алады. Жеке компьютерлердегі белгілі сақтағыш құралдардың бірі: шұғыл жады модульдері, қатқыл дисктер (винчестерлер), дискеттер (иілгіш магнитті дисктер), CD және DVD дисктері және флеш-карталар.

#### *Жад функциялары.*

Компьютерлік жады замануи компьютерлердегі ең басты функция — ақпараттарды ұзақ сақтау қасиетін береді. Шамамен барлық компьютерлер негізі болған принципі — Нейман архитектурасының басты рөлдерін орталық процессор мен сақтағыш құрылғы атқарады. Алғашқы компьютерлер сақтағыш құрылғыларын тек қана өңделіп жатқан деректерді сақтау арналған болатын. Олардың бағдарламалары алда атқарылатын тізбектерден жасалынған. Қайта бағдарламалау көп уақытты, жаңа документацияларды, блоктарды қайта құруды, құрылғыларды дайындауға арналған үлкен көлемді қол жұмысын талап етті. Нейманның компьютерлік бағдарламаларды және деректерді ортақ жадыда сақтау архитектурасын қолдану, жағдайды түбегейлі өзгертті. Кез келген ақпарат бит ретінде өлшенуі мүмкін, өйткені қандай физикалық принцип арқылы жасалғанына және сандық компьютердің қандай есептеу жүйесінде қызмет ететініне, тексттік ақпаратына, суретіне байланыссыз есептеліне алады. Оған себеп барлық ақпарат екілік өлшеу жүйесіне көшіріле алады. Бұл компьютерге деректермен басқаруға көмектеседі.

Қазіргі уақытта, EPROM ауыстыру үшін қайта жазу процесінің күрделілігі салдарынан флеш жады (флогикалық элемент (ЛЭ)ш) қолданылады.

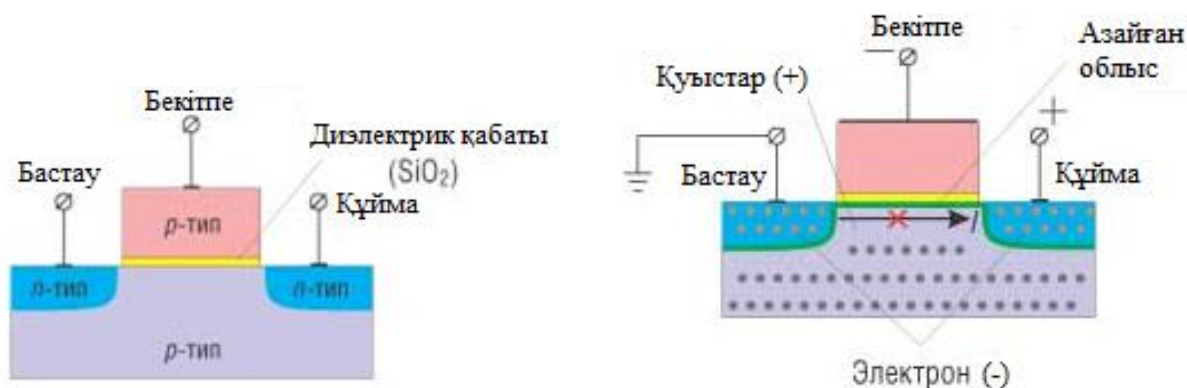
#### *CMOS-транзисторлық құрылым.*

Флогикалық элемент (ЛЭ)ш жады және динамикалық RAM-жады, сондай-ақ, ROM-жадыда көптеген ұқсастықтар бар. Принципиалды айырмашылық ең алдымен элементарлық ұяшық өзінің құрылымында жатыр. Егер динамикалық жадыда элементарлық ұяшық конденсатор болса, онда логикалық элемент (ЛЭ) флеш-жадыда жад ұяшық рөлін архитектурасы ерекше комплементарлы метал-оксид жартылай өткізгіш - транзистор (КМОЖӨ-транзистор немесе CMOS-транзистор) орындайды.

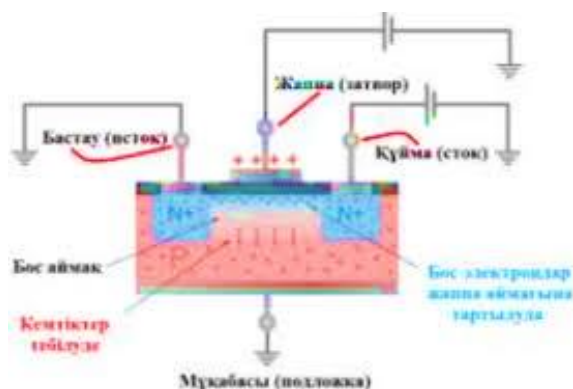
Кәдімгі CMOS-транзисторда үш электрод (бастау, құйма және бекітпе) бар болса, логикалық элемент (ЛЭ) флеш-транзисторда (қарапайым жағдайда) құбылмалы деп аталатын тағы бір бекітпе қосылады.

Қалыпты CMOS-транзистордың екі күйі болуы мүмкін: ашық және жабық. *n-p-n*-транзистор (15.2 сурет) мысалымен дәстүрлі транзистордың жұмыс принципін қарастырайық. Бұл транзисторда құйма және бастау облыстарында электрондық өткізгіштік (*n*-облысы), бекітпе облысында кемтіктік өткізгіштік (*p*-облысы) қалыптасқан.

Транзистордың өзі *p*-типті кемтіктік жартылай өткізгіштен жасалған. Әрине, *p*-облысынан *n*-облысына кемтіктердің диффузиясы және *n*-облысынан *p*-облысына электрондардың диффузиясы салдарынан *p*- және *n*-облыстарының өтпелдерінің шекарасында ток өтуге кедергі келтіретін сарқылу қабаттары (негізгі заряд тасымалдаушылар жоқ қабаттар) қалыптастырылады.



15.2 сурет - *n-p-n* -CMOS –транзистор



15.3 сурет - *n-p-n*-CMOS-транзистордың жұмыс қағидасы

*Логикалық элемент (ЛЭ) флеш-жад құрылымы (архитектурасы).*

Қарастырылған құбылмалы жапқышты транзистор негізіндегі бір бит ақпарат сақтауға қабілетті флогикалық элемент (ЛЭ) флеш-жадының қарапайым ұяшығы энергияға тәуелді емес жадының массивтерін жасау үшін пайдаланылуы мүмкін. Бұл үшін тек тиісті түрде бірыңғай массивті көптеген ұяшықтарға біріктіру, яғни жад архитектурасын құру.

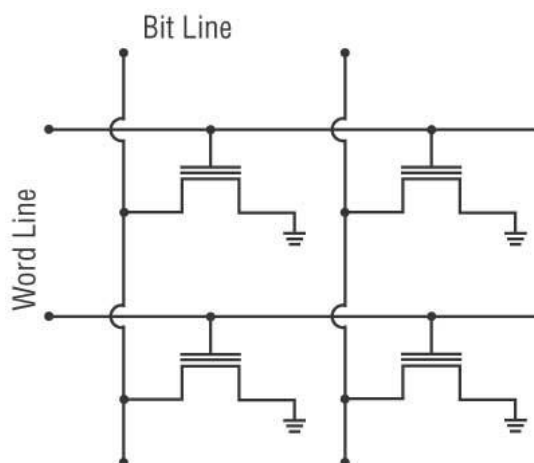
Флогикалық элемент (ЛЭ) флеш-жад архитектурасының бірнеше типтері бар, бірақ ең көп таралған архитектура NOR және NAND.

*NOR архитектурасы.*

Флогикалық элемент (ЛЭ) флеш-жад архитектурасын түсінігі үшін ең қарапайым - *NOR архитектурасы*.

NOR архитектурасы НЕМЕСЕ-ЕМЕС (NOR - Not-OR ағылшынша қысқартылған) логикалық операциясымен аталды. Бірнеше операндтармен NOR логикалық операциясы барлық операндтар нөлге тең болғанда, бірлік (1) мәнді береді, барлық басқа жағдайларда нөлдік мәнді береді.

Егер операнд ретінде жад ұяшықтарының мәнін алсақ, қарастырылған архитектурада биттік желісінде бірлік мәні, берілген биттік желіге жалғанған барлық ұяшықтардың мәні нөлге тең (барлық транзисторлар жабылса) болғанда ғана болады.



15.4 сурет - NOR архитектурасы

NOR архитектурасы жадқа еркін жылдам қол жеткізуге мүмкіндік береді, бірақ (ыстық электрондардың бұрку (инжекция) әдісі бойынша жазу процесі мен ақпаратты өшіру жеткілікті баяу жүреді. NOR архитектура флогикалық элемент (ЛЭ)ш-жад микросұлбасының өндірістің технологиялық ерекшеліктеріне байланысты, ұяшық мөлшері өте үлкен болады және осындай жад ауқымды болып табылмайды.

*Логикалық элемент (ЛЭ) флеш-карталар түрлері.*

Қазіргі уақытта нарықта әртүрлі форматтағы флогикалық элемент (ЛЭ) флеш - жад карталары бар, олардың ең жаңасы - SecureDigital (SD), MemoryStick (MS), MultiMediaCard (MMC) и xD-PictureCard (XD) және т.б.



## Әдебиеттер тізімі

1 Марченко А.Л. Основы электроники. Учебное пособие для вузов- М.: ДМК Пресс, 2012.

2 Копесбаева А.А., В. М. Тарасов Цифровая техника и микроконтроллеры, МУ к выполнению лабораторных работ, АУЭС, 2012.

3 Акименков М.В., Шоколакова Ш.К.. Микропроцессорные системы в электроэнергетике. Методические указания и задания по выполнению РГР, АУЭС, 2014.

4 Акименков М.В. Методические указания по выполнению лабораторных работ по курсу «Основы цифровой (микропроцессорной) техники», АУЭС, 2015.

5 Копесбаева А.А. Микропроцессорные комплексы в системах управления. Учебное пособие. Алматы. АИЭС, 2010.

6 Однокристалльные 8-разрядные FLASH CMOS микроконтроллеры компании Microchip Technology Incorporated.-М.: ООО «Микро-Чип», 2002.

7.Яценков В.С. Микроконтроллеры Microchip с аппаратной поддержкой USB.-М.: Горячая линия – Телеком, 2008. 8. Катцен С. PIC микроконтроллеры: полное руководство-М.: «Додека», 2010.

9. Погребинский М.Я. Микропроцессорные системы управления электротехническими установками -М.: МЭИ, 2003.

Мустагулова Бопана Жанабаевна

ЭЛЕКТР ЭНЕРГЕТИКАДАҒЫ САНДЫҚ ТЕХНИКА

6B07101 – Электр энергетика білім беру бағдарламасы бойынша  
дәрістер жинағы

Редактор:  
Стандарттау бойынша маман:

Изтелеуова Ж.Н.  
Ануарбек Ж.А.

Басылымға қол қойылды \_\_.\_\_.\_\_.  
Таралымы 100 дана.  
Көлем – 5,0 оқу- бас.ә.

Пішімі 60x84 1/16  
Баспаханалық қағаз№ 1  
Тапсырыс Бағасы 2500 тг.

«Ғұмарбек Дәукеев атындағы Алматы энергетика және байланыс  
университеті»коммерциялық емес акционерлік қоғамының  
көшірме – көбейту бюросы  
050013 Алматы, Байтұрсынұлы көшесі, 126/1