



**Некоммерческое  
акционерное  
общество**

**АЛМАТИНСКИЙ  
УНИВЕРСИТЕТ  
ЭНЕРГЕТИКИ И  
СВЯЗИ ИМЕНИ  
ГУМАРБЕКА  
ДАУКЕЕВА**

**Кафедра телекоммуникаций  
и инновационных технологий**

## **СХЕМОТЕХНИКА В ТЕЛЕКОММУНИКАЦИЯХ**

Методические указания к выполнению лабораторных работ для  
студентов образовательной программы 6М06201 – «Радиотехника,  
электроника и телекоммуникации»

Алматы 2022

СОСТАВИТЕЛИ: Ержан А.А., Накисбекова Б.Р. Схемотехника в телекоммуникациях. Методические указания к выполнению лабораторных работ для студентов ОП 6М06201 – «Радиотехника, электроника и телекоммуникации». – Алматы: АУЭС, 2022. – 33 с.

Методические указания содержат указания по подготовке к проведению лабораторных работ, целью которых является как изучение логических и комбинационных устройств, так и наиболее часто используемых схем, построенных на их основе. Приведена и подробно рассмотрена схемотехника базовых цифровых функциональных элементов в телекоммуникации.

Курс имеет практическую направленность и позволяет обеспечить формирование необходимых компетенций обучающихся в сфере радиотехники, электроники и телекоммуникаций.

Методические указания предназначены для студентов ОП 6М06201 – «Радиотехника, электроника и телекоммуникации». Они могут быть использованы и для организации лабораторных занятий по идентичным темам аналогичных дисциплин, запланированных для других ОП.

Рецензент: доцент каф. ЭТ

А.С. Баймаганов

Печатается по дополнительному плану издания некоммерческого акционерного общества «Алматинский университет энергетики и связи имени Гумарбека Даукеева» на 2022 г.

НАО «Алматинский университет энергетики и связи имени Гумарбека Даукеева», 2022 г.

## Содержание

Введение .....	4
Знакомство с программой Electronics Workbench (EWB) .....	5
Лабораторная работа № 1. Исследование работы логических элементов .....	9
Лабораторная работа № 2. Исследование работы комбинационных логических схем .....	10
Лабораторная работа № 3. Исследование характеристик диодно-транзисторных логических элементов типа И-НЕ.....	11
Лабораторная работа № 4. Исследование характеристик диодно-транзисторных логических элементов типа И-ИЛИ-НЕ.....	13
Лабораторная работа № 5. Исследование схемы дешифратора.....	14
Лабораторная работа № 6. Исследование схемы шифратора.....	15
Лабораторная работа № 7. Исследование работы сумматора.....	16
Лабораторная работа № 8. Исследование работы АЛУ .....	18
Лабораторная работа № 9. Исследование работы RS-триггера .....	20
Лабораторная работа № 10. Исследование работы JK-триггера.....	22
Лабораторная работа № 11. Исследование работы регистров .....	23
Лабораторная работа № 12. Исследование суммирующих и вычитающих счетчиков.....	26
Лабораторная работа № 13. Исследование работы делителя частоты .....	27
Лабораторная работа № 14. Исследование ОЗУ на ИМС.....	27
Лабораторная работа № 15. Исследование работы АЦП, ЦАП .....	29
Список использованных источников .....	33

## Введение

В настоящий сборник включены лабораторные работы, которые предусматривают последовательное рассмотрение как принципов построения и работы основных типов логических схем, так и наиболее часто используемых схем на их основе, а также цифровых функциональных элементов телекоммуникационных систем и систем обработки информации.

В методическом указании предпринята попытка построить изложение материала таким образом, чтобы достичь максимальной практической полезности полученных знаний на лекции и обеспечить формирование необходимых компетенций.

Все лабораторные работы ориентированы на проявление элементов применения практической деятельности студентов.

Выполнение каждой лабораторной работы должно завершаться оформлением отчета. Отчет о проделанной работе должен содержать:

- титульный лист;
- задание работы;
- краткие итоги теоретической подготовки (ответы на контрольные вопросы);
- результаты проделанной работы (набранные и обработанные тексты, графики, рисунки и другие объекты);
- заключение (выводы «своими словами» по работе).

Выполненная работа и оформленный отчет защищается у преподавателя. Выполнение практических заданий дает возможность выработки навыков и знаний у студентов.

## Знакомство с программой Electronics Workbench (EWB)

Для операций с компонентами на общем поле Electronics Workbench выделены две области: панель компонентов и поле компонентов (рис. 1).

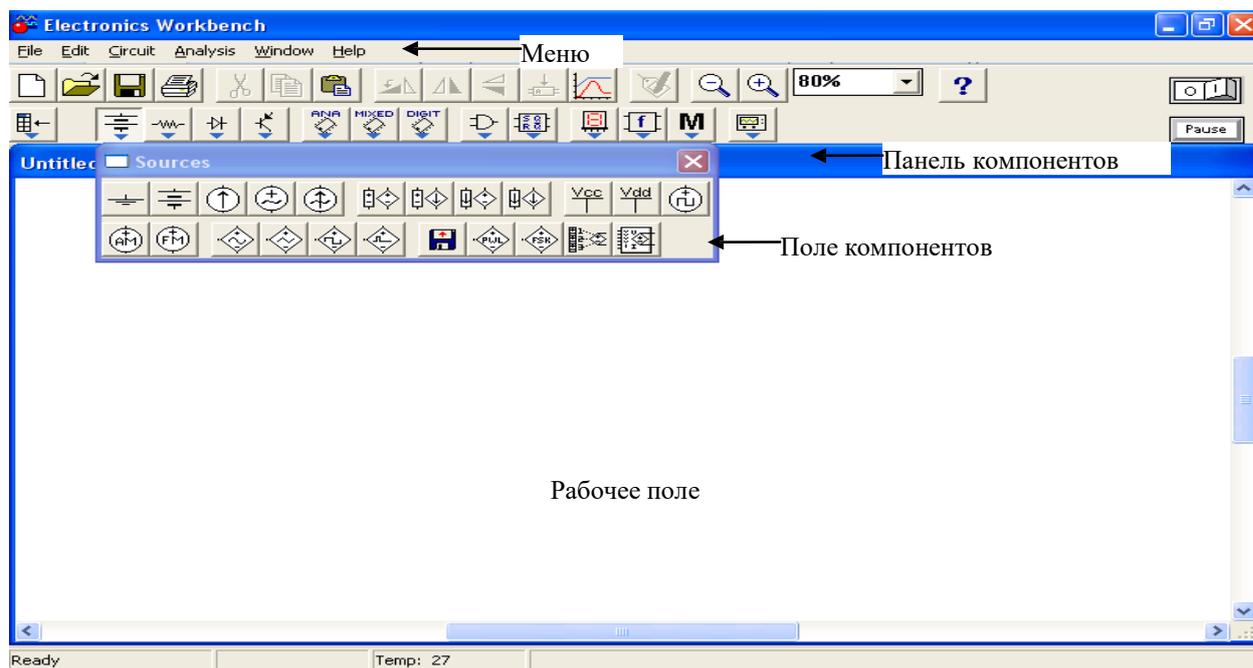


Рисунок 1 – Окно программы Electronics Workbench

Панель компонентов состоит из пиктограмм полей компонентов, поле компонентов – из условных изображений компонентов. Щелчком мыши на одной из одиннадцати пиктограмм полей компонентов, расположенных на панели, можно открыть соответствующее поле. На рис. 1 открыто поле компонентов источников (Sources). Расположение элементов в полях ориентировано на частоту использования компонента. Для описания компонентов более логичным является разделение их по типам, чему мы будем следовать в дальнейшем, давая в каждом случае ссылку на поле, в котором расположен компонент. Перейдем теперь к описанию имеющихся в программе компонентов. В библиотеки элементов программы Electronics Workbench входят аналоговые, цифровые и цифро-аналоговые компоненты. Все компоненты можно условно разбить на следующие группы:

- базовые компоненты;
- источники;
- линейные компоненты;
- ключи;
- нелинейные компоненты;
- индикаторы;
- логические компоненты;
- узлы комбинационного типа;
- узлы последовательного типа;
- гибридные компоненты.

## Источники (Sources):



заземление

Компонент «заземление» имеет нулевое напряжение и таким образом обеспечивает исходную точку для отсчета потенциалов. Не все схемы нуждаются в заземлении для моделирования. Однако любая схема, содержащая: • операционный усилитель, • трансформатор, • управляемый источник, • осциллограф, должна быть обязательно заземлена, иначе приборы не будут производить измерения или их показания окажутся неправильными.



генератор тактовых импульсов

Генератор вырабатывает последовательность прямоугольных импульсов. Можно регулировать амплитуду импульсов, коэффициент заполнения (скважность) и частоту следования импульсов. Отсчет амплитуды импульсов генератора производится от вывода, противоположного выводу "+".

## Базовые компоненты (Basic):



соединяющий узел

Узел применяется для соединения проводников и создания контрольных точек. К каждому узлу может подсоединяться не более четырех проводников. После того, как схема собрана, можно вставить дополнительные узлы для подключения приборов.



источник сигнала «логическая единица»

При помощи этого источника устанавливают уровень логической единицы в узле схемы.



ключ, управляемый клавишей (клавиша задаётся в Key)

## Индикаторы (Indicators):



пробник логического уровня

Пробник определяет логический уровень (0 или 1) в конкретной точке схемы. Если исследуемая точка имеет уровень логической 1, индикатор загорается красным цветом. Уровень логического нуля свечением не отмечается. На вкладке Choose Prob в меню Component Properties можно изменить цвет свечения пробника.

## Логические элементы (Logic Gates):



логическое НЕ

Элемент логическое НЕ, или инвертор, изменяет состояние входного сигнала на противоположное. Уровень логической 1 появляется на его выходе, когда на входе не 1, и наоборот.

Таблица истинности

Вход	Выход
0	1
1	0



логическое И

Элемент И реализует функцию логического умножения. Уровень логической 1 на его выходе появляется в случае, когда на один и на другой вход подается уровень логической единицы. Таблица истинности:

Вход	Вход	Выход
0	0	0
0	1	0
1	0	0
1	1	1



логическое ИЛИ

Элемент ИЛИ реализует функцию логического сложения. Уровень логической 1 на его выходе появляется в случае, когда на один или на другой вход подается уровень логической единицы. Таблица истинности

Вход	Вход	Выход
0	0	0
0	1	1
1	0	1
1	1	1



исключающее ИЛИ

Двоичное число на выходе элемента, исключающее ИЛИ, является младшим разрядом суммы двоичных чисел на его входах. Таблица истинности:

Вход	Вход	Выход
0	0	0
0	1	1
1	0	1
1	1	0



### элемент И-НЕ

Элемент И-НЕ реализует функцию логического умножения с последующей инверсией результата. Он представляется моделью из последовательно включенных элементов И и НЕ. Таблица истинности элемента получается из таблицы истинности элемента И путем инверсии результата. Эквивалентная модель элемента: Таблица истинности:

Вход	Вход	Выход
0	0	1
0	1	1
1	0	1
1	1	0



### элемент ИЛИ-НЕ

Элемент ИЛИ-НЕ реализует функцию логического сложения с последующей инверсией результата. Он представляется моделью из последовательно включенных элементов ИЛИ и НЕ. Его таблица истинности получается из таблицы истинности элемента ИЛИ путем инверсии результата. Таблица истинности:

Вход	Вход	Выход
0	0	1
0	1	0
1	0	0
1	1	0



### исключающее ИЛИ-НЕ

Данный элемент реализует функцию "исключающее ИЛИ" с последующей инверсией результата. Он представляется моделью из двух последовательно соединенных элементов: исключающее ИЛИ и НЕ.

Таблица истинности:

Вход	Вход	Выход
0	0	1
0	1	0
1	0	0
1	1	1

Инструменты (Instruments):



### логический преобразователь

Служит для исследования логических схем, можно производить анализ логических схем: строить таблицы истинности и получать логические

выражения. С его помощью можно также производить синтез логических схем, т. е. по таблице истинности получить логическое выражения, а затем схему.

## Лабораторная работа № 1. Исследование работы логических элементов

**Тема:** исследование работы логических элементов.

**Цель:** научиться с помощью программы EWB анализировать работу электронных схем логических элементов с использованием генератора двоичных слов и логического анализатора.

**Оборудование:** ПК

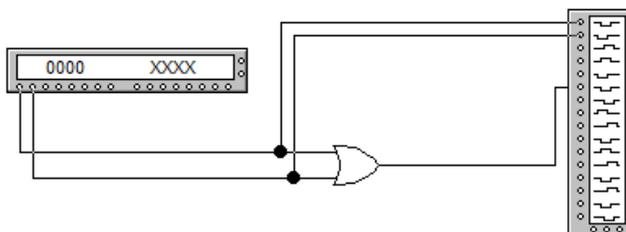
**Программное обеспечение:** программа EWB.

**Контрольные вопросы:**

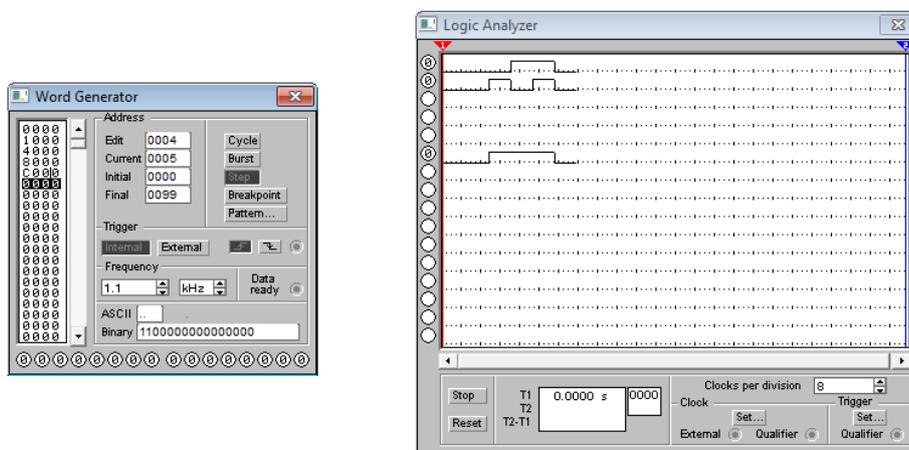
1. Назовите известные вам логические элементы.
2. Какие логические функции реализуют эти элементы?
3. Чем отличаются работа логического элемента И и ИЛИ?

### Ход работы:

1. Изучить принцип действия логического элемента ИЛИ.
  - Собрать с помощью программы EWB приведенную схему:



- Развернуть генератор слов и логический анализатор двойным щелчком мыши:



- Задать числовую последовательность на входы логического элемента ИЛИ при помощи генератора двоичных слов. Схема логического элемента ИЛИ имеет два входа и соответственно число комбинаций будет равняться  $4 (2^2)$ : 00;

01; 10; 11. Так как входы элемента ИЛИ подключены к первому и второму входам генератора, для анализа будут считываться значения первого и второго бита первой тетрады, значения всех остальных не будут влиять на работу данной схемы.

- Получить сигналы на логическом анализаторе и зарисовать сигналы на входах и выходе схемы в отчет.

2. Самостоятельно провести анализ логического элемента И-НЕ. На входы элемента подать сигналы с 3 и 4 выходов генератора. Получить сигналы на логическом анализаторе с входов и выхода элемента и зарисовать в отчет.

3. Дать ответы на контрольные вопросы.

4. Сделать выводы по работе.

## **Лабораторная работа № 2. Исследование работы комбинационных логических схем**

**Тема:** исследование работы комбинационных логических схем.

**Цель:** научиться с помощью программы EWB анализировать работу комбинационных логических схем с использованием генератора двоичных слов и логического анализатора.

**Оборудование:** ПК

**Программное обеспечение:** программа EWB.

**Контрольные вопросы:**

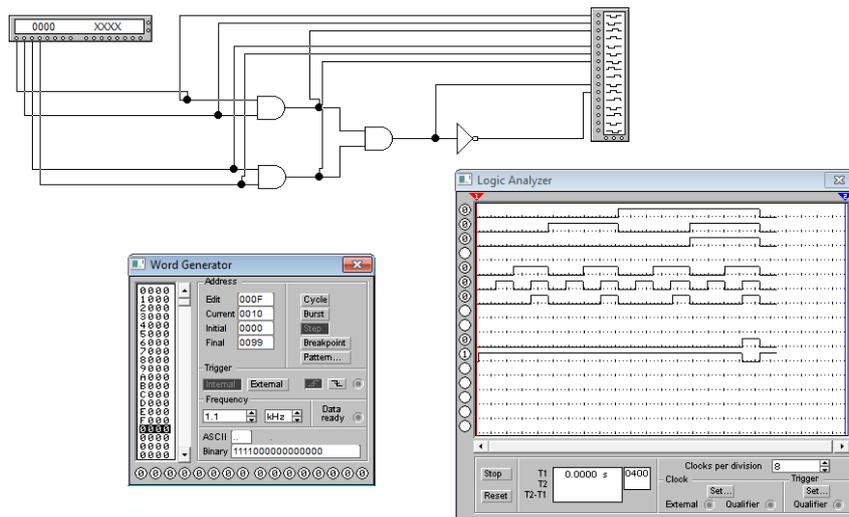
1. Как определить количество комбинаций входных сигналов логической схемы?

2. Как представить двоичное число 1101 в шестнадцатеричной системе счисления?

3. Что такое тетрада?

**Ход работы:**

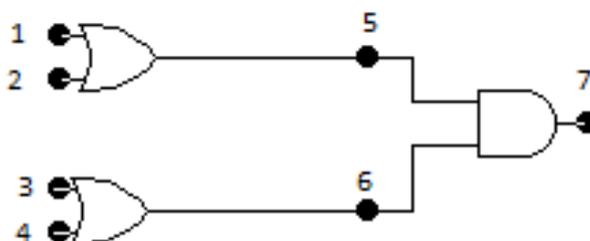
1. Собрать с помощью программы EWB нижеприведенную схему, подключить измерительные приборы.



2. Подать на входы логических элементов И сигналы с генератора двоичных слов, как показано на рисунке (используя первые четыре выхода генератора).

3. Зарисовать полученные сигналы логического анализатора в отчет.

4. Самостоятельно собрать схему, подключить измерительные приборы, подать сигналы на входы схемы (1, 2, 3, 4) с произвольных выходов генератора двоичных слов и снять показания с точек 1, 2, 3, 4, 5, 6, 7 с помощью логического анализатора, сигналы зарисовать в отчет.



5. Дать ответы на контрольные вопросы.

6. Сделать выводы по работе.

### Лабораторная работа № 3. Исследование характеристик диодно-транзисторных логических элементов типа И-НЕ

**Тема:** исследование характеристик диодно-транзисторных логических элементов типа И-НЕ.

**Цель:** получить практические навыки подключения измерительных устройств (генератора, осциллографа) в принципиальную схему логического элемента И-НЕ с помощью программы EWB, научиться снимать параметры диодно-транзисторных ЛЭ.

**Оборудование:** ПК

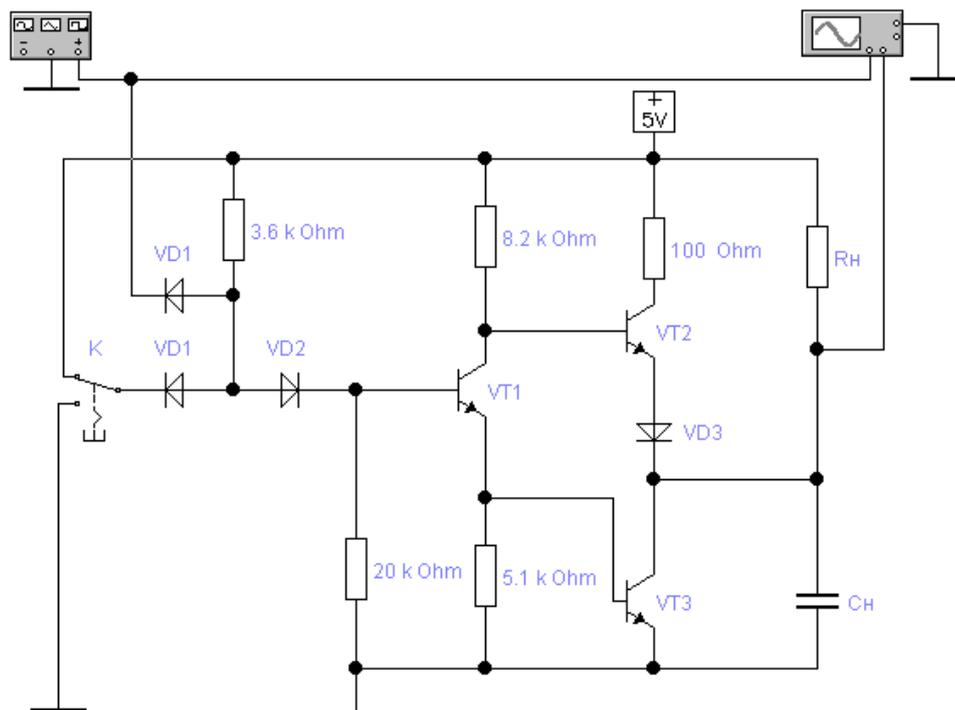
**Программное обеспечение:** программа EWB.

**Контрольные вопросы:**

1. Что собой представляют прямое и обратное включение диода? При каком включении диод будет пропускать электрический ток?
2. Как называются электроды биполярного транзистора?
3. Какие виды биполярных транзисторов вы знаете?

**Ход работы:**

1. Собрать с помощью программы EWB нижеприведенную схему, подключить измерительные приборы.



2. Развернуть функциональный генератор и осциллограф в полноэкранный режим (кнопка Expand). Запустить схему в работу.
3. Зарисовать полученный сигнал осциллографа в отчет.
4. Изменить частоту генератора на 20 Гц, посмотреть результат.
5. Изменить частоту генератора на 1 Гц, а амплитуду – на 20 V. Посмотреть результат.
6. Изменить амплитуду на 10 V, тип сигнала прямоугольный. Зарисовать результат в отчет.
7. Самостоятельно определить назначение кнопки Offset функционального генератора и записать.
8. Дать ответы на контрольные вопросы.
9. Сделать выводы по работе.

## Лабораторная работа № 4. Исследование характеристик диодно-транзисторных логических элементов типа И-ИЛИ-НЕ

**Тема:** исследование характеристик диодно-транзисторных логических элементов типа И-ИЛИ-НЕ.

**Цель:** получить практические навыки подключения измерительных устройств (генератора, осциллографа) в принципиальную схему логического элемента И-ИЛИ-НЕ с помощью программы EWB, научиться снимать параметры диодно-транзисторных ЛЭ.

**Оборудование:** ПК

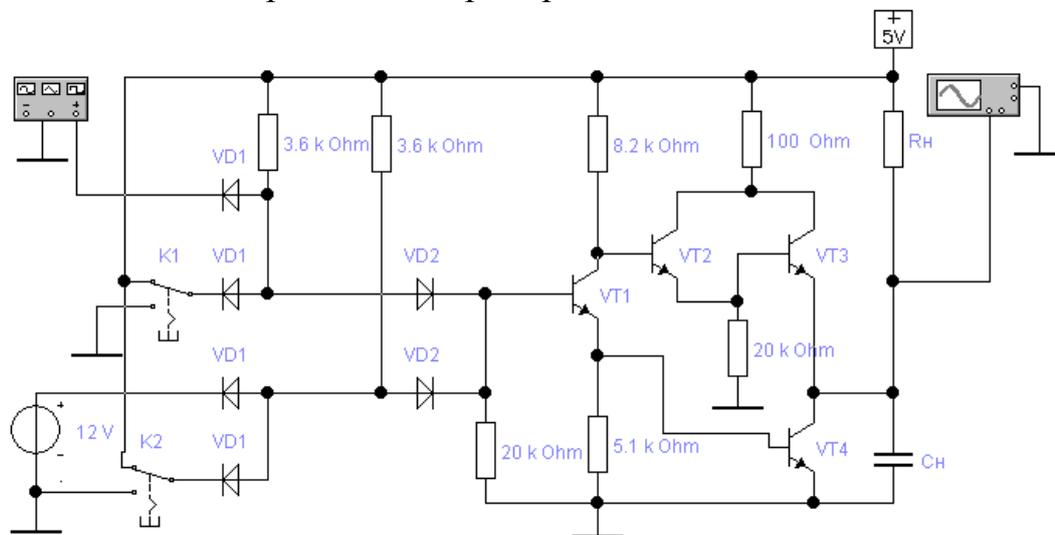
**Программное обеспечение:** программа EWB.

**Контрольные вопросы:**

1. Чем отличается поведение логического элемента И-ИЛИ-НЕ при разных положениях переключателей K1, K2?
2. Какой сигнал устанавливается на выходе при изменении входного сигнала?
5. Объясните назначение каждого компонента схемы.

**Ход работы:**

1. Собрать с помощью программы EWB нижеприведенную схему, подключить измерительные приборы.



2. Развернуть функциональный генератор и осциллограф в полноэкранный режим (кнопка Expand). Запустить схему в работу.
3. Зарисовать полученный сигнал осциллографа в отчет.
4. Изменить положение переключателя K1, посмотреть результат.
5. Изменить положение переключателя K2, посмотреть результат.
6. Дать ответы на контрольные вопросы.
7. Сделать выводы по работе.

## Лабораторная работа № 5. Исследование схемы дешифратора

**Тема:** исследование схемы дешифратора.

**Цель:** ознакомление с принципом работы дешифратора, исследование влияния управляющих сигналов.

**Оборудование:** ПК

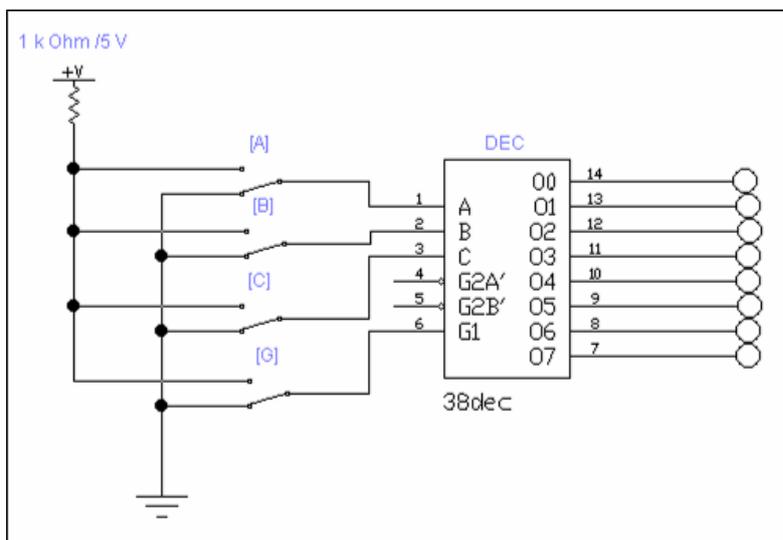
**Программное обеспечение:** программа EWB.

**Контрольные вопросы:**

1. Назначение дешифратора.
2. На каких логических элементах строится дешифратор? Почему?
3. Что собой представляет стробирующий вход дешифратора?
4. Какие функции выполняет элемент «источник сигнала логическая единица»?
5. Какие функции выполняет элемент «пробник логического уровня»?

### Ход работы:

1. Собрать нижеприведенную схему.



В ней используются следующие элементы:

- дешифратор (DEC) Generic 3-to-8 Dec;
- 8 пробников логического уровня;
- источник сигнала «логическая единица»;
- заземление;
- 6 соединяющих узлов;
- 4 ключа, управляемые клавишей.

Ключи могут быть замкнуты или разомкнуты при помощи управляющих клавиш на клавиатуре. Имя управляющей клавиши можно ввести с

клавиатуры в диалоговом окне, появляющемся после двойного щелчка мышью на изображении ключа.

2. Занесите полученные результаты моделирования в таблицу истинности. Выясните, для чего нужен вход G1.
3. Дать ответы на контрольные вопросы.
4. Сделать вывод по лабораторной работе.

### Лабораторная работа № 6. Исследование схемы шифратора

**Тема:** исследование схемы шифратора.

**Цель:** ознакомление с принципом работы шифратора, исследование влияние управляющих сигналов.

**Оборудование:** ПК

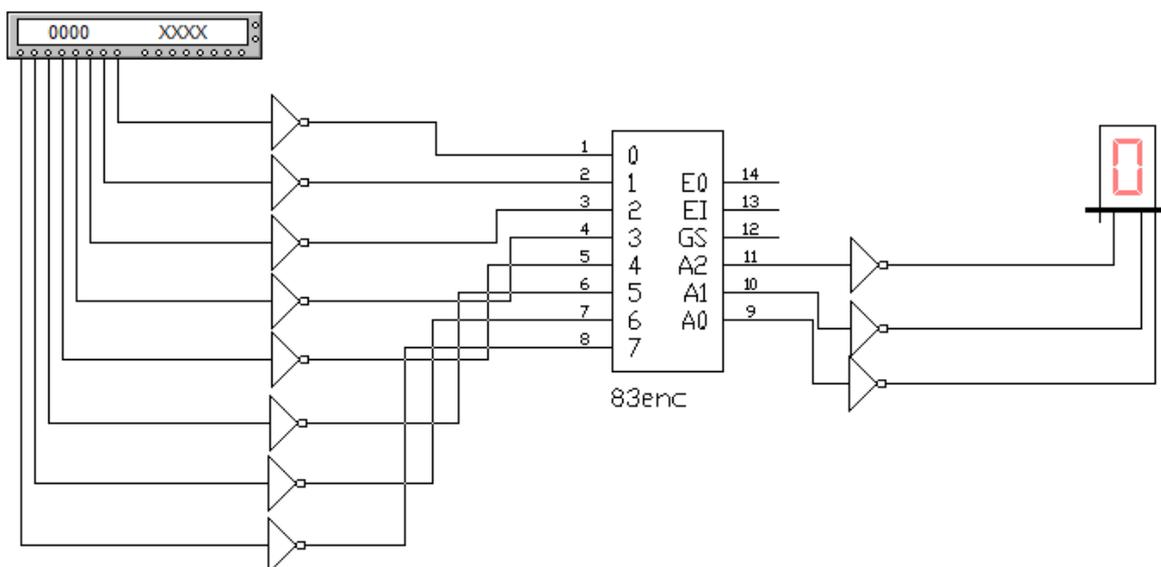
**Программное обеспечение:** программа EWB.

**Контрольные вопросы:**

1. Назначение шифратора.
2. На каких логических элементах строится шифратор? Почему?
3. Для чего предназначен генератор слов?
4. Для чего предназначен дешифрующий семисегментный индикатор?

**Ход работы:**

1. Собрать нижеприведенную схему.



В ней используются следующие элементы:

- шифратор (ENC) Generic 8-to-3 Enc;
- генератор слов;
- дешифрующий семисегментный индикатор (Dec SSD).

2. Сделайте двойной щелчок по генератору слов и занесите соответствующие коды в поле Binary в адреса с 0000 по 0007. Запустите

модель в пошаговом режиме (кнопка Step). Занесите полученные на табло результаты в таблицу истинности.

3. Дать ответы на контрольные вопросы.
4. Сделать вывод по лабораторной работе.

### Лабораторная работа № 7. Исследование работы сумматора

**Тема:** исследование работы сумматора.

**Цель:** ознакомление с принципом работы сумматора.

**Оборудование:** ПК

**Программное обеспечение:** программа EWB.

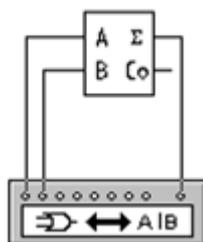
**Контрольные вопросы:**

1. Назначение сумматора.
2. Какие бывают сумматоры?
3. Где применяются сумматоры?
4. Привести структурные схемы полусумматора и полного сумматора.

#### Ход работы:

Задание 1. Исследование полусумматора:

1. Собрать нижеприведенную схему.

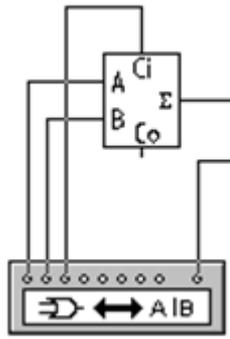


2. Двойным щелчком по анализатору открыть диалоговое окно и последовательно нажать кнопки:         в результате получить таблицу истинности и булево выражение.

3. Определить, функцию какого элемента он выполняет.
4. Изменяем схему, подключив клемму OUT анализатора к выходу Co полусумматора, выполняем действия, аналогичные данным в п. 2.
5. Определить, функцию какого элемента он выполняет.

Задание 2. Исследование полного сумматора:

1. Собрать нижеприведенную схему.



2. Двойным щелчком по анализатору открыть диалоговое окно и последовательно нажать кнопки:  → ,  → ,  →  →  в результате получить таблицу истинности и булево выражение.

3. Определить, функцию какого элемента он выполняет.
4. Изменяем схему, подключив клемму OUT анализатора к выходу Co полусумматора, выполняем действия, аналогичные данным в п.2.
5. Определить, функцию какого элемента он выполняет.

Задание 3. Исследование трехразрядного сумматора:

1. Собрать нижеприведенную схему.

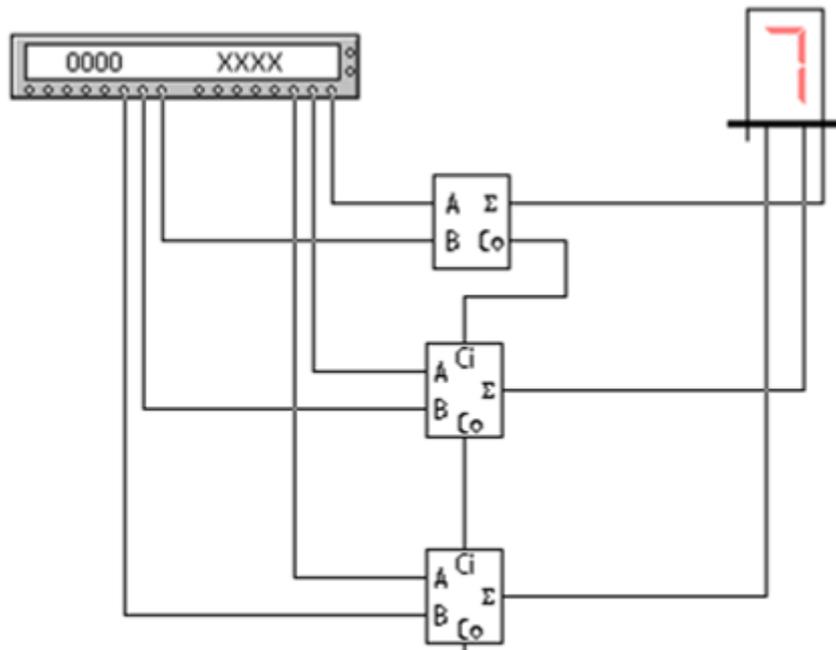
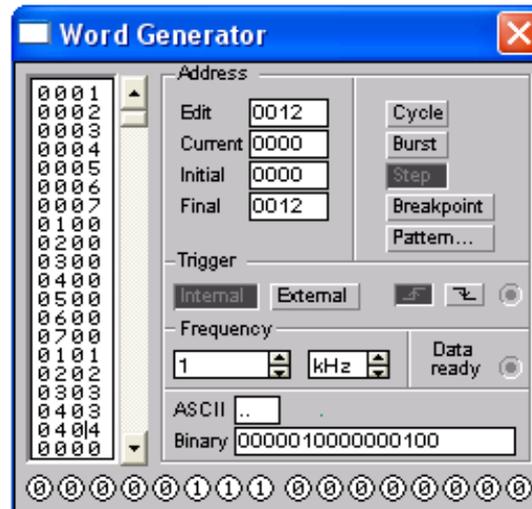


Схема состоит из:

- 2-х полных сумматоров;
- полусумматора;
- генератора слов;
- дешифрующего семисегментного индикатора.

2. Сделать двойной щелчок по генератору слов и занести соответствующие коды в левое поле в адреса с 0000 по 0012. Запустить

модель в пошаговом режиме (кнопка Step).



3. Занести полученные на табло результаты в таблицу истинности.
4. Дать ответы на контрольные вопросы.
5. Сделать вывод по лабораторной работе.

### Лабораторная работа № 8. Исследование работы АЛУ

**Тема:** исследование работы АЛУ.

**Цель:** ознакомление с принципом работы АЛУ.

**Оборудование:** ПК

**Программное обеспечение:** программа EWB.

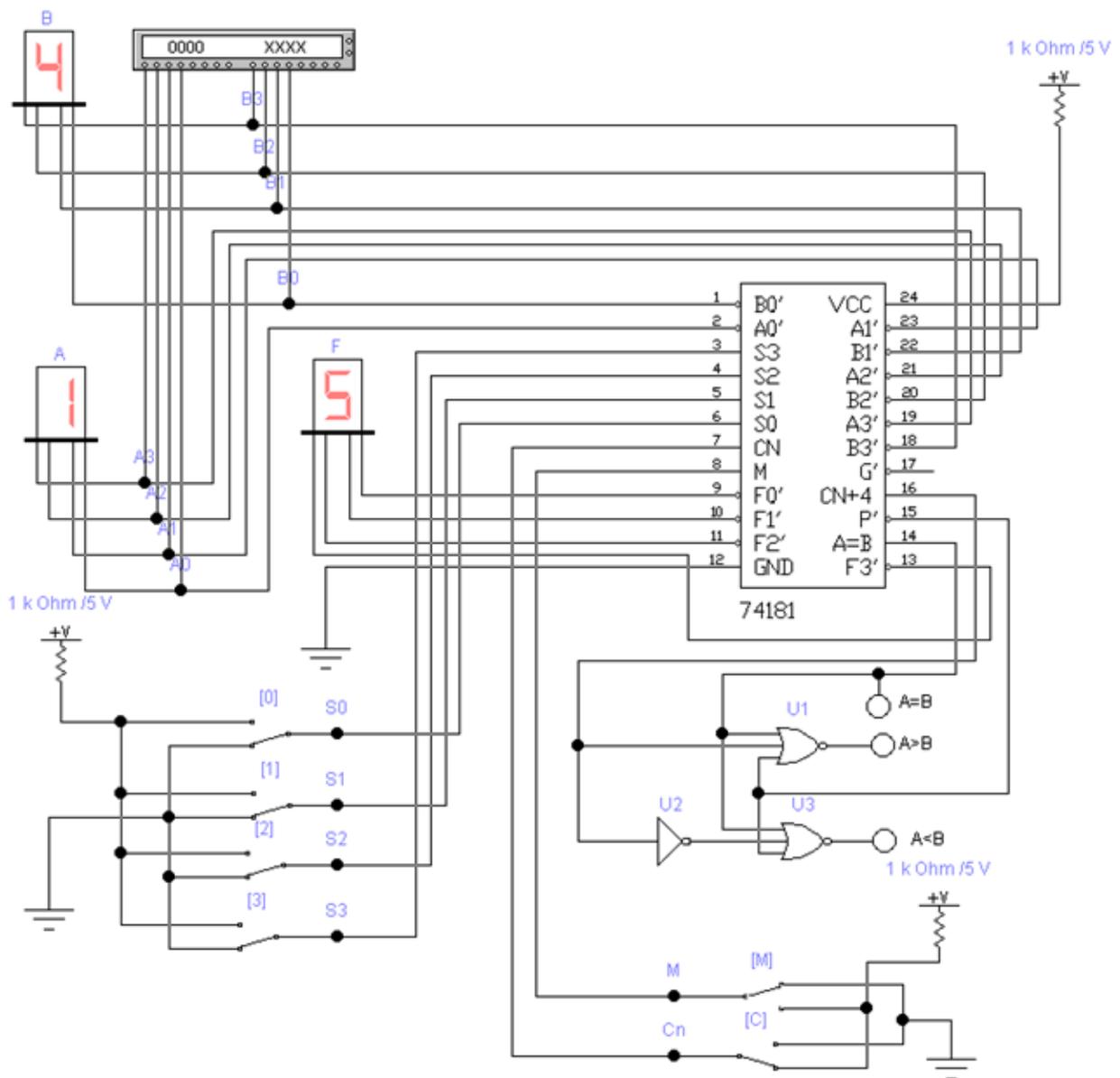
**Контрольные вопросы:**

1. Назначение АЛУ.
2. Какие компоненты входят в АЛУ?
3. Какие два вида микрокоманд различают в АЛУ?
4. Куда передаются вычисления из АЛУ?

**Ход работы:**

Задание 1. Исследование полусумматора:

1. Собрать нижеприведенную схему.



Если  $M=1$ , выполняются логические операции, если  $M=0$  – арифметические операции.

При выполнении арифметических операций, если  $C_n=1$ , выполняются операции без учета переноса, если же  $C_n=0$  – с учетом переноса.

2. Занести в генератор слов операнды A и B. Генератор слов должен работать в пошаговом режиме (кнопка Step должна быть нажата).
3. Запустить схему, результат занести в таблицу.
4. Изменить комбинацию сигналов на входе согласно таблице, остановить схему, а затем снова ее запустить и занести результат в таблицу.
5. Повторять выполнение пункта 4, пока все таблицы не будут заполнены.
6. Дать ответы на контрольные вопросы.
7. Сделать выводы по работе.

Для  $M=0$

№	S3	S2	S1	S0	Операция	A	B	F	
								Cn=1	Cn=0
1	0	0	0	0	A				
2	0	0	0	1	A+B				
3	0	0	1	0	A+B'				
4	0	0	1	1	-1				
5	0	1	0	0	A+AB'				
6	0	1	0	1	(A+B)+AB'				
7	0	1	1	0	A-B-1				
8	0	1	1	1	AB'-1				
9	1	0	0	0	A+AB				
10	1	0	0	1	A+B				
11	1	0	1	0	(A+B')+AB				
12	1	0	1	1	AB-1				
13	1	1	0	0	A+A				
14	1	1	0	1	(A+B)+A				
15	1	1	1	0	(A+B')+A				
16	1	1	1	1	A-1				

Для M=1

№	S3	S2	S1	S0	Операция	A	B	F
1	0	0	0	0	A'			
2	0	0	0	1	(A∨B)'			
3	0	0	1	0	A'∧B			
4	0	0	1	1	0			
5	0	1	0	0	(A∧B)'			
6	0	1	0	1	B'			
7	0	1	1	0	A⊕B			
8	0	1	1	1	A∧B'			
9	1	0	0	0	A'∨B			
10	1	0	0	1	(A∨B)'			
11	1	0	1	0	B			
12	1	0	1	1	A∧B			
13	1	1	0	0	1			
14	1	1	0	1	A∨B'			
15	1	1	1	0	A∨B			
16	1	1	1	1	A			

### Лабораторная работа № 9. Исследование работы RS-триггера

**Тема:** исследование работы RS-триггера.

**Цель:** изучение принципа работы RS-триггера.

**Оборудование:** ПК

**Программное обеспечение:** программа EWB.

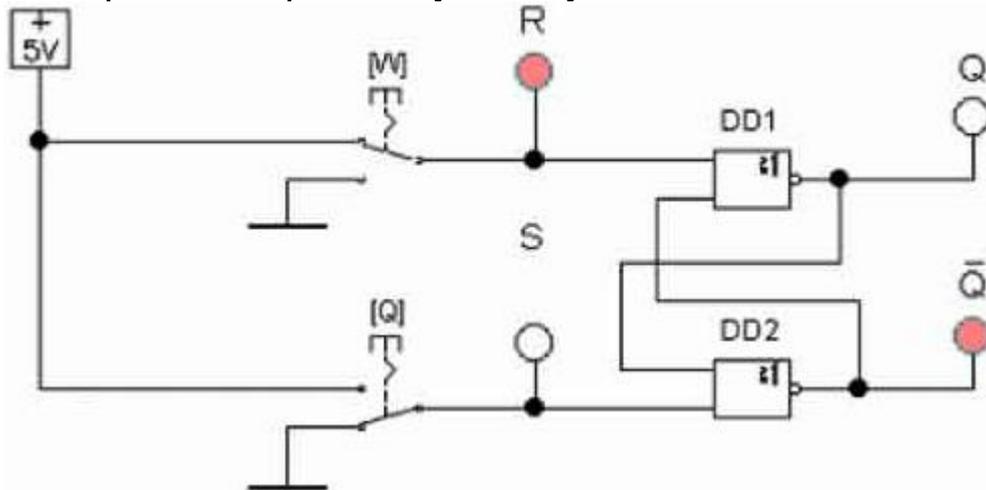
**Контрольные вопросы:**

1. Что такое триггер?
2. Какие типы триггеров вам известны?
3. Нарисуйте схему асинхронного RS-триггера на логических элементах И-НЕ. Поясните принцип его работы.
4. Чем отличается синхронный RS-триггер от асинхронного RS-триггера?

**Ход работы:**

Задание 1. Исследование асинхронного RS-триггера:

1. Собрать нижеприведенную схему.

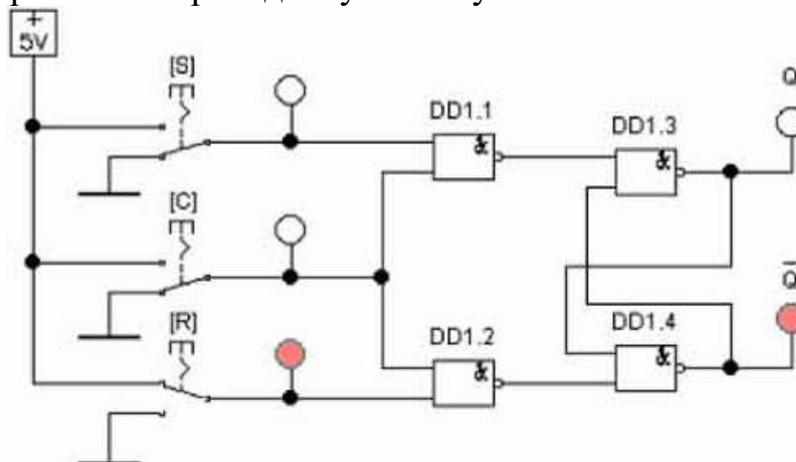


2. С помощью ключей подать на входы схемы комбинации значений R и S. Значения выходов занести в таблицу.

R	S	Q	$\bar{Q}$
0	0		
0	1		
1	0		
1	1		

Задание 2. Исследование синхронного RS-триггера:

1. Собрать нижеприведенную схему.



2. С помощью ключей подать на входы схемы комбинации значений С, R и S. Значения выходов занести в таблицу.

C	R	S	Q	$\bar{Q}$
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

3. Проанализировать работу триггера в зависимости от наличия логической единицы на тактовом входе С.  
4. Дать ответы на контрольные вопросы.  
5. Сделать выводы по работе.

### **Лабораторная работа № 10. Исследование работы JK-триггера**

**Тема:** исследование работы JK-триггера.

**Цель:** изучение принципа работы JK-триггера.

**Оборудование:** ПК

**Программное обеспечение:** программа EWB.

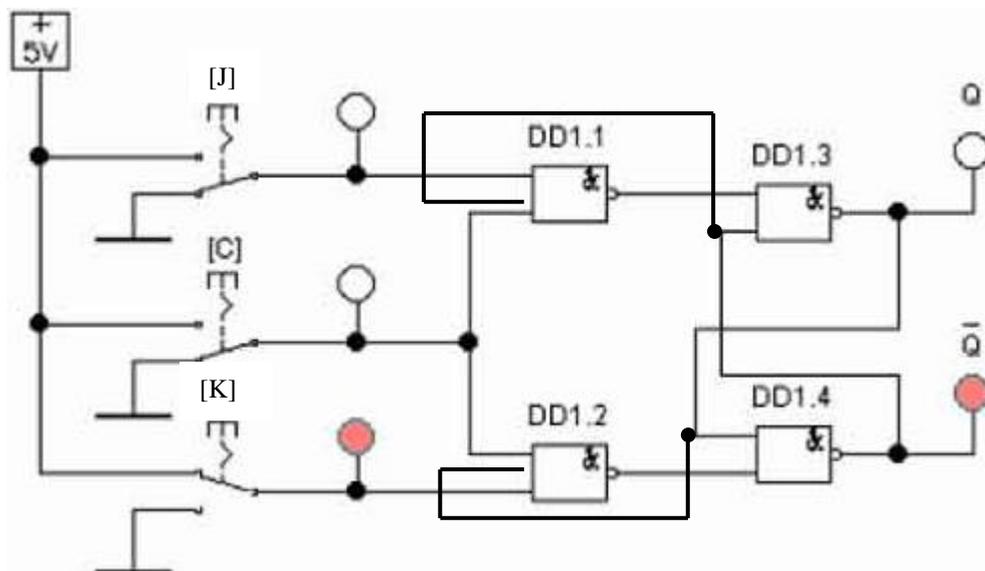
**Контрольные вопросы:**

1. Что такое триггер?
2. Какие типы триггеров вам известны?
3. Какая главная особенность JK-триггера? С помощью чего она реализуется?

#### **Ход работы:**

**Задание:** Исследование синхронного JK-триггера:

3. Собрать нижеприведенную схему.



4. С помощью ключей подать на входы схемы комбинации значений С, J и К. Значения выходов занести в таблицу.

C	R	S	Q	$\bar{Q}$
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

5. Проанализировать работу триггера в зависимости от наличия логической единицы на тактовом входе С.
6. Дать ответы на контрольные вопросы.
7. Сделать выводы по работе.

### Лабораторная работа № 11. Исследование работы регистров

**Тема:** исследование работы регистров.

**Цель:** изучение принципа работы регистров.

**Оборудование:** ПК

**Программное обеспечение:** программа EWB.

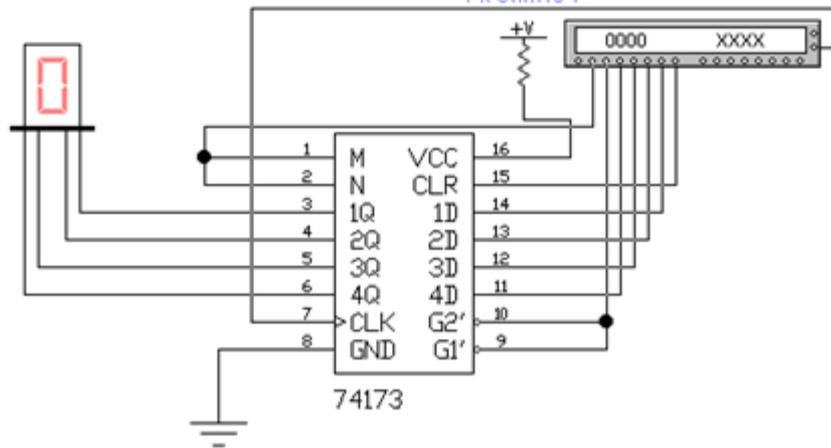
**Контрольные вопросы:**

1. Что такое регистр?
2. Какие типы регистров вам известны?
3. Чем определяется разрядность регистров?

**Ход работы:**

Задание № 1: Исследование регистра хранения:

1. Собрать нижеприведенную схему.



K155IP15 — четырехразрядный регистр. Он имеет выходы 1Q...4Q с третьим Z-состоянием (при сигнале 1 на выводах G2, G1), а его входы 1D...4D снабжены логическими элементами разрешения записи путем подачи логического 0 на входы M, N. Используется регистр как четырехразрядный источник кода, способный обслуживать непосредственно шину данных цифровой системы.

2. Дважды щелкнуть по генератору слов и занести в него информацию с адреса 0000 по 0009, показанную в таблице:

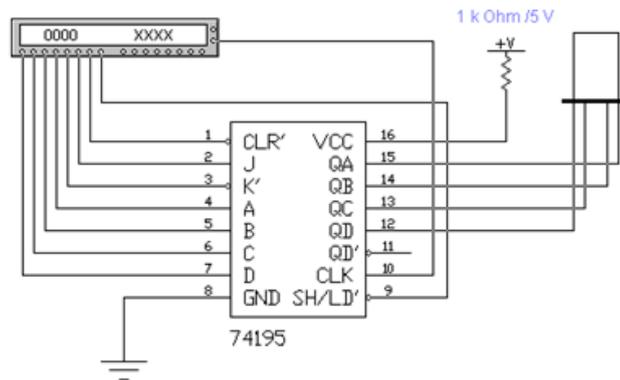
№	Вход							Выход
	M, N	G1, G2	4D	3D	2D	1D	CLR	
1	0	0	0	0	0	1	0	
2	0	0	0	0	1	0	0	
3	0	0	0	1	0	0	0	
4	0	0	1	0	0	0	0	
5	0	0	1	1	1	1	0	
6	0	1	1	0	0	0	0	
7	0	0	1	0	0	1	0	
8	0	0	1	1	1	1	1	
9	1	0	1	0	0	1	0	
10	0	0	1	0	1	1	0	

3. Запустить схему в пошаговом режиме (кнопка Step) и записать показания индикатора в таблицу.

4. Проанализировать полученные данные.

Задание № 2: Исследование регистра сдвига:

1. Собрать нижеприведенную схему.



Если на входе LD/SH присутствует напряжение низкого (активного) уровня, все четыре триггера регистра запускаются одним тактовым перепадом (от низкого уровня к высокому). Тогда данные от параллельных входов А...D передаются на соответствующие выходы QA...QD.

Для режима сдвига напряжение на входе LD/SH надо зафиксировать на высоком уровне. Низким уровнем на входе CLR всем выходным сигналам присваивается низкий уровень.

2. Дважды щелкнуть по генератору слов и занести в него информацию с адреса 0000 по 0015, показанную в таблице:

№	Входы								Выход
	D	C	B	A	K	J	CL	SH/L	
1	0	0	0	1	0	0	1	0	
2	0	0	0	0	0	0	1	1	
3	0	0	0	0	0	0	1	1	
4	0	0	0	0	0	0	1	1	
5	0	0	0	1	1	1	1	0	
6	0	0	0	0	1	1	1	1	
7	0	0	0	0	1	1	1	1	
8	0	0	0	0	1	1	1	1	
9	0	0	0	0	1	1	1	1	
10	0	0	0	0	1	1	1	1	
11	0	0	0	1	0	1	1	0	
12	0	0	0	0	0	1	1	1	
13	0	0	0	0	0	1	1	1	
14	0	0	0	0	0	1	1	1	
15	0	0	0	0	0	1	1	1	
16	0	0	0	0	0	1	1	1	
17	0	0	0	1	1	0	1	0	
18	0	0	0	0	1	0	1	1	
19	0	0	0	0	1	0	1	1	
20	0	0	0	0	1	0	1	1	
21	0	0	0	0	1	0	1	1	
22	0	0	0	0	1	0	1	1	

1 — сдвиг и установка по первому каскаду (JK=11); 2 — сдвиг и сброс по первому каскаду (JK=00); 3 — сдвиг и переключение первого каскада (JK=10); 4 — сдвиг и хранение в первом каскаде (JK=01).

3. Запустить схему в пошаговом режиме (кнопка Step) и записать показания индикатора в таблицу.

4. Проанализировать полученные данные.
5. Дать ответы на контрольные вопросы.
6. Сделать выводы по работе.

## **Лабораторная работа № 12. Исследование суммирующих и вычитающих счетчиков**

**Тема:** исследование суммирующих и вычитающих счетчиков.

**Цель:** изучение принципа работы суммирующих и вычитающих счетчиков.

**Оборудование:** ПК

**Программное обеспечение:** программа EWB.

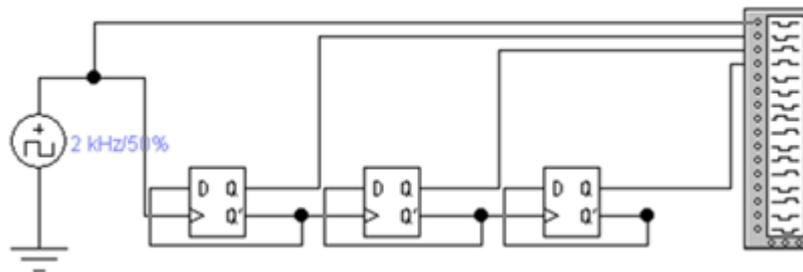
**Контрольные вопросы:**

1. Что такое счетчик?
2. Какие типы счетчиков вам известны?
3. По каким правилам организуются связи между триггерами суммирующего и вычитающего счетчиков?

### **Ход работы:**

**Задание № 1:** Исследование суммирующего счетчика:

1. Собрать нижеприведенную схему.



2. Дважды щелкнуть по источнику импульсов и установить частоту 1 Гц, закрыть диалоговое окно.
3. Зарисовать и проанализировать диаграммы суммирующего счетчика.

**Задание № 2:** Исследование вычитающего счетчика:

1. Собрать схему вычитающего счетчика одним из следующих методов:
  - считывать выходные сигналы счетчика не с прямых, а с инверсных выходов триггеров;
  - изменить структуру связей в счетчике: подавать на счетный вход следующего триггера сигнал не с инверсного, а с прямого выхода предыдущего.
2. Дважды щелкнуть по источнику импульсов и установить частоту 2 Гц, закрыть диалоговое окно.
3. Зарисовать и проанализировать диаграммы вычитающего счетчика.

4. Дать ответы на контрольные вопросы.
5. Сделать вывод по работе.

### Лабораторная работа № 13. Исследование работы делителя частоты

**Тема:** исследование работы делителя частоты.

**Цель:** изучение принципа работы схемы счетчика с коэффициентом деления на 5.

**Оборудование:** ПК

**Программное обеспечение:** программа EWB.

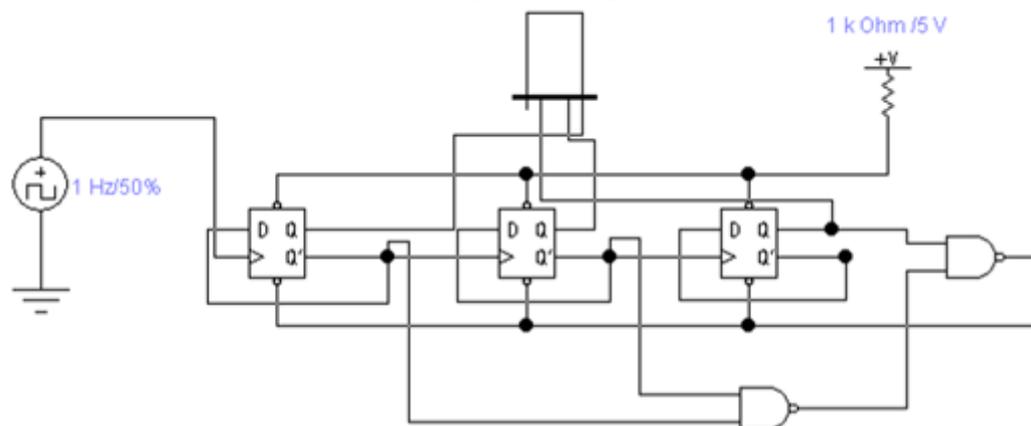
**Контрольные вопросы:**

1. Как можно повысить быстродействие счетчика в режиме управления?
2. Чем отличается двоичный счетчик от десятичного?
3. Охарактеризуйте два режима работы счетчика: управления и деления.

#### Ход работы:

**Задание:** Исследование работы делителя частоты:

1. Собрать нижеприведенную схему.



Счетчик должен иметь 5 состояний, которые в простейшем случае образуют последовательность: {0, 1, 2, 3, 4}. Циклическое повторение этой последовательности означает, что коэффициент деления счетчика равен 5.

2. Дважды щелкнуть по источнику импульсов и установить частоту 1 Гц, закрыть диалоговое окно.
3. Включить схему и проанализировать работу счетчика с помощью наблюдения за индикатором.
4. Дать ответы на контрольные вопросы.
5. Сделать вывод по работе.

### Лабораторная работа № 14. Исследование ОЗУ на ИМС

**Тема:** исследование ОЗУ на ИМС.

**Цель:** изучение принципа работы ОЗУ.

**Оборудование:** ПК

**Программное обеспечение:** программа EWB.

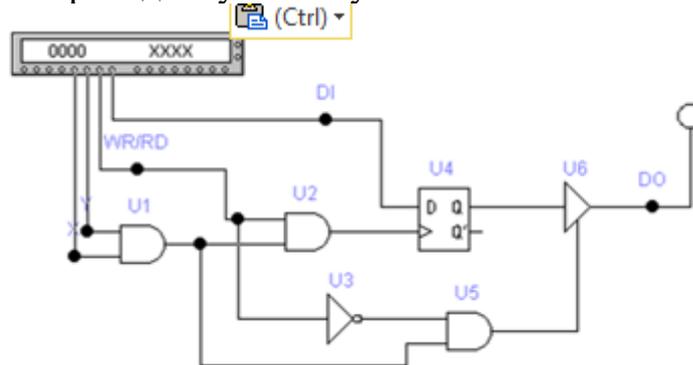
**Контрольные вопросы:**

1. Охарактеризуйте понятие «память компьютера».
2. Назовите основные параметры памяти.
3. Почему информация в ОЗУ храниться в двоичном виде?

**Ход работы:**

Задание: Исследование оперативного запоминающего устройства.

1. Собрать нижеприведенную схему.



При записи в ячейку памяти на соответствующей разрядной шине устанавливается 1 или 0, на входе WR/RD' устанавливается сигнал 1 и после стробирования счетчика или дешифраторов адреса сигналом CS (на адресных входах X и Y сигнал 1) срабатывают элементы U1, U2. Положительный перепад сигнала с элемента U2 поступает на тактовый вход D-триггера U4, в результате чего в нем записывается 1 или 0 в зависимости от уровня сигнала на его D-входе.

При чтении из ячейки памяти на входе WR/RD устанавливается 0, при этом срабатывают элементы U1, U3, U5 и на вход РАЗРЕШЕНИЕ ВЫХОДА буферного элемента U6 поступает разрешающий сигнал, в результате чего сигнал с Q-выхода D-триггера передается на разрядную шину DO. Для проверки функционирования ячейки памяти используется генератор слова.

2. Занести в генератор слова комбинации из таблицы 14.1.
3. Заполнить таблицу 14.1 и определить: какая операция выполняется при каждой комбинации – чтение 1 (0) или запись 1 (0)?

Таблица 14.1 Результат эксперимента

№	X	Y	WR/RD	DI	DO	Режим
1	1	1	1	0		
2	1	1	0	1		
3	1	1	1	1		
4	1	1	0	0		

4. Дать ответы на контрольные вопросы.
5. Сделать вывод по работе.

## Лабораторная работа № 15. Исследование работы АЦП, ЦАП

**Тема:** исследование работы ЦАП, АЦП

**Цель:** изучение принципа работы ЦАП, АЦП.

**Оборудование:** ПК

**Программное обеспечение:** программа EWB.

### Контрольные вопросы:

1. По какому закону выбираются сопротивления в ЦАП с весовыми резисторами?
2. Чем отличается ЦАП лестничного типа от ЦАП с весовыми резисторами? К какому типу ЦАП он относится?
3. Что из себя представляет АЦП прямого преобразования, в каких устройствах его целесообразно использовать?
4. Используется ли ЦАП в составе библиотечного АЦП?

### ЦАП с весовыми резисторами

Цифро-аналоговые преобразователи используются для преобразования цифрового кода в аналоговый сигнал, например, для управления в автоматических системах исполнительными органами (электродвигателями, электромагнитами и т.п.).

Наиболее простой ЦАП с весовыми резисторами (рис. 1) состоит из двух узлов: резистивной схемы (матрицы) на резисторах R1...R4 и суммирующего усилителя (ОУ ОУ с резистором обратной связи R0). Опорное напряжение U<sub>оп</sub> (3 В) подключается к резисторам матрицы переключателями D, C, B и A, управляемыми одноименными клавишами клавиатуры и имитирующими преобразуемый код. Выходное напряжение U<sub>о</sub> измеряется мультиметром. Такой ЦАП относится к устройствам прямого преобразования.

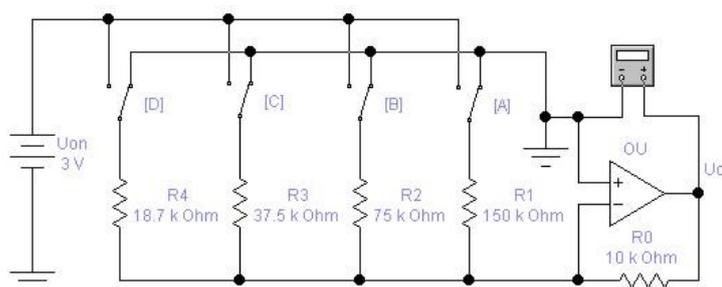


Рисунок 1 – ЦАП с весовыми резисторами

Если все переключатели замкнуты на "землю", как показано на рис. 1, то напряжение на входе и выходе ОУ равно 0 В. Предположим теперь, что переключатель А установлен в положение, соответствующее логической 1. Тогда на вход 01 через резистор R1 подается напряжение 3 В. Рассчитаем для этого случая коэффициент усиления напряжения по формуле:  $K = R_0/R_1 = 10000/150000 = 0,066$ . Отсюда получаем, что выходное напряжение  $U_о = 0,066 \cdot 3 = 0,2$  В соответствует двоичной комбинации 0001 на входе ЦАП.

Подадим теперь на входы ЦАП двоичную комбинацию 0010: для этого установим переключатель В в положение, соответствующее логической единице, тем самым подадим на ОУ через резистор R2 напряжение 3 В. Для коэффициента усиления в данном случае получаем  $K = R_0/R_2 = 10000/75000 = 0,133$ . Умножив этот коэффициент усиления на величину входного напряжения, найдем, что выходное напряжение равно 0,4 В.

Таким образом, при переходе к каждому очередному двоичному числу, имитируемому ключами, выходное напряжение ЦАП увеличивается на 0,2 В. Это обеспечивается за счет увеличения коэффициента усиления напряжения ОУ при подключении различных по сопротивлению резисторов. Если бы в схеме на рис. 11.1 мы подключили только один резистор R4 (с помощью переключателя D), то тем самым установили бы коэффициент усиления  $K = 10000/18700 = 0,535$ : при этом выходное напряжение ОУ составит около 1,6 В. Если все переключатели в схеме на рис. 1 установлены в положения, соответствующие логическим единицам, выходное напряжение ОУ равно  $U_{оп} = 3$  В, поскольку коэффициент передачи в этом случае становится равным 1.

Схема ЦАП на рис. 1 имеет два недостатка: во-первых, в ней сопротивления резисторов изменяются в широких пределах, во-вторых, точность преобразования невысока из-за влияния конечного сопротивления транзисторных ключей в открытом и закрытом состояниях.

### Ход работы

Задание: Исследование ЦАП с весовыми резисторами

1. Собрать схему, приведенную на рис. 1.
2. Рассчитать коэффициент усиления напряжения ОУ и выходное напряжение ЦАП в схеме на рис. 1 для случая, когда в положение, соответствующее логической единице, установлен только переключатель С. Результаты расчета проверьте на модели.
3. Получить выражение для расчета выходного напряжения ЦАП в общем виде и проверить его на модели.
4. Заменить переключатели А, В, С, D программными переключателями (реле времени), имитирующими последовательное во времени с интервалом 5 с появление кодовых комбинаций 0001, 0011, 0111 и 1111.
5. Дать ответы на контрольные вопросы.
6. Сделать вывод по работе.

### АЦП прямого преобразования

АЦП прямого преобразования являются наиболее простыми и часто встраиваются непосредственно в датчики. Основным функциональным элементом таких АЦП является преобразователь электрической величины (тока, напряжения, сопротивления, емкости и др.) во временной интервал или частоту. Примерами таких преобразователей может служить рассматриваемый ниже преобразователь постоянного положительного напряжения в частоту

(рис. 2, б). Для преобразования временного интервала или частоты в цифровой код, что по существу является конечной задачей любого АЦП, выполняется ЭВМ в случае АСУ или дополнительным устройством в случае автономного АЦП. Пример такого устройства, осуществляющего преобразование временного интервала в код, показан на рис. 2, а. В этом устройстве временной интервал задается программным ключом Т, имитирующим, например, ШИМ и определяющим количество импульсов, поступающих на четырехразрядный счетчик с генератора опорной частоты  $U_s$ . Рассматриваемое устройство по существу является частотомером. Если преобразуемая величина прямо пропорциональна периоду, то соответственно дополнительное устройство должно обеспечить преобразование периода в код.

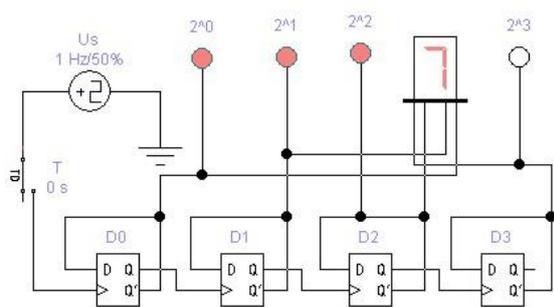
Преобразователь на рис. 2, б выполнен на двух ОУ: усилитель ОУ1 используется в интеграторе, а ОУ2 — в регенеративном компараторе с гистерезисом. Когда выходное напряжение компаратора  $U_f$  имеет максимальное положительное значение  $U_1$ , диод VD смещен в обратном направлении и напряжение  $U_s$  на выходе ОУ1 (см. осциллограммы на рис. 2, в) уменьшается по линейному закону со скоростью, определяемой амплитудой входного положительного сигнала  $U_i$ , до тех пор, пока не достигнет значения  $U_1 R_1 / R_2$ . В этот момент компаратор переключается в другое состояние, при котором напряжение на его выходе равно максимальному отрицательному значению  $U_2$ . При этом диод VD открывается и выходное напряжение интегратора быстро нарастает до значения  $U_2 R_1 / R_2$ , после чего компаратор возвращается в первоначальное состояние и цикл повторяется.

Так как время нарастания выходного напряжения интегратора значительно меньше времени спада, которое обратно пропорционально амплитуде входного сигнала, частота циклов повторения F будет прямо пропорциональна входному напряжению. Пренебрегая собственным временем переключения компаратора, можно записать следующее выражение для частоты выходных импульсов:

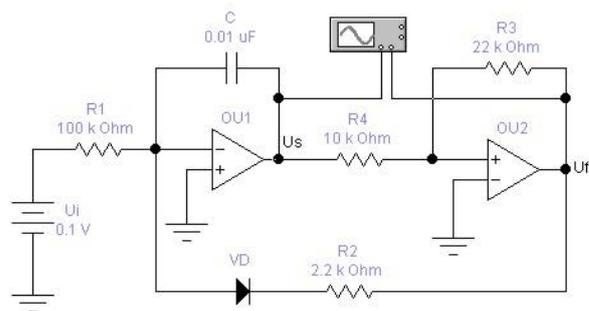
$$F = U_i \cdot R_3 / [R_1 \cdot C R_4 (U_1 - U_2)] \approx 1000 \cdot U_i. \quad (1)$$

На самом деле размах напряжения  $U_s$  на выходе ОУ1 несколько больше величины  $(R_1 / R_2)(U_1 - U_2)$  из-за отличного от нуля значения времени переключения компаратора, а частота, соответственно, меньше значения, определяемого выражением 1), причем это расхождение будет особенно значительным при больших амплитудах входного сигнала.

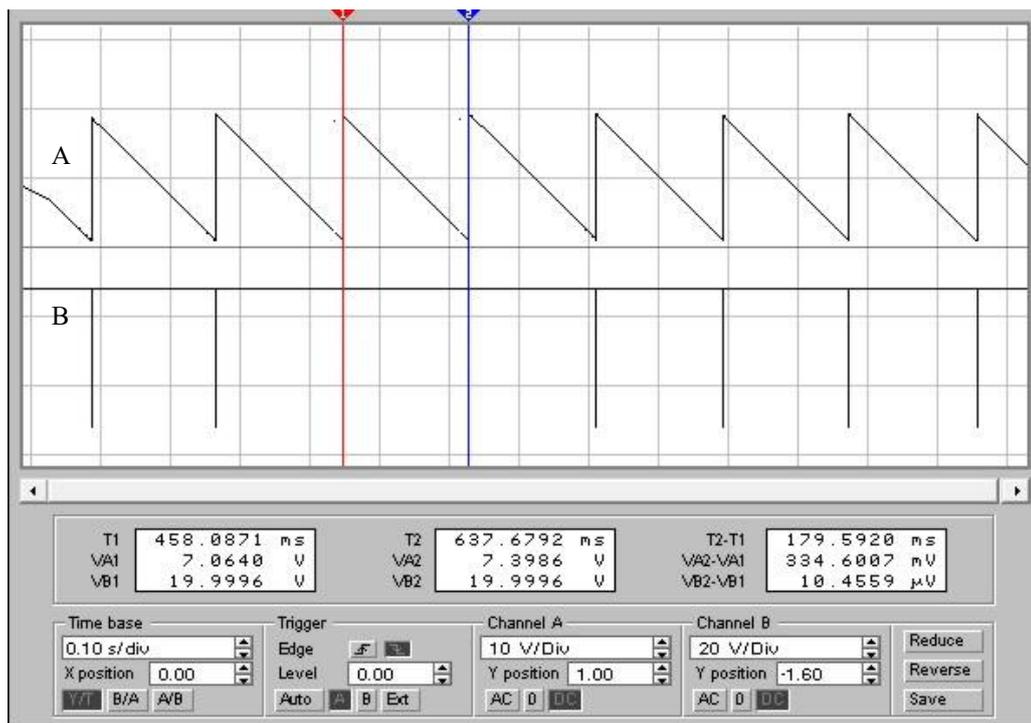
С указанными на рис. 2, б номиналами элементов схема должна обеспечивать линейность преобразования не хуже  $\pm 1\%$  в диапазоне изменения входных напряжений 20 мВ...10 В, при этом частота выходных импульсов F должна изменяться от 20 Гц до 10 кГц.



а)



б)



в)

Рисунок 2 – АЦП прямого преобразования (а) и осциллограммы (в) сигналов на выходе интегратора (В) и компаратора (А) (б)

### Ход работы

Задание: Исследование АЦП прямого преобразования

1. Проверить работоспособность схемы на рис. 2, б и исследовать зависимость частоты выходного сигнала от входного напряжения в диапазоне 20 мВ...10 В. Проверить справедливость формулы (1).
2. Какие дополнительные устройства необходимо подключить к схеме на рис. 2, б, чтобы получить цифровой отсчет измеряемого напряжения?
3. Дать ответы на контрольные вопросы.
4. Сделать вывод по работе.

## Список использованных источников

1. Цифровая схемотехника: учебник / В.А. Эттель, Н.Н. Синкевич. – Алматы: Эпиграф, 2022. – 112 с.
2. Мышляева И.М. Цифровая схемотехника: Академия, 2015 г. Угрюмов Е.П. Цифровая схемотехника: учебное пособие [Электронный ресурс]. – 3-е изд., перераб. и доп. – СПб.: БХВ-Петербург, 2010. – 816 с. – Электрон. опт. диск (DVD-Rom).
3. Потехин В.А. Схемотехника цифровых устройств: учебное пособие [Электронный ресурс]. – Томск: В-Спектр, 2012. – 250 с. – Электрон. опт. диск (DVD-Rom).
4. Гаврилов С.А. Схемотехника. Мастер-класс [Электронный ресурс]. – СПб.: Наука и Техника, 2016. – 384 с. – Электрон. опт. диск (DVD-Rom).  
Дополнительный план 2021 г., поз. 13.

Доп. план 2022 г., поз.1

Ержан Асел Ануаркызы  
Накисбекова Балауса Рыскожаевна

## СХЕМОТЕХНИКА В ТЕЛЕКОММУНИКАЦИЯХ

Методические указания к выполнению лабораторных работ для студентов образовательной программы бМ06201 – «Радиотехника, электроника и телекоммуникации»

Редактор:  
Специалист по стандартизации:

Жанабаева Е.Б.  
Ануарбек Ж.А.

Подписано в печать  
Тираж 50 экз.  
Объем 2.0 уч.-изд. л.

Формат 60×84 1/16  
Бумага типографская № 1  
Заказ \_\_цена \_1000 тенге

Копировально-множительное бюро  
некоммерческого акционерного общества  
«Алматинский университет энергетики и связи»  
050013 Алматы, Байтурсынова, 126/1