



**Коммерциялық емес  
акционерлік  
қоғам**

**АЛМАТЫ  
ЭНЕРГЕТИКА  
ЖӘНЕ БАЙЛАНЫС  
УНИВЕРСИТИ**

Электроника  
кафедрасы

## **ИНТЕГРАЛДЫ ЖӘНЕ МИКРОПРОЦЕССОРЛЫҚ СХЕМОТЕХНИКА**

5B071600 – Аспап жасау мамандығының студенттері үшін зертханалық жұмыстарды орындау бойынша әдістемелік нұсқаулықтар

Алматы 2016

ҚҰРАСТЫРУШЫ: Ауэзова А.М. Интегралды және микропроцессорлық схемотехника: 5В071600 – Аспап жасау мамандығының студенттері үшін зертханалық жұмыстарды орындау бойынша әдістемелік нұсқаулықтар. - Алматы: АЭЖБУ, 2016. – 36 б.

Әдістемелік нұсқаулықтар арнайы белгіленген микропроцессорлар бойынша бес зертханалық жұмыстардың жұмыс тапсырмасынан тұрады. Қысқаша теориялық мәліметтер, деректерді өңдеу мен жүргізудің әдістемесі берілген, ұсынылатын әдебиеттері тізімі мен бақылау сұрақтары келтірілген.

Сабақтар Multissim программасын қолдану арқылы дербес компьютерлерде жүргізіледі.

Без. 21, 7 кесте, әдеб. көрсеткіші – 7 атау.

Пікір беруші: доц. Б.К. Курпенов.

«Алматы энергетика және байланыс университеті» коммерциялық емес акционерлік қоғамының 2016 ж. баспа жоспарына сәйкес басылады.

© «Алматы энергетика және байланыс университеті» КЕАҚ, 2016 ж.

## МУ по ЛР «Интегральная и микропроцессорная схемотехника»

Методические указания для выполнения лабораторных работ, в них приведены описания каждой лабораторной работы, экспериментальных установок, дана методика проведения и обработки опытных данных, перечень рекомендуемой литературы.

Все лабораторные работы составлены с использованием элементов НИРС.

Методические указания предназначены для студентов всех форм обучения специальности 5В 071600 – Приборостроение.

Одним из основных видов занятий студентов всех форм обучения является выполнение лабораторных работ. Лабораторные работы по дисциплине «Интегральная и микропроцессорная схемотехника» способствуют закреплению теоретических знаний основных разделов и приобретению практических навыков исследования и проектирования типовых логических узлов: триггеров, счетчиков, дешифраторов и мультиплексоров и т.д.

Лабораторные работы выполняются с применением электронной лаборатории на IBM PC Multisim.

## **Кіріспе**

Күндізгі және сыртқы бөлім студенттерінің оқу бөлімінің ең негізгі түрі зертханалық жұмыспен айналысу. «Интегралды және микропроцессорлық схемотехника» пәні бойынша зертханалық жұмыстар негізгі бөлімнің теориялық білім ретінде орнықтыруға және типтік логикалық түйіндер: триггерлер, санағыштар, дешифраторлар және мультиплексорларды практикада қолдануға, зерттеуге және жобалауға мүмкіндік береді.

Зертханалық жұмыстар IBM PC электронды зертханаларды Multisim программасын қолдану арқылы орындалады.

## 1. №1 зертханалық жұмыс. Логикалық схемалар және функциялар

*Жұмыстың мақсаты:* логикалық схемаларды зерттеу, логикалық элементтер көмегімен логикалық функцияларды іске асыру, берілген логикалық функцияларды іске асыратын логикалық схемалар синтезі.

*Әдістемелік нұсқаулар.*

1) Логика алгебрасының аксиомалары. Логика алгебрасында қарастырылатын айнымалылар екі мән ғана қабылдай алады – 0 және 1. Логика алгебрасында анықталған: эквиваленттік қатынасы (= белгісімен белгілінеді) және операциялар: қосу(дезьюнкция),  $\vee$  белгісімен белгілінеді; көбейту(конъюнкция), сызықшамен немесе апострофпен белгілінеді. Логика алгебрасы келесі аксиомалар жүйесімен анықталады:

$$\begin{cases} x = 0, \text{ егер } x \neq 1, \\ x = 1, \text{ егер } x \neq 0, \end{cases} \begin{cases} \bar{0} = 1, \\ \bar{1} = 0 \end{cases}$$
$$\begin{cases} 1 \vee 1 = 1, \\ 0 \vee 0 = 0 \\ 0 \vee 1 = 1 \vee 0 = 1 \end{cases} \begin{cases} 0 \cdot 0 = 0 \\ 1 \cdot 1 = 1 \\ 1 \cdot 0 = 0 \cdot 1 = 0 \end{cases}$$

2) Логикалық өрнектер. Логикалық өрнектердің жазылуы әдетте қалыпты конъюнктивті немесе дизьюнктивті формада жазылады. Логикалық өрнектер дизьюнктивті формада логикалық көбейтінділердің логикалық қосындысы ретінде, конъюнктивті формада – логикалық қосындылардың логикалық көбейтіндісі ретінде жазылады. Жұмыс реті қарапайым алгебралық өрнектердегідей. Логикалық өрнектер логикалық функциялар мәндерін логикалық айнымалылар мәндерімен байланыстырылады.

3) Логикалық теңдіктер. Логикалық өрнектерді түрлендіру кезінде логикалық теңдіктер қолданылады:

$$\begin{aligned} \overline{\overline{x}} &= x; x \vee 1; x \vee 0 = x; x \cdot 1 = x; x \cdot 0 = 0; x \vee x = x; x \cdot x = x; x \vee x \cdot y = x; \\ x y \vee x \bar{y} &= x; (x \vee y)(x \vee \bar{y}) = x; x \vee \bar{x} y = x \vee y; \\ \overline{x y} &= \bar{x} \vee \bar{y} = \overline{\bar{x} \bar{y}} \end{aligned}$$

4) Логикалық өрнектер. Логика алгебрасы операцияларының соңғы саны көмегімен  $n$  айнымалыларынан  $x_n, x_{n-1} \dots x_1$  құрылған кез – келген өрнекті  $n$  айнымалылары функциясы ретінде қарастыруға болады. Мұндай функцияны логикалық деп атайды. Логика алгебрасының аксиомаларына сәйкес функция, айнымалылардың мәніне байланысты, 0 немесе 1 мәндерін қабылдай алады.  $n$  логикалық айнымалылар функциясы, барлық  $n$  – разрядты

екілік сандар мәніне сәйкес келетін, айнымалылардың  $2^n$  мәндері үшін анықталуы мүмкін.  $x$  және  $y$  айнымалыларының негізгі функциялары:

$$f1(x, y) = x \cdot y - \text{логикалық көбейту (конъюнкция)},$$

$$f2(x, y) = x \vee y - \text{логикалық қосу (дизъюнкция)},$$

$$f3(x, y) = \overline{x \cdot y} - \text{логикалық көбейту инверсиямен},$$

$$f4(x, y) = \overline{x \vee y} - \text{логикалық қосу инверсиясымен},$$

$$f5(x, y) = x \otimes y = x\bar{y} \vee \bar{x}y - 2 \text{ модулі бойынша қосу},$$

$$f6(x, y) = \overline{x \otimes y} = xy \vee \bar{x}\bar{y} - \text{тепе – теңдік}.$$

5) Логикалық схемалар. Белгілі бір логикалық алгебра операциясын немесе қарапайым логикалық функцияны іске асыратын физикалық құрылғы логикалық элемент деп аталады. Белгілі бір ереже бойынша логикалық элементтердің соңғы санынан құрылған схема деп аталады. Негізгі логикалық функцияларға, оларды орындайтын схемалық элементтер сәйкес келеді.

6) Ақиқат кестесі.  $N$  айнымалыларының кез – келген функциясының анықталу облысы шекті болғандықтан ( $2^n$  мәндер), бұл функция  $V_1$  нүктелері, мұнда  $i = 0, 1, \dots, 2^n - 1$ , қабылдайдытын  $f(V_1)$  мәндер кестесімен берілуі мүмкін. Мұндай кесте шындық кестесі деп аталады. 1.1 – кестеде жоғарыда көрсетілген функцияларды беретін, шындық кестелері көрсетілген [1, 2].

1.1 к е с т е – Ақиқат кестесі

i	Айнымалылар мәндері		Функциялар					
	X	y	f1	f2	f3	f4	f5	f6
0	0	0	0	0	1	1	0	1
1	0	1	0	1	1	0	1	0
2	1	0	0	1	1	0	1	0
3	1	1	1	1	0	0	0	1

Құралдар мен элементтер:

- 1) Сөздер генераторы.
- 2) Вольтметр.
- 3) Логикалық пробник.
- 4) +5В кернеу көзі.
- 5) «Логикалық бірлік» сигнал көзі.
- 6) Екі позициялық ауыстырып қосу.

7) ЖӘНЕ, ЖӘНЕ-ЕМЕС, НЕМЕСЕ, НЕМЕСЕ-ЕМЕС екі кірістік элемент [3].

### Зертханалық жұмысқа тапсырма

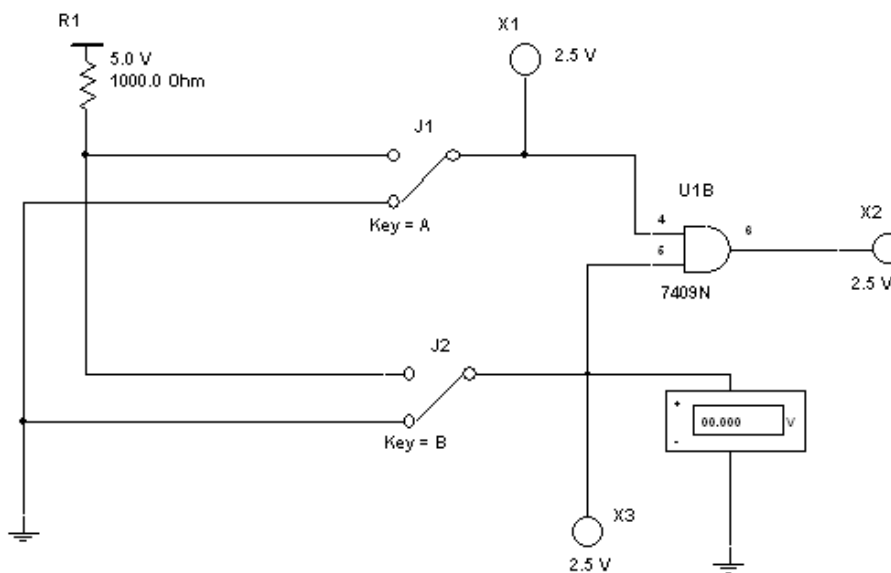
ЖӘНЕ логикалық функциясын зерттеу.

Логикалық сигналдардың күйлерін беру. 1.1 суретте көрсетілген схеманы жинаныз. Бұл схемада екі позициялық кілттер А және В ЖӘНЕ логикалық схеманың кірісіне 0 (кілт контакті төменгі күйде) немесе 1 (кілт контакті жоғарғы күйде) деңгейлерін береді. Схеманы қосыңыз. В кілтін төменгі күйге ауыстырыңыз. В кірісінің кернеуін вольтметрмен өлшеңіз және логикалық пробник көмегімен логикалық сигнал деңгейін анықтаңыз. В кілтін жоғарғы күйге ауыстырыңыз. Логикалық сигнал деңгейін анықтаңыз және вольтметр көрсеткіштерін жазып алыңыз. У шығысында қандай сигнал туатынын көрсетіңіз. Нәтижелерді 1.2 кестесіне енгізіңіз. ЖӘНЕ элементінің шындық кестесін тәжірибе түрінде алу.

А және В сигнал деңгейлерінің барлық мүмкін болатын комбинацияларын схема кірісіне беру және әрбір комбинациясы үшін У шығыс сигналының деңгейін бақылау. ЖӘНЕ логикалық схеманың шындық кестесін толтырыңыз (1.2 кестесі).

Функция үшін аналитикалық өрнек алу.

1.2 – кесте бойынша ЖӘНЕ элементінің функциясының аналитикалық өрнегін құрыңыз және оны «Тәжірибелер нәтижесі» бөліміне енгізіңіз.

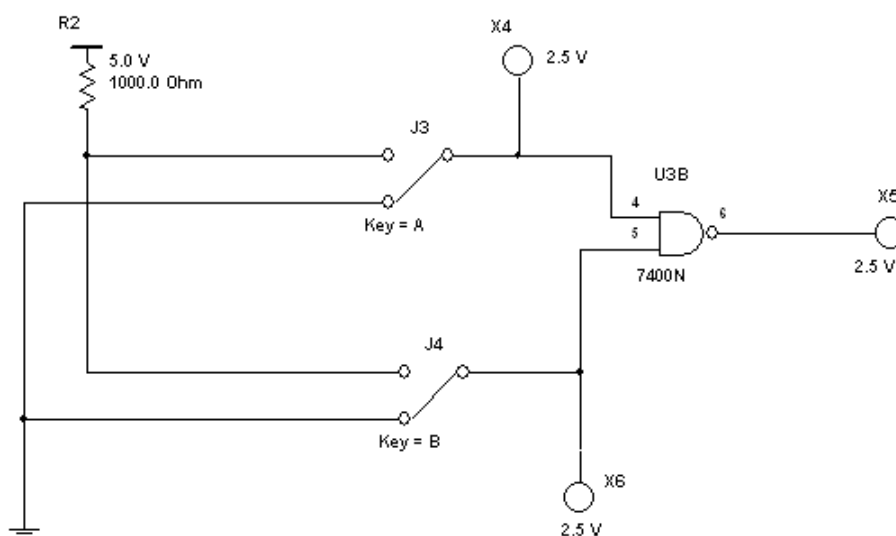
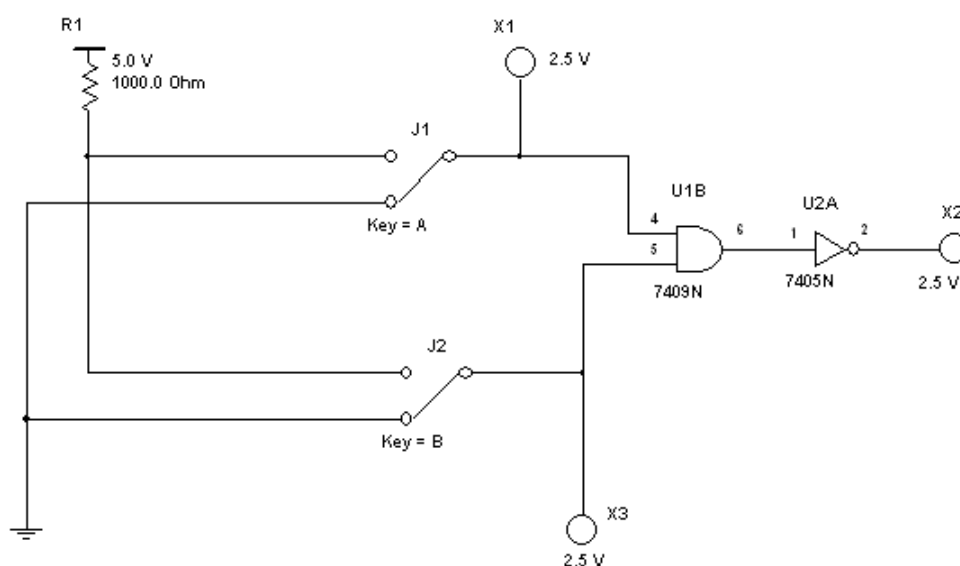


1.1 сурет - ЖӘНЕ логикалық элементінің схемасы

1.2 к е с т е – Тәжірибенің нәтижесің енгізу кестесі

Кіріс		Шығыс
A	B	Y
0	0	
0	1	
1	0	
1	1	

ЖӘНЕ-ЕМЕС логикалық функциясын зерттеу. ЖӘНЕ және ЕМЕС элементтерінен тұратын ЖӘНЕ-ЕМЕС логикалық элементінің шындық кестесін тәжірибелі алу.



1.2 сурет – ЖӘНЕ-ЕМЕС логикалық элементінің схемасы



1.2 сурет келтірілген схеманы жинаңыз. Схеманы қосыңыз. Схема кірісіне кіріс сигналдар деңгейлерінің мүмкін комбинацияларын беріңіз және, логикалық пробниктер көмегімен кіріс және шығыс сигналдар деңгейін бақылай отырып, ЖӘНЕ-ЕМЕС логикалық схемасының шындық кестесін толтырыңыз (1.2 кестесі).

ЖӘНЕ-ЕМЕС логикалық элементінің шындық кестесін тәжірибелі алу.

1.2 – суретте бейнеленген схеманы жинаңыз. Схеманы қосыңыз. Схема кірісіне кіріс сигналдар деңгейлерінің мүмкін комбинацияларын беріңіз және, логикалық пробниктер көмегімен кіріс және шығыс сигналдар деңгейін бақылай отырып, ЖӘНЕ-ЕМЕС логикалық схемасының шындық кестесін толтырыңыз (1.2 кестесі).

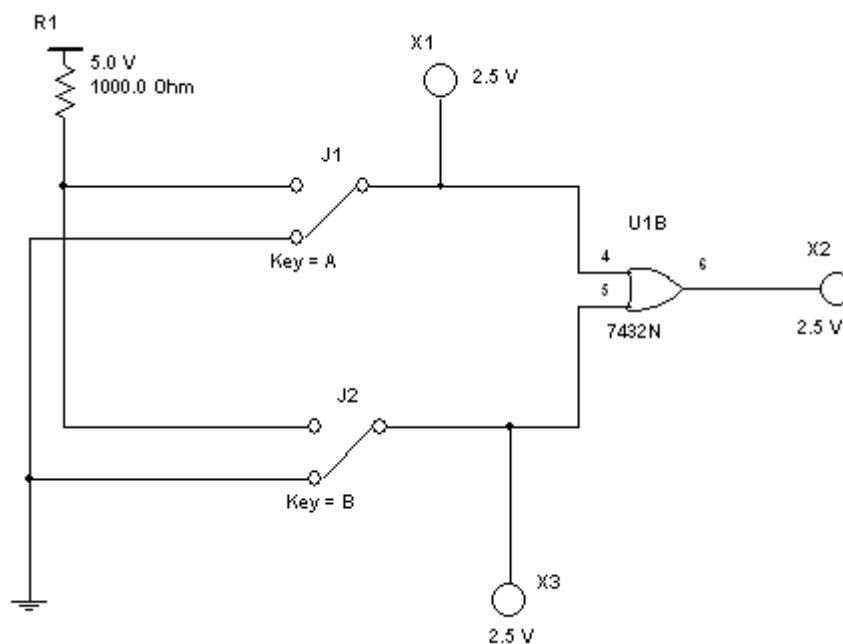
НЕМЕСЕ логикалық функциясын зерттеу.

1) НЕМЕСЕ элементінің шындық кестесін тәжірибелі алу.

2) 1.3 суретте көрсетілген схеманы жинаңыз. Схеманы іске қосыңыз. Схема кірісіне кіріс сигналдар деңгейлерінің мүмкін комбинацияларын беріңіз және, логикалық пробниктер көмегімен кіріс және шығыс сигналдар деңгейін бақылай отырып, НЕМЕСЕ логикалық схемасының шындық кестесін толтырыңыз (1.2 кестесі).

3) Функция үшін аналитикалық өрнек алу.

1.1 кестесі бойынша функцияның аналитикалық өрнегін алып, оны 1.2 кестесіне енгізіңіз.



1.3 сурет – НЕМЕСЕ логикалық элементінің схемасы

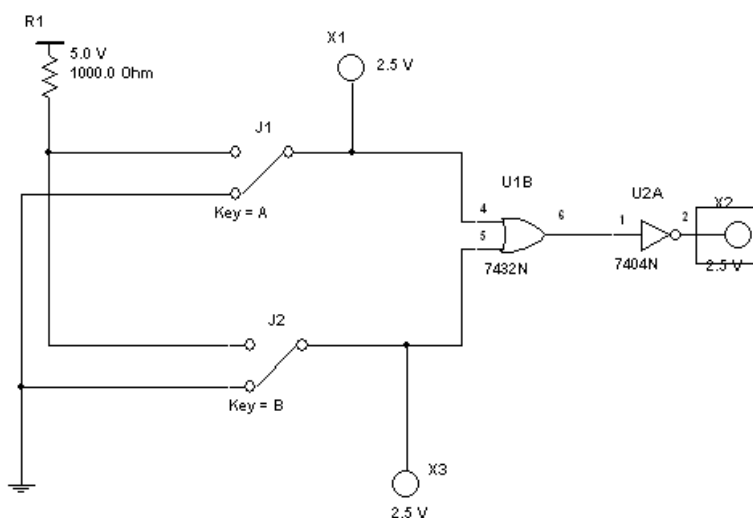
НЕМЕСЕ-ЕМЕС логикалық функциясын зерттеу.

1) НЕМЕСЕ және ЕМЕС элементтерінен тұрарын НЕМЕСЕ-ЕМЕС логикалық элементінің шындық кестесін тәжірибелі алу.

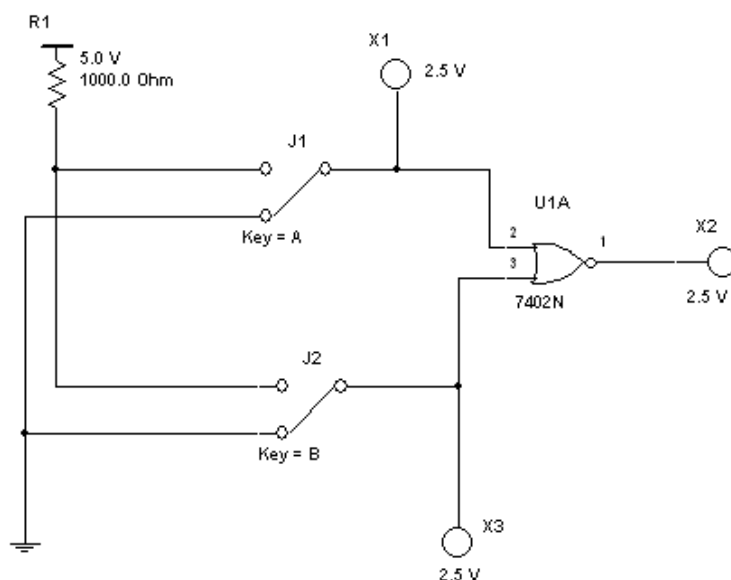
1.4 суретте келтірілген схеманы жинаңыз. Схеманы қосыңыз. Схема кірісіне кіріс сигналдар деңгейлерінің мүмкін комбинацияларын беріңіз және, логикалық пробниктер көмегімен кіріс және шығыс сигналдар деңгейін бақылай отырып, НЕМЕСЕ-ЕМЕС логикалық схемасының шындық кестесін толтырыңыз (1.2 кестесі).

2) НЕМЕСЕ-ЕМЕС логикалық элементінің шындық кестесін тәжірибелі алу.

1.7 суретте бейнеленген схеманы жинаңыз. Схеманы қосыңыз. Схема кірісіне кіріс сигналдар деңгейлерінің мүмкін комбинацияларын беріңіз және, логикалық пробниктер көмегімен кіріс және шығыс сигналдар деңгейін бақылай отырып, НЕМЕСЕ-ЕМЕС логикалық схемасының шындық кестесін толтырыңыз (1.2 кестесі).



1.4 сурет – НЕМЕСЕ-ЕМЕС логикалық элементінің схемасы



1.5 сурет – НЕМЕСЕ-ЕМЕС логикалық элементінің схемасы

Бақылау сурақтар:

1) Логикалық айнмалы және логикалық сигнал дегеніміз не? Олар қандаймәндер қабылдай алады?

2) Логикалық функция дегеніміз не?

3) Кернеу деңгейі логикалық сигнал болуы мүмкін бе? Контакт күйі? Жарық диодының жарқырауы?

4) Қай логикалық функция үшфазалық қозғалтқышты іске қосу жүйесінің тәртібін сипаттайды (үш датчик фазалық кернеу бар екенін мәлімдегеннен кейін барып, қозғалтқыш іске қосыла алады)?

5) Температура датчигі контактан тұрады, температура өзгерген кезде ол контакт тұйықталады (ажырайды). Контакт тұйықталғанда онда логикалық бір сигналы пайда болады, ал ажырағанда-логикалық ноль сигналы пайда болады. Кез-келген бір ғана өрт датчигінің сигнал бергенін білу үшін қандай схема қолдану қажет? А) температура көтерілгенде – контакт тұйықталады. Б) температура көтерілгенде контакт ажырайды.

6) 5НЕМЕСЕ-ЕМЕС функциясын іске асыру қажет болса, 8ЖӘНЕ-ЕМЕС элементінің қолданылмайтын кірістеріне қандай сигнал берілуі қажет?

7) 3ИЛИ-НЕ функциясын іске асыру кезінде 4ИЛИ-НЕ элементінің қолданылмайтын кірісіне қандай сигнал берілуі қажет?

8) Сізде 2ЖӘНЕ-ЕМЕС логикалық элементтері болсын. Олардың негізінде 3ЖӘНЕ схемасын қалай жинауға болады? Бұл тансырманы орындау үшін 4 2ЖӘНЕ-ЕМЕС элементі жеткілікті ме?

9) Егер ішкі қателіктер себебінен кірістердің бірінде әрдайым логикалық 1 болса, ЖӘНЕ схемасы қалай жұмыс істейді? Логикалық 0 кезінде ше? Қате 3И схемасы үшін шындық кестесін құрыңыз. Осындай жағдайда ЖӘНЕ-ЕМЕС схемасы қалай жұмыс істейді?

10) Егер ішкі қателіктер себебінен кірістердің бірінде әрдайым логикалық 1 болса, НЕМЕСЕ схемасы қалай жұмыс істеді? Логикалық 0 кезінде ше? Қате 3НЕМЕСЕ схемасы үшін шындық кестесін құрыңыз. Осындай жағдайда НЕМЕСЕ-ЕМЕС схемасы қалай жұмыс істейді?

## 2. №2 зертханалық жұмыс. Триггерлер

*Жұмыстың мақсаты:* асинхронды және синхронды триггерлердің жұмыс істеу алгоритмдерімен құрылымын зерттеу; триггерлердің негізгі түрлері мен өту функцияларын зерттеу; әртүрлі триггерлердің өзара ауыстырымдылығын зерттеу.

*Әдістемелік нұсқаулар.*

Триггер – бұл тізбектелінген типтік қарапайым сандық сұлба. Ү алдыңғы бөлімдерде қарастырылған сұлбалардың кіріс күйі  $Y$  қалаған уақыттың мезетінде кіріс күйі  $X: Y = F(X)$  мен анықталады. Олардың басқаша, тізбектелінген сұлбаның шығыс күйі (сандық автомат) сұлбасының ішкі күйіне  $Q: Y = F(X, Q)$  тәуелді болады. Басқа сөзбен айтқанда, сандық автоматты тек қана түрлендіргіш емес, сонымен қатар ағындағы ақпараттың көзі мен

алдыңғы ақпаратты сақтаушысы болып табылады. Бұл қасиет схемада кері байланыстың болуымен қамтамасыз етіледі. Тізбектелінген сұлбалардың негізі триггер болып табылады. Триггердің екі тұрақты күйі болады  $Q=1$ ;  $Q=0$  сондықтан оны кейде бейтұрақты сұлба дейді. Триггер осы күйлердің қайсысында болуы кіріс сигналына тәуелді. Триггер және оның алғашқы жағдайы жадыда болады. Триггер элементарлық ұяшық деп атауға болады.

Триггердің типі оның алгоритмінің жұмыс істеуімен анықталады. Алгоритмнің жұмысына байланысты, триггердің орнықтандырушы, ақпараттық және басқарушы кірістері болады.

Орындаушы кірістер триггерді оның басқа кірістерінің жағдайына тәуелсіз орнықтандырады. Кірістік басқару ақпараттың кірісіне берілген жазбаларды құртады. Көп тараған триггерлерге RS, JK, D, T типтік триггерлер жатады [4].

#### *RS-типті триггер.*

RS – екі жағдайда бола алатын жадыны қарапайым автомат. Триггердің екі орнықтандырылатын кірісі бар: S-орнықтыру (Set-орнықтыру) және R-түсіру (сброс). Оларға сыртқы қайнар көзінен кірістік сигнал беріледі. Кірістік басқаруға активтік логикалық деңгей берілгенде триггер 1 ( $Q=1$ ,  $\bar{Q}=0$ ) әрбір жағдай орнықты және кері байланыстың әсерінен жүзеге асады. Бұндай типті триггерлер үшін бір уақытта активті деңгей екі кірісіне берілуі орнықтырылмайды, себебі триггер – анықтамасы бойынша бір уақытта 1-ге және 0-ге орнықтырылмайды. Іс жүзінде активті деңгейдің орнықтырылу кірісіне берілуі бұл жағдайдағы сигналдың пассивтік деңгейдің кірістік орнықтырылуына берілген кезде триггердің қандай жағдайда болатынын анықтау мүмкін емес.

2.1 және 2.2 суреттерінде НЕМЕСЕ-ЕМЕС және ЖӘНЕ-ЕМЕС элементтерінде орындалған. RS триггерінің екі түрі көрсетілген 2.1-суретіндегі кесте үшін логикалық берілістер деңгейі активті деңгей болып табылады, ал 2.2-суретіндегі кесте үшін логикалық нольдер деңгейі болып саналады. 2.2-суретіндегі сұлба инверсті кірісті RS-триггер деген атау алады. RS-триггері тізбектей сұлбалар салудың негізі болып табылады. «Тізбектелген» деген типті сұлбалардың атауы, шығыс жағдайы кіріске қандай тізбекпен кірістік терілім берілетініне байланысты және ішкі жағдайдың қандай болғандығына болжауға байланысты. Егер RS-триггерге (2.1-суреті) бастапқыда  $R=0$ ,  $S=1$  (қысқаша -01), комбинациясын орнатып, сосын  $R=0$ ,  $S=0$ -ге (00) өтсе, онда шығыс жағдайда  $Q=1$  болады. Ал егерде бастапқыда 10 комбинациясын орнатып, сосын 00 өтсе, онда шығыс жағдайда оның кірісіндегі сигналдың бірдей комбинациясына қарамастан басқа болады  $Q=0$ . Яғни кірісінде 00 терілсе триггердің шығысы әртүрлі жағдайда бола алады. Триггердің бір жағдайдан екінші жағдайға (алгоритм жұмысы) өту шартын аналитикалық және графикалық әдісті кестемен сипаттауға болады. RS-триггерінің (2.1-суреті) кестелік сипаттау жұмысы 2.1 кестеде (өту кестесі) және 2.2 кестеде (функцияны қоздыру кестесі) көрсетілген.

2.1 к е с т е - RS-триггердің кестесі

R	S	Qt + 1
0	0	Qt
0	1	1
1	0	0
1	1	-

2.2 к е с т е - RS-триггердің кестесі

Qt	Qt + 1	R	S
0	0	X	0
0	1	0	1
1	0	1	0
1	1	0	X

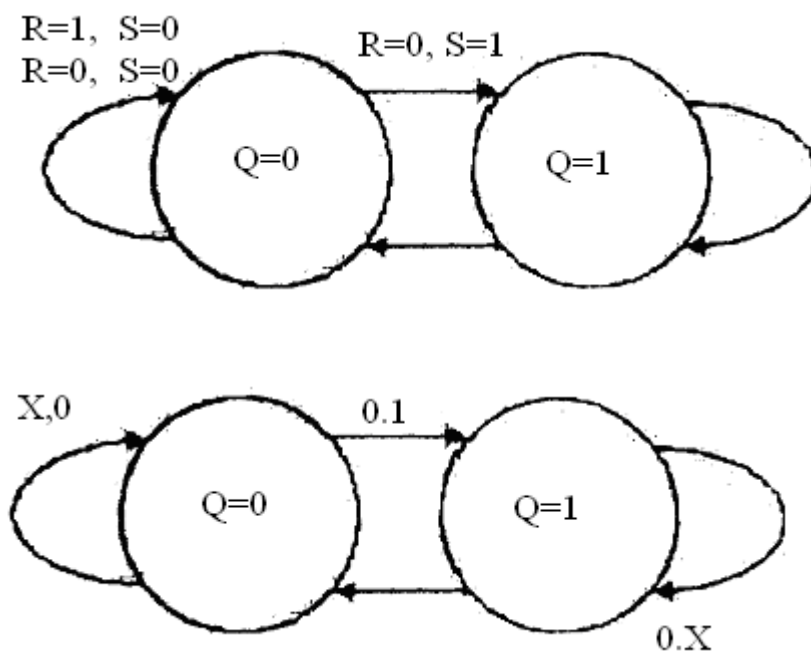
Кестеде қолданылған келесі белгілелер:

- 1)  $Q_t$  – алғашқы шығыс күйі.
- 2)  $Q_{t+1}$  – жаңа күйі өткеннен кейінгі тұрақтылық ( $Q_{t+1}=Q_t$ ).
- 3) x – сигналының барлық 0 немесе 1.
- 4) - – тұрақталмаған күйі.

Аналитикалық жазылуды таблициядан алуға болады. 2.1, 2.2 логикалық алгебра ережесінен:

$$Q_{t+1} = \bar{R}S \vee \bar{R}Q_t = \bar{R}(S \vee Q_t),$$

$Q_{t+1}$   $Q_t$  қасиетіне байланысты сипаттайды да, алдыңғы күйін есте сақтау. RS-триггерінің жұмысын қосымша 2.3-суретіндегі график көрсетеді.



2.3 сурет - RS-триггер

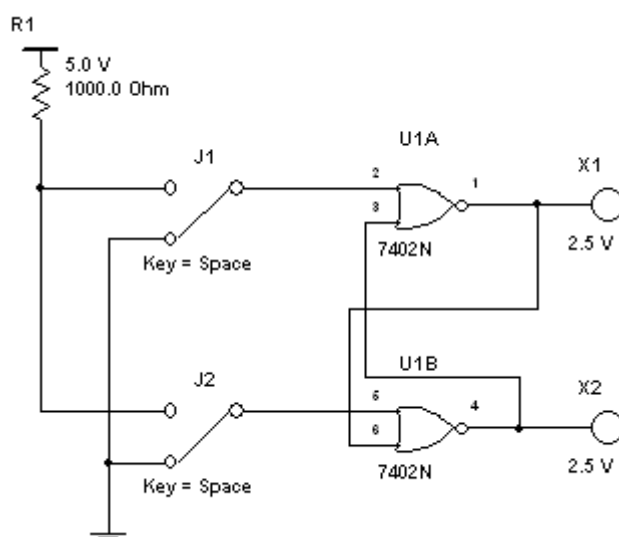
2.3-суретіндегі схемамыз  $Q=0$  жүйесін сақтайды. Бұл күй кіріс  $R=0$ ,  $S=0$  жиынтығы әсер етеді де,  $R=1$ ,  $S=0$  әсер етуінен де солай. Егер кіріс схемасы  $0=0$  күйінде болса,  $R=0$ ,  $S=1$  жиынтығы әсер етсе, онда  $Q=1$  күйіне көшеді және  $R=0$ ,  $S=1$  немесе  $R=0$ ,  $S=0$  кіріс жиынтығын сақтайды. 2.3-суретінде триггер графигінің суреті көрсетілген және ықшамдалған. Кіріс сигналы кез-келген қандайда бір  $X$  деп белгіленеді. Белгіленген позициясы  $R$ ,  $S$  сәйкес келуі.

Құралдар мен элементтер:

- 1) Сөздер генераторы.
- 2) Вольтметр.
- 3) Логикалық пробник.
- 4) +5В кернеу көзі.
- 5) «Логикалық бірлік» сигнал көзі.
- 6) Екі позициялық ауыстырып қосу.
- 7) ЖӘНЕ, ЖӘНЕ-ЕМЕС, НЕМЕСЕ, НЕМЕСЕ-ЕМЕС екі кірістік элемент.
- 8) RS-триггер.
- 9) JK-триггер.
- 10) D-триггер.

### Зертханалық жұмысқа тапсырма

RS-триггерін зерттеу. 2.4-суретінде көрсетілгендей схеманы жинаңыз. Схеманы қосыңыз. Келесі сигналдарды схеманы тізбектей беріңіз  $S=0$ ,  $R=1$ ,  $S=0$ ,  $R=0$ ,  $S=1$ ,  $R=0$ ,  $S=0$ ,  $R=0$ .



2.4 сурет - RS-триггер

Келесіге көз жеткіземіз:

$S=0$ ,  $R=1$  кезде триггер  $Q=0$  жағдайда болады.

S=1-ге өткен кезде R=0 триггер алдындағы шығыстағы Q=0 жағдайын сақтайды.

S=1, R=0 триггер Q=1 жағдайға келеді.

S=0-ге өткен кезде R=0 триггер алдындағы шығыстағы Q=1 жағдайын сақтайды.

Әрбір өту кезіне (жағдайдың өзгергенін және алдыңғы сақталғанын). Тәжірибелер нәтижесі деген бөлімге 2.3-сурет типіндей өту графын салыңыз.

2.4-суреттегі схема үшін тәжірибе нәтижесі бойынша функцияның қондырылу кестесін толтырыңыз. Ол «тәжірибелер нәтижесі» бөлімінде көрсетілген (2.2-кесте).

RS-триггерін зерттеу. 2.5-суретінде өрнектелген схеманы жинаңыз. Схеманы қосыңыз. Келесі сигналдарды схеманы тізбектей беріңіз S=1, R=0, S=0, R=0, S=0, R=1, S=0, R=0.

Келесіге тексеріңіз:

S=1 кезінде R=0 триггер шығысында Q=0 жағдайда болады.

S=R=1-ге өткен кезде триггер шығыстағы Q=0 бастапқы мәнді сақтайды.

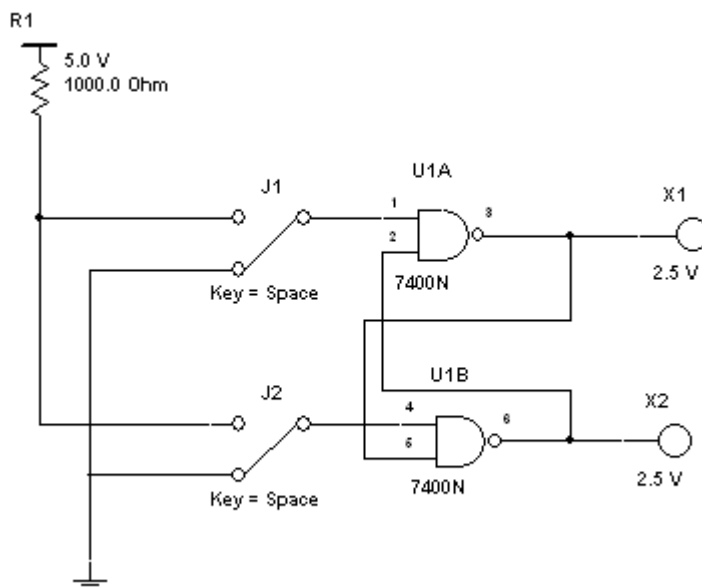
S=0 кезде R=1, триггер Q=1 жағдайға келеді.

S=0, R=1 өткен кезде Q=1 алғашқы мәнді сақтайды.

Әрбір өту кезіне (жағдайдың өзгергенін және алдыңғы сақталғанын). Тәжірибелер нәтижесі деген бөлімге 14.3-сурет типіндей өту графын салыңыз.

2.4-суреттегі схема үшін тәжірибе нәтижесі бойынша функцияның қондырылу кестесін толтырыңыз. Ол «Тәжірибелер нәтижесі» бөлімінде көрсетілген (2.8).

RS-триггерін зерттеу.

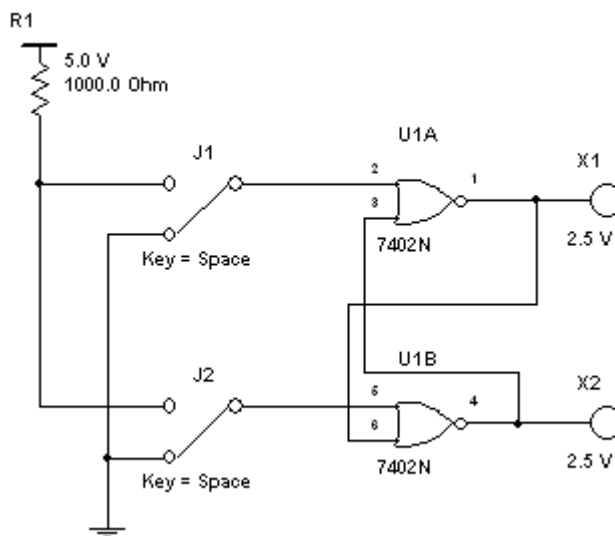


2.5 сурет - RS-триггер

Ақиқат кестесі

S	R	Q	$\bar{Q}$
0	0	0	1
0	1	0	1
1	0	1	0
1	1	x	x

RS-триггерін зерттеу.



2.6 сурет - RS-триггер

Ақиқат кестесі

S	R	Q	Q
0	0	x	x
0	1	1	0
1	0	0	1
1	1	Q	Q

Входы				Выходы	
Асинх.		Синхр.			
PS	CLR	CLK	D	Q	Q
0	1	x	x	1	0
1	0	x	x	0	1
0	0	x	x	1	1
1	1	↑	1	1	0
1	1	↑	0	0	1

Бақылау сурақтар:

- 1) Стол шамының ажыратқышы. Сақтау элементі бола алама?
- 2) Егер келесі сұраққа көшетін болсақ, онда қалай сипаттауға болады:
  - а) кнопкалы ажыратқышы (бір рет бассаң лампа жанады, екі рет бассаң лампа өшеді);
  - ә) клавиштік ажыратқыш: бір жағын басса лампа жанады немесе сол қалпында қалады; келесі жағына көшеді. Триггердің қандай түрлері болады?



3) Инверсивті кірісті, RS-триггердің жұмысы тура кірісі RS-триггердің жұмысынан айырмашылығы неде?

4) RS-триггердің 11 комбинациясының сигналы неге «рұқсат етілмейді».

5) Триггердің ауыспалы таблицасынан қоздыру функциясының таблицасының айырмашылығы неде?

6) Триггердің сипаттамасының теңдеуінде еске сақтау қасиеттері қандай көрініс береді?

7) Синхронды триггер асинхронды триггерден жұмыс айырмашылығы қандай?

8) Синхронды триггердің ақпараттық және кірісінің қасиеті қандай?

9) Неге JK-триггер  $J=K=1$  болғанда автогенераторға айналады?

10) Неге триггер санағыш триггер деп аталады? Импульстің қандай мәнін ол санай алады?

11) Егер  $D=Q$  онда D-триггер қалай жұмыс жасайды?

### 3. №3 зертханалық жұмыс. Санағыштар

*Жұмыстың мақсаты:* қосындылық және азатқыш санауыштар жұмысын зерттеу және құрылымын оқу; санауыштардың есептеу коэффициентінің өзгеру тәсілін оқу;  $2^n$ -ден өзге қайта есептеу коэффициенті бар счетчиктердің жұмысын зерттеу.

*Әдістемелік нұсқаулар.*

*Санағыштар.*

Санағыштар – бұл кірістік импульстер санын есептеу құрылғысы. Әрбір кірістік импульсінің фронт бойынша оның шығыстарының күйімен көрсетілген сан бірлікке өзгереді. Санағышты бірнеше триггерлерде іске асыруға болады. Қосындылық санағыштарда әрбір кірістік импульс оның шығысында санды бірлікке өсіреді, азайтқыш счетчиктерде әрбір кірістік импульс осы санды бірлікке азайтады. Бұдан қарапайым санағыштар – екілік. 3.1 суретте қосындылық екілік санағыш және оның жұмысының диаграммалары көрсетілген [5].

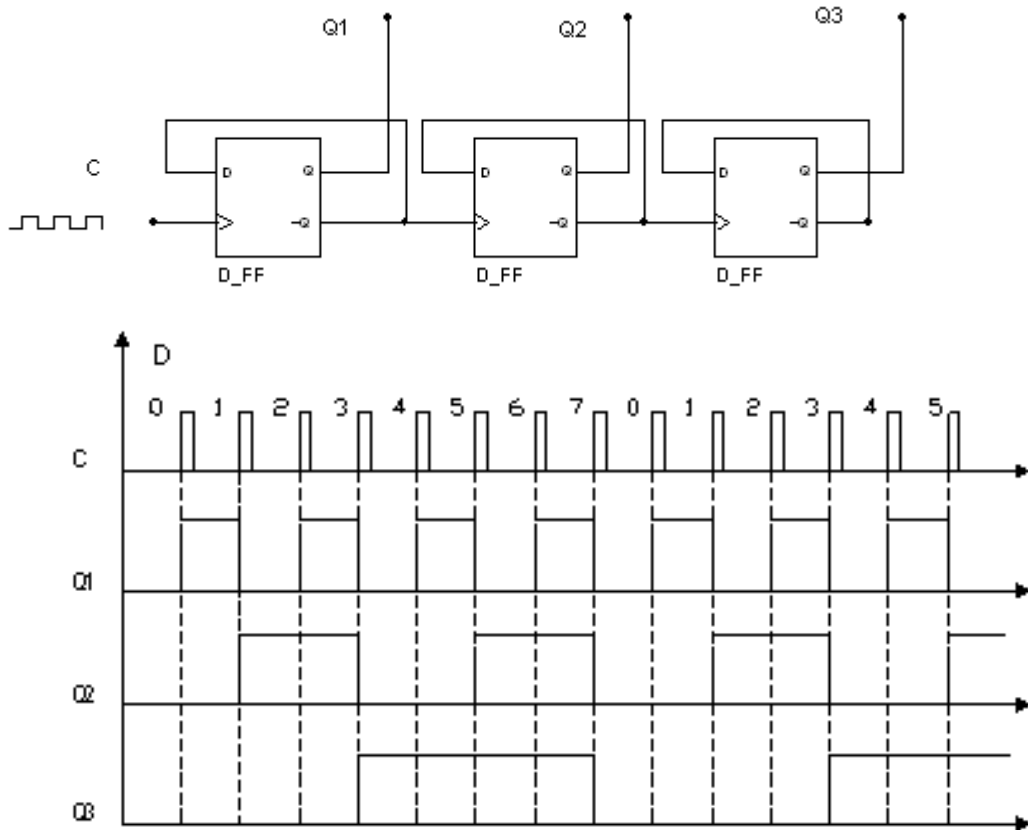
*Есептеудің бағытын өзгерту.*

Алдында айтқанымыздай, санағыштарды триггерлерде іске асыруға болады. Бұнда триггерлерді тізбектей қосады. Әрбір триггердің шығысы келесі тактілі кірісіне тікелей ісер етеді. Қосындылық санағышты іске асыру үшін триггердің есептеу кірісін алдыңғы инверсті шығысына қосады. Есептеу бағытын (азайтқыш санағышты іске асыру) келесі әдістерді келтіреміз:

1) Санағыштың шығыстық сигналдарын түзуден емес, триггердің инверсті шығысынан есептеу керек. Санағыш триггерлерінің инверсті шығысының күйімен пайда болатын сан триггерлердің түзу шығысының күйімен пайда болатын санымен байланысты келесі қатынаспен:  $1-1$ , мұнда  $n$  – санағыштың шығыстық разрядтылығы. 3.1 кестесінде санағыштардың

триггерлерінің түзу шығыстағы сандардың инверсті шығыстағы сандармен байланысының мысалы келтірілген.

2) Санағыштағы байланыс құрылымын өзгерту: триггерің келесі есептеу кірісіне инверсті сигналды емес, 3.2 суретінде көрсетілгендей алдыңғы түзу шығысынан беру керек. Бұл жағдайда триггерлердің ауыстырып қосу тізбегі өзгереді.



3.1 сурет - Қосынды екілік санағыш

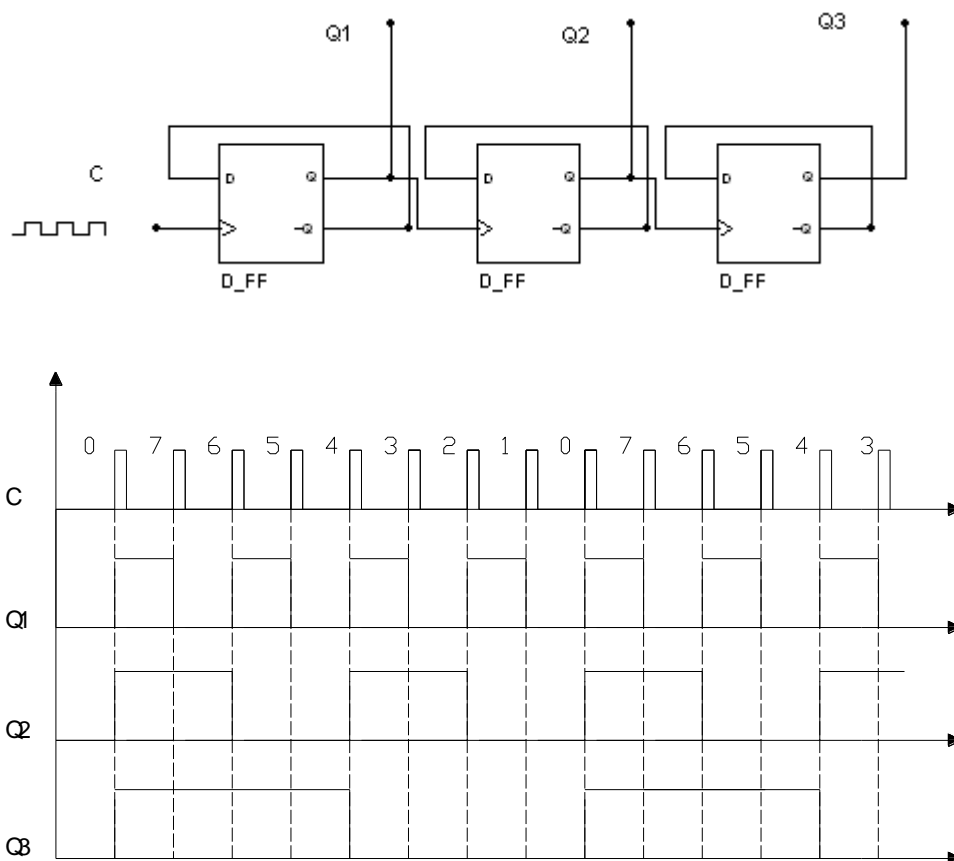
3. Санағыштар бір период кезіндегі сандар күйімен сипатталады 3.1 суреттегі схемалар үшін цикл  $2^3=8$  күйлерін құрайды (000-ден 111-ге дейін). Күйлер санын жиі  $K_{cx}$  қайта есептеу коэффициенті деп атайды ,ол мынаған тең:

$$K_{cx} = \frac{N_c}{N_{Qcn}}$$

Егер санағыштың кірісінде  $f_c$  жиілігіндегі периодты импульстер берсе , онда санағыштың шығысындағы  $K_{cx}$  жиілік есе аз болады. Мұндағы  $K_{cx} = \frac{F_c}{F_Q}$ .

Сондықтан кейде санағыштарды жиілігін бөлгіш деп, ал шамасын бөлу коэффициенті деп атайды.  $K_{cx}$  шамасын арттыру үшін тізбектегі триггер санын

көбейту керек болады. Әрбір триггер санағыштың күйлерімен  $K_{cx}$  санын екі еселейді.  $K_{cx}$  коэффициентін азайту үшін санағыштың шығысы ретінде аралық күшейткіштің триггерінің шығыстарын қасатыруға болады. Мысалы үш триггерлі санағыш үшін  $K_{cx} = 8$ , ал екілік триггер үшін  $K_{cx} = 4$ . Мұнда  $K_{cx} - 2$  санының бүтін дәрежесі 2,4,8,16 және т.б болып табылады.



3.2 сурет – Қосынды екілік санағыш

$K_{cx}$  - қалаған бүтін сан етіп санағышты жүзеге асыруға болады. Мысалы, 3 триггер санағыш үшін коэффициентін 2-ден 7-ге дейін етіп жасауға болады, бірақ бұл кезде 1 немес 2 триггер артық болады. Барлық 3 триггерді қолданған кезде  $K_{cx} = 5 \dots 7: 2^2 < K_{cx} < 2^3$  етіп алуға болады. Санағыш қарапайым жағдайда (0,1,2,3,4) тізбегін құрайтын 5 күйі болуы керек. Бұл тізбектіліктің циклдық қайталануы, санағышты бөлу коэффициенті 5-ке тең екенін білдіреді.  $K_{cx} = 5$  қосындылағыш санағышты құрастыру үшін санағыш (0,1,2,3,4) тізбектілігінің соңғы санынан кейін 5 санына емес, 0 санына өтуі керек. Екілік кодта бұл 100 санынан кейін 101-ге емес 000-ге өтуі керек екендігін білдіреді. Санаудың табиғи ретін өзгерту санағыштың триггерлері арасында қосымша байланыс енгізгенде мүмкін.

Бұл үшін келесі тәсілді қолданамыз: санағыш жұмыстан тыс күйге түскен кезде (біздің жағдайда 101) бұл факт анықталып, санағышты 000 күйіне келтіретін сигнал өндіру керек. Бұл әдісті тереңірек қарастырайық.

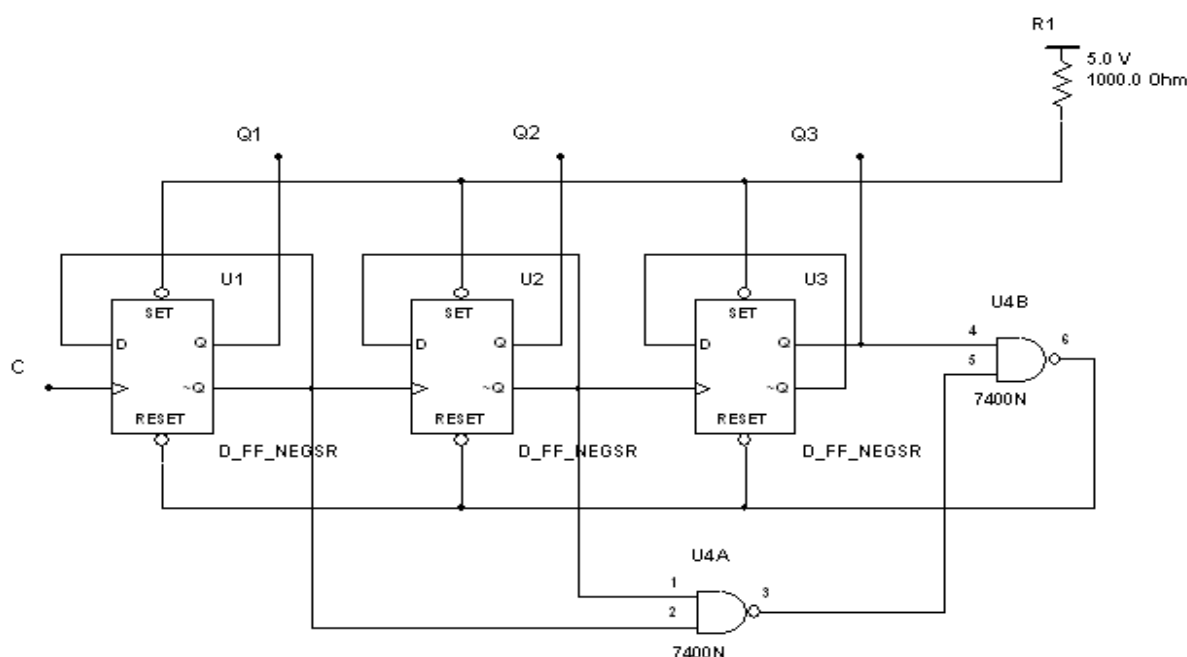
$$F = (101) \vee (110) \vee (111) = Q_1 \cdot \bar{Q}_2 \cdot Q_3 \vee Q_2 \cdot \bar{Q}_1 \vee Q_1 \cdot Q_2 \cdot Q_3 = Q_3 \cdot Q_1 \vee Q_3 \cdot Q_2$$

Санағыштардың жұмысынан тыс күйге түсіп қалуы келесі логикалық теңдеумен сипатталады. 110 және 111 күйлері де жұмыстан тыс деп саналады, сондықтан теңдеу құрғанда ескеріледі. Егер эквивалентті логикалық сұлбаның  $P=0$  шығысында болса, онда санағыш 0/1/2/3/4 күйлерінің бірінде болады. Ол 5/6/7 жұмыстан тыс күйлердің біреуіне түсіп қалса  $P=1$  сигналы қалыптасады.  $F=1$  сигналдың пайда болуы санағышты 000 күйіне еклтіріп төмендету жүзеге асырылатын санағыштың триггерлерінің орнатушы кірістеріне әсер ету үшін  $Q_1=Q_2=Q_3=0$  қолдану керек. Орнату кірісі логикалық 0-ді триггерлі санағышты жүзеге асырғанда триггерді төмендету үшін төмендету кірісіне 0 сигналын беру керек.

Жұмыстан тыс күйге түсу фактын анықтау үшін  $P$  функциясы және

И-НЕ элементтерінде сұлбаны қолданамыз:  $F = Q_3 \cdot Q_1 \vee Q_3 \cdot Q_2 = Q_3 \cdot (Q_1 \vee Q_2)$

Сәйкес сұлбаны жүзеге асырушы 3.3 - суретте келтірілген.



3.3 сурет – Санауыш схемасы

Санағыш келесідей жұмыс істейді: 0-ден 4-ке дейін санау жай қосындылағыш  $K_{cx}=8$  қосындылағыш санағышындағыдай жүреді. Орнату сигналдары 1-ге тең және табиғи санау ретінде кедергі келтірмейді. Санау  $C$  санау кірісінде импульстың оң фронты бойынша жүріледі. Санағыш 4 (100)



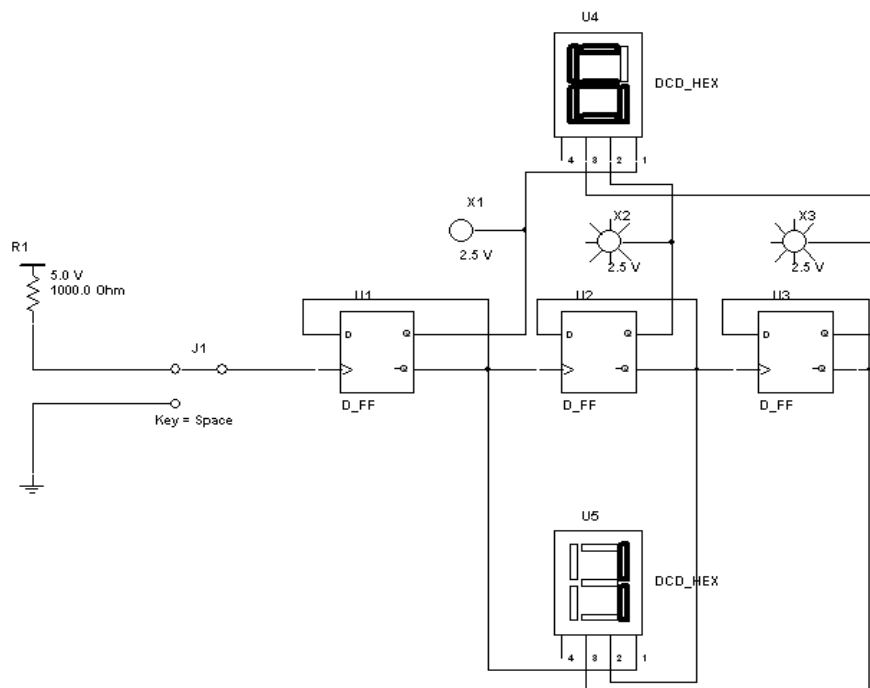
## Зертханалық жұмыстың тапсырмасы

*Жинақтаушы санағышты зерттеу.*

3.1 - суретте көрсетілген сұлбаны жинаңыз. Сұлбаны қосыңыз. С кілті көмегімен сұлбаның кірісіне тактілі импульстерді беру арқылы және логикалық пробниктер көмегімен санағыштың шығыстарының күйін бақылай отырып, жинақтаушы санағыш жұмысының уақыттық диаграммаларын құрыңыз. Санағыштың қайта есептеу коэффициентін анықтаңыз. Нәтижелерін «Эксперимент нәтижелері» бөліміне кіргізіңіз. Санағыштың инверсті шығыстарының күйімен формаланған сандарға көңіл бөліңіз.

*Алушы санағышты зерттеу.*

3.2 - суретте көрсетілген сұлбаны жинаңыз. Сұлбаны қосыңыз. Алушы санағыш жұмысының уақыттық диаграммаларын «Эксперимент нәтижелері» бөліміне салыңыз. 3.2 - суретіндегі сұлбада логикалық анализатордың кірістерін триггерлердің инверсті кірістеріне қосыңыз. Сұлбаны қосыңыз. Алынған уақыттық диаграммаларды «Эксперимент нәтижелері» бөліміне салыңыз және оларды эксперимент 1-де алынған диаграммалармен салыстырыңыз.



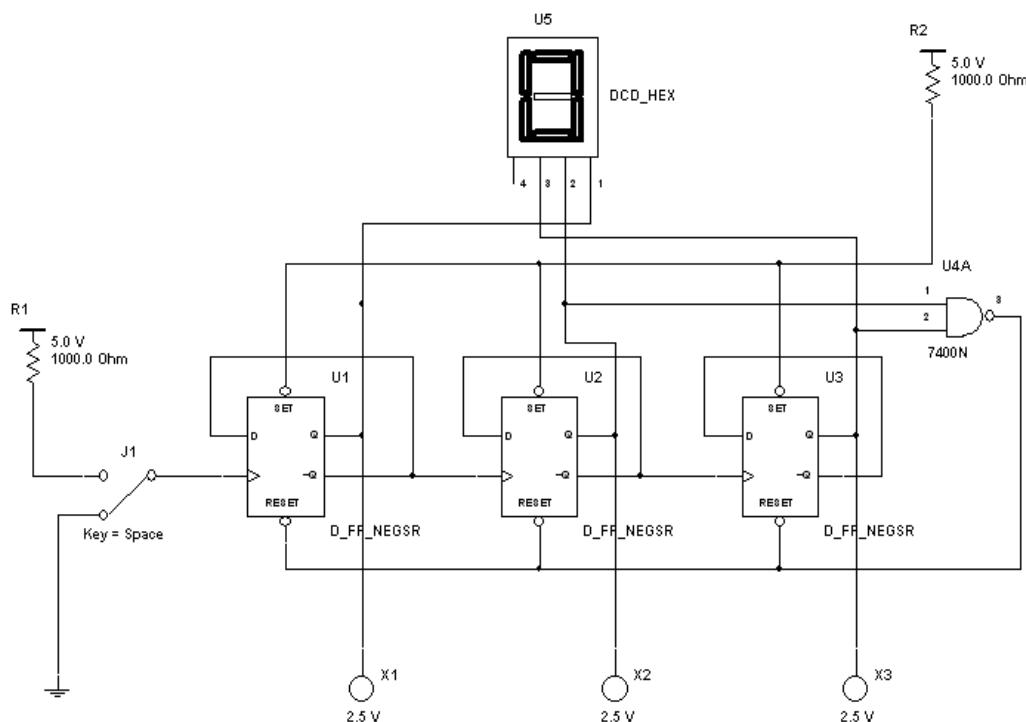
3.1 сурет - Қосынды екілік санағыш

*Қайта есептеу коэффициенті өзгерген санағышты зерттеу.*

3.3 суретте көрсетілген сұлбаны жинаңыз. Сұлбаны қосыңыз. С кілті көмегімен сұлба кірісіне тактілі импульстерді бере отырып және логикалық пробниктер көмегімен санағыш шығыстарының күйін бақылап, санағыш жұмысының уақыттық диаграммаларын құрып және қайта есептеу

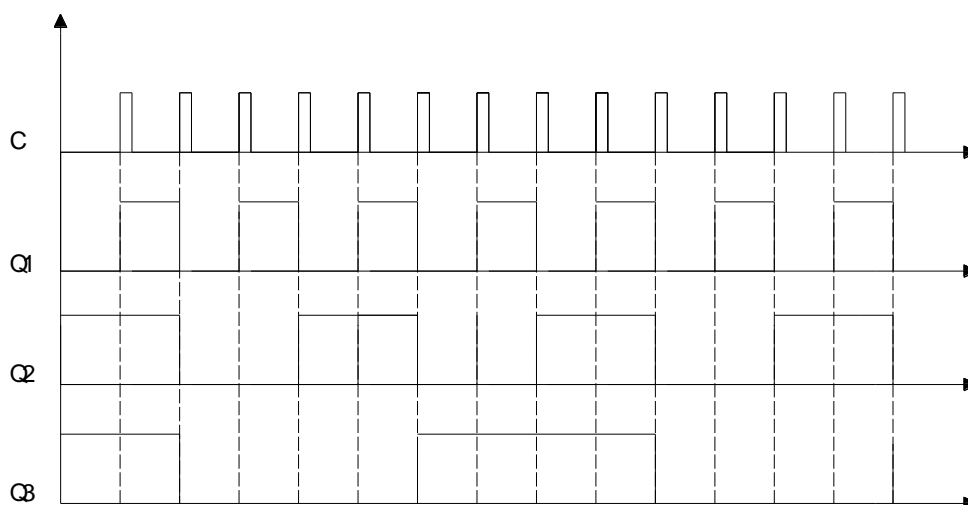
коэффициентін анықтау. Нәтижелерін «Эксперимент нәтижелері» бөліміне кіргізіңіз.

3.3 суретте сұлбаға сәйкес санағыштың комбинациялық бөлігінің құрылымын өзгертіңіз. С кілті көмегімен сұлбаның кірісіне тактілі импульстарды бере отырып және логикалық пробниктер көмегімен санағыш шығыстарының күйін бақылап, санағыш жұмысының уақыттық диаграммаларын құрыңыз. Нәтижелерін «Эксперимент нәтижелері» бөліміне кіргізіңіз.



3.2 сурет - Қосынды екілік санағыш

Эксперимент нәтижелері - уақыттық диаграммалар



Бақылау сурақтар:

1) Неге триггерлердің санағыш кірістері D-триггерлеріндегі алдыңғы каскадтардың инверсті шығыстарына қосылғанда жинауғаушы болып , ал тікелей қосылғанда алушы болады?

2) JK-триггерлі санағыш алдыңғы каскадтардың тікелей шығыстарына триггерлердің санағыш кірістері қосылғанда қандай режимде жұмыс істейді? Триггерлердің санағыш кірістері инверсті шығыстары қосылғанда санағыш жұмысының режимы қалай өзгереді?

3) Джонсон регисторында қандай қайта есептеу коэффициенті бар?

4) Санағыштың қайта есептеу коэффициентін қандай әдістермен өзгертуге болады?

5)  $K_{cx}=(3,5,7,9,10,12,14,15,24,30)$  қайта есептеу коэффициенті бар санағышта қанша триггер болу керек?

6) Екілік санағышта қайта есептеу коэффициенті 8-ге тең , триггерлер саны.

7) Санағыш кірісіне тактілі импульстар келгенде ол келесі тізбек бойынша өзгереді: 000-001-010-011-1000101-110-111-000. Санағышта әрбір қадам кезінде қанша триггер өзінің күйін бір уақытта өзгертеді? Санағышта 111 күйінен 000 күйіне қалай жүзеге асырылады? Қай триггер өзінің күйін бірінші өзгертеді? Екінші триггерге ауысудың себебі? Санағышта 011 күйінен 100 күйіне өту триггерлердің күйінің өзгеру процесі қандай?

8) Метродағы цифрлы сағаттар санағыштар негізінде іске асырылғантблодағы жұп секунд саны тақ санына қарағанда көп сақталады (керісінше де болады). Неге бұлай болады?

9) 10кГц жиілікті генераторы импульсы бар секундтар мен ондық секундтырды есептейтін санағышта қандай разряд болу керек?

#### **4. №4 зертханалық жұмыс. Дешифраторды зерттеу**

*Жұмыстың мақсаты:* дешифратордың жұмыс істеу принципімен танысу, басқару сигналдарының әсерін зерттеу және де функционалдық модульдерді зерттеу дешифратор негізінде.

*Әдістемелік нұсқаулар.*

1. Комбинациялық сұлбалар.

Бұл сұлбалар кіріс шығыс сигналдардың бір мәнді сәйкестігін жүзеге асыратын логикалық сұлба. Комбинациялық сұлбаларды жүзеге асыру үшін интегралды сұлбалар түрінде шығарылатын логикалық элементтерді айтады. Бұл классқа дешифраторлар, шифраторлар, мультиплекторлар, демультиплекторлар, сумматорлар кіреді.

Бұл бөлімде ыңғайлау үшін дешифраторлар сұлбасы орнына демультиплектордың сұлбасын қолданамыз, бұл олардың жұмыс істеу алгоритмдерінің ұқсастығы арқасында мүмкін.

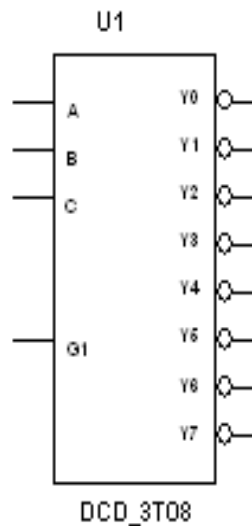


## 2. Дешифраторлар.

Бұл  $n$  информациялау кіріс және  $2^n$  шығысы бар логикалық комбинациялық сұлба. Әр қашан  $n$  2,3 тең немесе 4.1-суретте көрсетілген дешифратор  $n=3$  активті деңгейді логикалық нолдік деңгейіне сәйкес  $\{B,A$  шығысында келесі логикалық деңгейлерін беруге болады  $000,001,..111$ , барлығы 8 комбинация}. Схемада 8 шығысы бар. Олардың біреуі төмен потенциалды күйі іске асырылады, ал қалғандары жоғарғы [6].

Жалғыз шығыстың нөмірі активті іске асырылатын деңгейі санына сәйкес.  $C, A, B$  кірістеріне байланысты келесідей деңгеймен, мысалы: кіріс логикалық деңгейіне 011 берілсе, онда микросхеманың 8 шығысынан ( $Y_0..Y_7$ ) шығысымен 0-дік сигнал тұрақталады ( $Y_3$ ), ал шығыстары логикалық бірді береді. Бұны іске асыру принципі шығыста келесідей берілуі мүмкін:

$$Y_i = \begin{cases} 0, & \text{егер } i=k; \\ 1, & \text{егер } i \neq k; \\ k = 2^2 \cdot C + 2^1 \cdot B + 2^0 \cdot A \end{cases}$$



4.1 сурет - Дешифратор

Бұндай сигнал деңгейі шығысында түрінде көрсетіледі:

$$Y_3 = \overline{\overline{C} \cdot \overline{B} \cdot A} = 0.$$

Бұл әдісті әр дешифратордың шығысын жащып көрсетуге болады:

$$Y_0 = \overline{\overline{C} \cdot \overline{B} \cdot A}, \quad Y_4 = \overline{\overline{C} \cdot \overline{B} \cdot A},$$

$$Y_1 = \overline{\overline{C} \cdot \overline{B} \cdot A}, \quad Y_5 = \overline{\overline{C} \cdot \overline{B} \cdot A},$$

$$Y_2 = \overline{\overline{C \cdot B \cdot A}}, \quad Y_6 = \overline{C \cdot B \cdot \overline{A}},$$

$$Y_3 = \overline{\overline{C \cdot B \cdot A}}, \quad Y_7 = \overline{C \cdot B \cdot A}.$$

Бұдан басқа ақпараттар кірісі А, В, С әрқашан қосымша в кірісі болады. Мысалы, дешифратордың кірісіне рұқсат береді немесе массивті түрде ауыстырады.

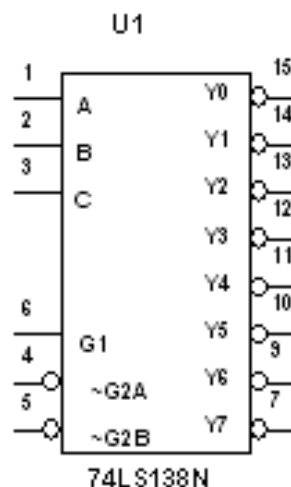
Тікелей кірісті дешифраторды активті логикалық «1», ал инверстік кірісі дешифраторда – логикалық «0» деңгейі болып табылады. 1-суретте бір басқа инверсті кірісі бар дешифратор көрсетілген. Бұл дешифраторда басқа сигналда ескерілген кіріс сигналының қалыптасуы келесі түрде көрсетілген:

$$Y_i = \begin{cases} \overline{1 \cdot G}, & \text{егер } i=k; \\ 1, & \text{егер } i \neq k; \\ k = 2^2 \cdot C + 2^1 \cdot B + 2^0 \cdot A. \end{cases}$$

Бірнеше кірістері бар дешифратор рұқсат ету функциясы негізінен басқарудың рұқсат ету сигналдарының барлығының логикалық көбейтіндісі болып табылады:

$$Y_i = \begin{cases} \overline{1 \cdot G}, & \text{егер } i=k; \\ 1, & \text{егер } i \neq k; \\ k = 2^2 \cdot C + 2^1 \cdot B + 2^0 \cdot A. \end{cases}$$

$$G = G_1 \cdot \overline{G_2A} \cdot \overline{G_2B}.$$



4.2 сурет – Дешифратор

Негізгі басқару кірістерін дешифраторды каскадтау үшін немесе жалпы шығыс желілерде бірнеше сұлбалардың параллель жұмысы негізінде қолданылады.

3. Дешифраторды демультимплексор ретінде қолдану. Дешифратордың кіріс сигналдары шығыстардың біріне қосатын демультимплексор – логикалық коммутатор ретінде де қолданылады. Бұл жағдайда ақпаратты кіріс функциясын рұқсат ету кірісінің бірі орындайды.

Құрылғылар мен элементтер:

- 1) Логикалық түрлендіргіш.
- 2) Вольтметр.
- 3) Кернеу көзі +5В.
- 4) Генератор көзі.
- 5) Дешифратор 3x8.

### Зертханалық жұмыстың тапсырмасы

3x8 дешифраторының негізгі режимде жұмыс істеу принципін зерттеу. 4.3-суретте көрсетілген схеманы жинаңыз, сұлбаны іске қосыңыз. G кірісіне логикалық «1» деңгейін беріңіз. G=1 болғанда Y0...Y7 шығысындағы сигналдар деңгейін анықтау, шығысын кестеге жазыңыз (4.1-кесте).

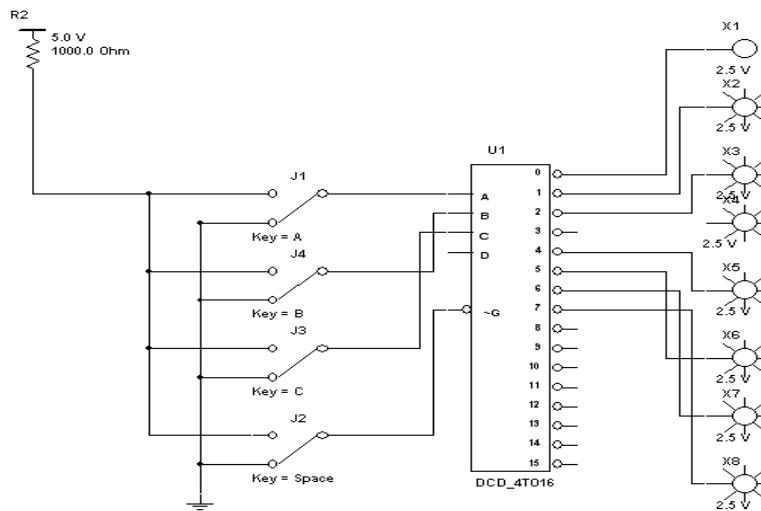
G кірісіне логикалық 0 бергенде дешифратор жұмыс режиміне өткеніне және оның шығысының біріне логикалық ноль деңгейінің орнына көз жеткізіңіз. Атлас кілттердің көмегімен A, B, C кірісіне логикалық сигналдар бере отырып және логикалық пробниктер көмегімен сұлбаның шығысындағы логикалық сигналдар деңгейін анықтай отырып, дешифратордың G=0 болғандағы мәнін кестеге жазыңыз (4.1-кесте).

Тәжірибеден алынған мәндер: 3x8 дешифраторының негізгі режимде жұмыс істеуін зерттеу.

4.1 к е с т е - 3x8 дешифраторының негізгі режимде жұмыс істеу кестесі

C	D	F	G	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0	1	1	1	1	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1
0	0	1	0	1	0	1	1	1	1	1	1
0	1	0	0	1	1	0	1	1	1	1	1
0	1	1	0	1	1	1	0	1	1	1	1
1	0	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	0	1	1
1	1	0	0	1	1	1	1	1	1	0	1
1	1	1	0	1	1	1	1	1	1	1	0

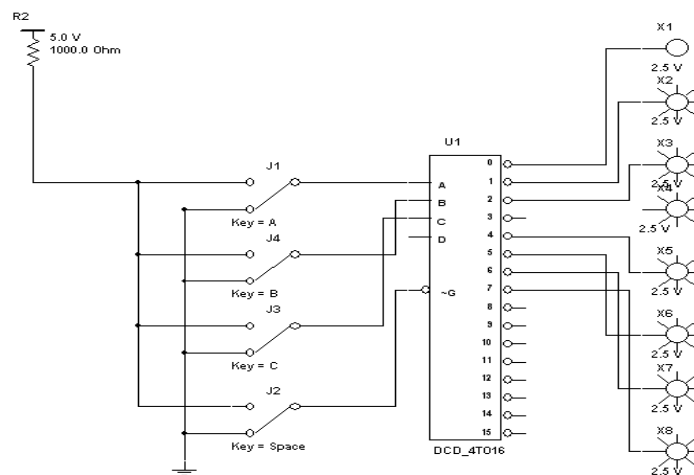
G кіріс инверсиялық болуынан нолдік күш активті болады.



4.3 сурет - 3x8 дешифратордың схемасы

3x8 дешифратор жұмысының принципін 2x4 режимінде зерттеу.

4.3 - суретінің схемасында C кірісін жалпы желіге қосындар (әсерлеу). C=0 (4.4-сурет) берілген. B, A кірісіндегі сигналдардың дәресін өзгерте отырып, схеманың шығысындағы дәрежесінің өзгеруін бақылай отырып дешифратордың шындық принциптер пробниктер көмегімен толтыру керек (4.2-кесте. «Тәжірибе нәтижелері» бөлімінде). Сигнал дәрежесі өзгермейтін шығысты көрсетіндер.



4.4 сурет - 3x8 дешифраторы

Мына жұмыс бөлігін орындау керек.

C=1 болғандағы логикалық бірлік көзіне C кірісін қос. Дешифратор шындық кестесін толтырындар (4.3-кесте «Тәжірибе нәтижелері» бөлігінде).

Мына жұмыс бөлігін реттеу керек.

B (B=0) кірісін әсерлестіріп, ал A және c кірістеріне барлық сигнал береміз, шындық кестесін толтырамыз (тәжірибе нәтижелері бөлігінде 4.4

кестесінде). Сол жерде логикалық сигнал дәрежесі өзгермейтін шығыс номерлерін көрсетеміз.

Дешифратор жұмысын, демультимплексор дәрежесінде зерттеу. 4.5 суретінде кескінделген схеманы жинамыз. Жүйені іске қосамыз. Сөз генераторының қадамдық жұмыс режимінде сөз демультимплексордың С, В, А кірісіне береміз 0, 7-ге дейінге эквиваленттік сандарға береміз. Логикалық пробниктер көмегімен шығыстағы сигнал дәрежесін бақылай отырып, функциялау кестесін толтырамыз. 3 кірісіндегі өзгеретін сигнал дешифратор шығысында кезекпен көрінетініне көз жеткізіңіз.

3x8 дешифраторын шығысында логикалық схемасы бар кезде зерттеу. 4.6 суретінде бейнеленген сөз генераторын қадамдық режимде орнатамыз. Тізбектей береміз.

Жүйенің кірісіне генератор сөзін бере отырып және логикалық сигнал дәрежесіне бақылай отырып, логикалық пробник көмегімен схема шығысындағы Р функциясының шындық кестесін құрастырамыз (4.6 кестесі «Тәжірибе нәтижесі» бөлігінде кесте бойынша функциямыз аналитикалық сипатын жазып, шығарылған сипаттарды «Тәжірибе нәтижелері бөлігінде жазамыз»).

Бақылау сурақтар:

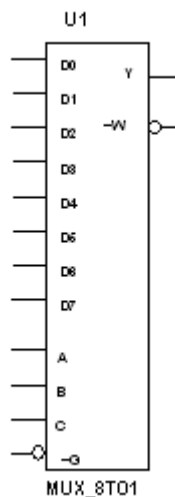
- 1) Дешифратор қандай логикалық функцияларды орындайды?
- 2) Дешифратордың кірістік басқарылуы не үшін арналған және басқару сигналы дешифратордың шығыс функциясына қалай әсер етеді?
- 3) Инверсті және тура шығысты дешифратор негізінде n аргументі логикалық функцияны жүзеге асыру кезінде қандай қосымша логикалық элементтер керек?
- 4) И, ИЛИ, НЕ – базисында орындалған 2x4 дешифраторының кірісі Y0, Y1, Y2, Y3- шығысы. Әр тип үшін қанша элемент талап етіледі?
- 5) Тура басқарылатын кіріспен қамтамасыз ету үшін 2x4 дешифратор жүйесін жоғарыда айтылған жағдайда қалай өзгерту керек? А, В – дешифраторының басқарушы б кірісіне шығатын Y0, Y1, Y2, Y3 шығысында белгілеу?
- 6) Екі 2x4 дешифраторынан бір 3x8 дешифраторын қалай құрастыруға болады?
- 7) Басқарылатын кірісі бар бірнеше 2x4 дешифратор негізінде 4x16 дешифраторын қалай құрастыруға болады және басқа элементтер қолданбаған кезде осы тапсырманы орындау үшін қанша 2x4 дешифраторы керек?
- 8)  $F = A\bar{B}\bar{A}B$  функциясын іске асыратын және (A=B=1, A=B=0) екі бит сәйкестігін қатаңдайтын 2x4 дешифраторы негізінде схемасын қалай жасайсыз?
- 9)  $F = A\bar{B}\bar{A}B$  функциясын жүзеге асыратын дешифратор негізінде логикалық схеманы қалай жасайсыз?

## 5. №5 зертханалық жұмыс. Мультиплексорларды зерттеу

*Жұмыстың мақсаты:* мультиплексордың жұмыс істеу принципімен танысу; мультиплексорлардың негізінде, функционалдық модулдерін зерттеу және іске асыру.

*Әдістемелік нұсқаулар.*

1. Мультиплексорлар. Мультиплексор - мәліметтердің ақпарат кірісінің бірін шығысқа қосатын басқарылатын кілтті сипаттайтын комбинациялық логикалық жүйе. Іске қосылатын кірістің номері басқару кірісіндегі логикалық деңгейлердің комбинациясымен анықталатын санға таң. Ақпараттық және басқару кірісінен басқа мультиплексор жүйесінде рұқсат ету кірісі болады. Бұл кіріске активті деңгей берілген кезде мультиплексор активті күйге көшеді. Рұқсат ету кірісінде пассив деңгей берілген кезде мультиплексор, ақпаратты және басқарушы сигналдар мәніне тәуелсіз тұрақты мәнді сақтайтын, пассив күйге көшеді. Мультиплексорда ақпараттық кіріс саны әдетте 2,4,8 немесе 16. 5.1 - суретте инверсті рұқсат ету кірісі G, тура Y және инверсті W шығыстары бар 8\*1 мультиплексорлар көрсетілген (W=Y).



5.1 сурет - Мультиплексор

2. Мультиплексордың теңдеуі. 5.1 - суретте көрсетілген мультиплексордың жұмысы шығыстағы сигналды (Y) рұқсат етуші (G), ақпараттық (D0...D7) және басқарушы (A,B,C) сигналдармен байланыстыратын сипттамалық теңдеумен өрнектеледі:

$$Y = \left( \bar{C} \cdot \bar{B} \cdot \bar{A} \cdot D0 \vee \bar{C} \cdot \bar{B} \cdot A \cdot D1 \vee \bar{C} \cdot B \cdot \bar{A} \cdot D2 \vee \bar{C} \cdot B \cdot A \cdot D3 \vee C \cdot \bar{B} \cdot \bar{A} \cdot D4 \vee C \cdot \bar{B} \cdot A \cdot D5 \vee C \cdot B \cdot \bar{A} \cdot D6 \vee C \cdot B \cdot A \cdot D7 \right) \cdot \bar{G}$$

Теңдеумен мультиплексорда логикалық функцияларды іске асыруға болатынын көреміз. Ол үшін мультиплексор шығысына қандай сигналдар мен логикалық тұрақтыларды беру керектігін анықтау қажет.

3. Мультиплексор көмегімен берілген функцияны іске асыру. N - айнымалыларының логикалық функциясы айнымалылар мәндерінің 2 комбинациясы үшін анықталған. Бұл n басқарушы және 2n ақпараттық кірісі бар мультиплексорде орындауға мүмкіндік береді. Бұл жағдайда аргументтер мәнінің әрбір комбинациясына функция мәні берілетін мультиплексордың бір ғана кірісі сәйкес келеді. Мысалы, келесі функцияны орындау қажет болсын:

$$F1 = \bar{c} \cdot \bar{b} \cdot \bar{a} \vee c \cdot b \cdot a \vee c \cdot b \cdot \bar{a} \vee \bar{c} \cdot b \cdot a.$$

Бұл функция айнымалылар мәндерінің 8 комбинациясына ғана анықталған, сондықтан оны орындау үшін үш ақпараттық кірісі бар 8\*1 мультиплексорын қолдануға болады.

5.1 к е с т е - Функцияның ақиқат кестесі

N	c	b	a	F1
0	0	0	0	1
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	0
6	1	1	0	1
7	1	1	1	1

Кестеден көретініміз, функцияны мультиплексорда орындау үшін мультиплексордың N номерлі ақпараттық кірісіне мәні, F1 функциясының мәніне сәйкес келетін, сигнал берілуі қажет, яғни 1,2,4,5 номерлі кірістеріне логикалық 0 деңгейін, ал қалған кірістеріне логикалық 1 деңгейін беру қажет. Сонымен, мультиплексордың басқарушы кірістеріне логикалық деңгейлер комбинациясын берген кезде шығысына сигнал мәні функция мәніне сәйкес келетін кіріс қосылады. Жүйелік орындалуы 5.2 - суретте көрсетілген.

Логикалық функцияларды іске асыру барысында ақпараттық кірістерге тұрақтылар мен қатар өзгертін кіріс сигналдарды да беруге болады. Мысалы, жоғарыда қарастырылған F1 функциясының орындалуының басқа әдісін қарастырайық. Ол үшін функция өрнегін ықшамдаймыз:

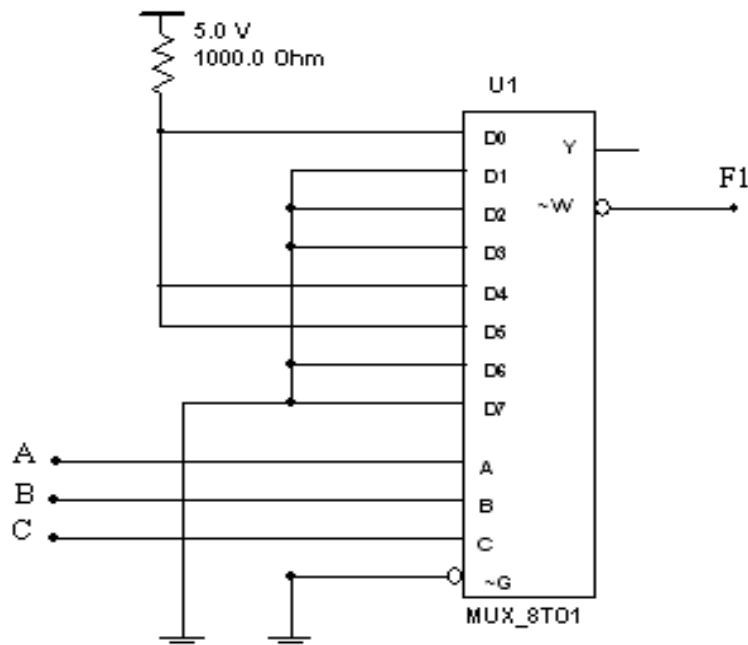
$$F1 = \bar{c} \cdot \bar{b} \cdot \bar{a} \vee b \cdot a \vee c \cdot b.$$

Функцияның шындық кестесін a және b айнымалылар мәндеріне тәуелді құрамыз:

5.2 кесте - Функцияның ақиқат кестесі

N	b	a	F1
0	0	0	0
1	0	1	0
2	1	0	0
3	1	1	1

Мұндай кестемен берілген функция N номерлі кірісіне F1 функция мәніне сәйкес сигнал беру арқылы іске асырылады. Бұл жағдайда с айнымалысына сәйкес келетін с және с' сигналдары шындық кестесінде көрсетілгендей ақпараттық кірістеріне беріледі. Сонымен қатар басқарушы кірістер саны азаяды. Берілген функцияның мұндай әдісінің схемалық орындалуы 5.3 - суретте көрсетілген.



5.2 сурет – Мультиплексор

Тек екі адрестік кіріс қолданылғандықтан, С басқарушы кірісін жерге қосуға болады. Схема шығысындағы сигнал деңгейі a, b, c айнымалыларына сәйкес келетін А, В, С нүктелеріндегі сигналдардың деңгейлері комбинациясымен анықталады. 5.3 - суреттегі схема негізінде екі басқарушы және төрт ақпараттық кірісі бар 4\*1 мультиплексорын көрсетеді.

Егер функцияны бірімүшеліктен көпмүшелік ретінде көрсетуге болатын болса, онда оны мультиплексор көмегімен де орындауға болады. Мультиплексор теңдеуінен алатынымыз бірімүшелікке сәйкес келетін сигналды рұқсат ету кірісіне беру керек. Мысалы, келесі өрнекпен сипатталатын P2 функцияны орындау қажет болсын:

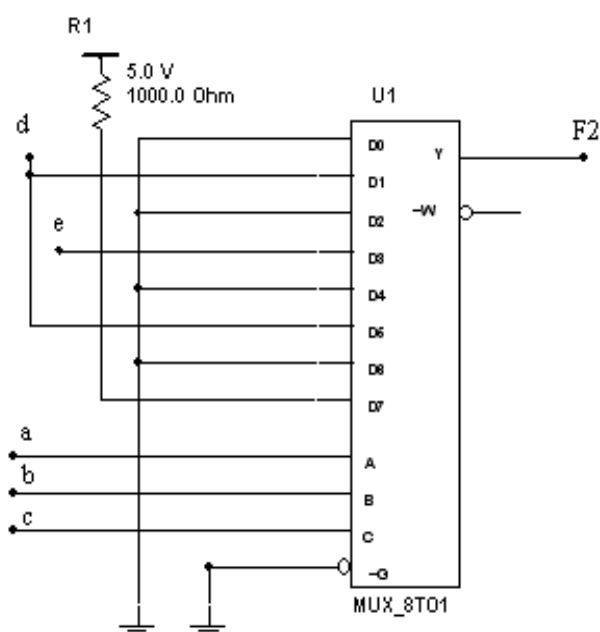


$$F1 = \bar{x} \cdot (d \cdot c \cdot \bar{b} \cdot \bar{a} \vee c \cdot \bar{b} \cdot a \vee \bar{c} \cdot b \cdot \bar{a} \vee c \cdot b \cdot a).$$

Мультиплексорда бұл функцияны орындау барысында x айнымалысына сәйкес келетін сигналды рұқсат етуші кірісіне берген қажет. Мультиплексордың басқарушы кірістеріне қандай сигналдар беру керек екендігін қарастырайық. Жақшаның ішіндегі өрнекті a, b, c, d, e бес айнымалылар функциясы f ретінде қарастыру қажет. Олардың ішінде жиі пайдаланатыны a, b және c. Сондықтан бұл айнымалыларға сәйкес келетін сигналдарды мультиплексордың басқарушы кірістеріне беру керек. f функциясын іске асыру үшін ақпараттық кірістеріне қандай сигналдар беру керек екендігін анықтайық. Ол үшін функцияның шындық кестесін a, b және c айнымалылар мәндеріне тәуелді құраймыз. Кестеде көрінген N=0,2,4,6 номерлі ақпараттық кірістерге логикалық бірлік берілу керек.

5.3 к е с т е - Функцияның ақиқат кестесі

N	c	b	a	F
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	0
4	1	0	0	0
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1



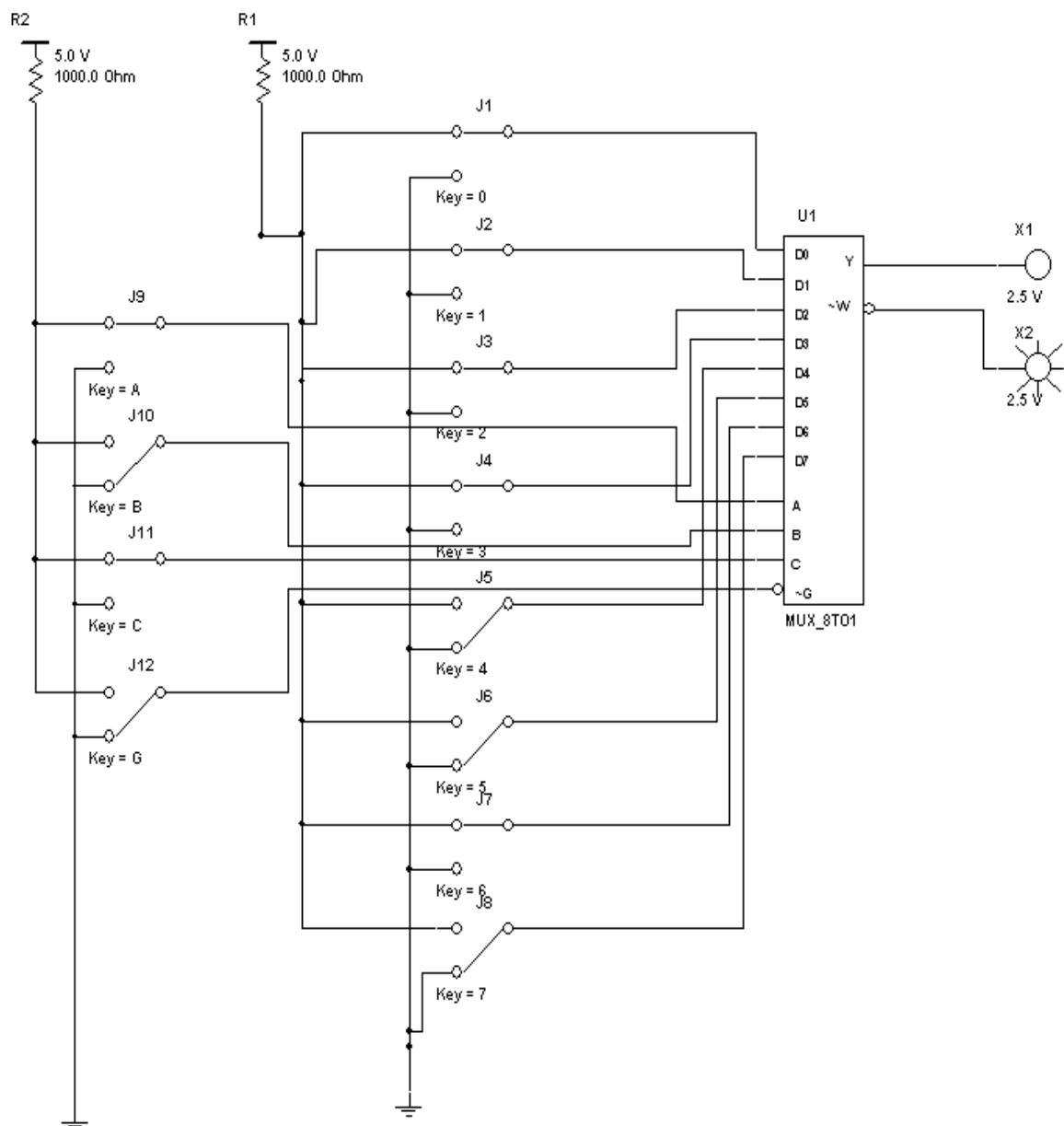
5.4 сурет - Селектор

Құрылғылар мен элементтер:

- 1) Логикалық түрлендіргіш.
- 2) Вольтметр.
- 3) Кернеу көзі +5В.
- 4) Генератор көзі.
- 5) Дешифратор 3x8.
- 6) Мультиплексор.
- 7) Микросхема 74138 - дешифратор 3\*8.

### Зертханалық жұмыстың тапсырмасы

Мультиплексорды зерттеу. 5.5 суретінде көрсетілген схеманы жинаныз. Схеманы қосыңыз.



5.5 сурет – Селектор

Кілттің көмегімен G мультиплексордың шығысына логикалық ноль деңгейін қойыңыз. А, В, С кілттерінің көмегімен кезекпен барлық мүмкін болатын логикалық комбинациялар деңгейін мультиплексордың сәйкес шығыстарына беру. Кілттердің қайсысы схеманың сол бөлігін ауыстырып – қосу кезінде, логикалық тексергіштер көмегімен әрбір комбинация үшін мультиплексордың шығыс жағдайын анықтау. Мультиплексордың сәйкес келетін шығысын белгілеуін 5.2 кестесіне жазыңыз тәжірибе нәтижелері бөлімінде. Мультиплексордың кіріс сигналы шығысына қалай қалай берілетіні көрсетіледі (тікелей немесе инверсті). Мысалы: егер ауыстырып – қосу кілті 4 мультиплексор шығыстық жағдайының өзгеруін А, В, С кірістерінің сигнал деңгейлеріне байланысты сәйкес комбинацияларды таблицаға Y-04 шығысы W-D4 шығысы үшін жазу.

G кілттің көмегімен логикалық бірліктік микрожүйенің G шығысына деңгейін орнату. «Тәжірибе нәтижелері» бөліміне микрожүйенің шығыстарына ауыстырып – қосу кілттеріне сәйкес схеманың сол жақ бөлігінің әсерін жазу.

Бақылау сурақтар:

1) Қандай электрлік функция мультиплексорда логикалық жүйе үшін орындалады?

2) Қандай аналитикалық деңгейде мультиплексордың 2\*1 ақпараттық кірісі орындалады? Келесі В деңгейінің қолданылуын көрсетіңіз: кірістер - А, В, шығыс - Y, рұқсат етуші кіріс С. Реализациялық деңгейде қандай және қаншалықты шамада логикалық элементтер қажет етіледі?

3) Мультиплексордың 2\*1 жүйесінде И-НЕ элементтерінің ақпараттық кірісін қалай оындаймыз?

4) 2\*1 маңызды екілік мультиплексорды 4\*1 бірлік мультиплексорге қалай ауыстырамыз?

5) 4\*1 бірлік мультиплексорда қосымша элементтердің көмегінсіз қанша ауыспалы функцияны алуға болады? 8\*1 мультиплексорінде? 16\*1 мультиплексорінде?

6) Логикалық жүйенің қандай аналитикалық формасында көрсетілген, мультиплексордегі реализацияға арналған, ақпараттық кіріс С қолданылған болуы мүмкін кірістік сигнал берілген кезде?

7) Қандай логикалық деңгейдің жұмысында микрожүйенің екі еселенген мультиплексоры 74153 көрсетілген?

## Әдебиеттер тізімі

Негізгі:

1 Ауэзова А.М. Интегральная и микропроцессорная схемотехника. Конспект лекций для студентов специальности 5В071600 - Приборостроение. - Алматы: АУЭС, 2015.- 77 с.

2 Ауэзова А.М. Элементы и устройства автоматики. Учебное пособие. – Алматы: АУЭС, 2013. – 116 с.

Қосымша:

1 Гивоне Д., Россер Р. Микропроцессоры и микрокомпьютеры. Вводный курс. – М.: Мир, 1983. - 464 с.

2 Токхайм Р. Основы цифровой электроники. – М.: Мир, 1988. - 392 с.

3 Токхайм Р. Микропроцессоры: Курс и упражнения. – М.: Энергоатомиздат, 1988. - 336 с.

4 Карлашук В.И. Электронная лаборатория на IBM PC. EWB. – М.: Солон - Пресс, 2003. - 512 с.

5 Кабасова Ж.К., Шакенова Ж.К., Ауэзова А.М., Самуратова Б.Н. Электроника. – Жезказган: ЖезУ, 2004. - 77 с.

6 Мюллер С. Модернизация и ремонт ПК. – М.: Вильямс, 2001. – 1184с.

## Мазмұны

1	№1 зертханалық жұмыс. Логикалық схемалар және функциялар.....	4
2	№2 зертханалық жұмыс. Триггерлер.....	9
3	№3 зертханалық жұмыс. Санағыштар.....	15
4	№4 зертханалық жұмыс. Дешифраторды зерттеу.....	20
5	№5 зертханалық жұмыс. Мультиплексорды зерттеу.....	22
	Әдебиеттер тізімі.....	34

Алма Мухамбетжанқызы Ауезова

## ИНТЕГРАЛДЫ ЖӘНЕ МИКРОПРОЦЕССОРЛЫҚ СХЕМОТЕХНИКА

5B071600 – Аспап жасау мамандығының студенттері үшін зертханалық жұмыстарды орындау бойынша әдістемелік нұсқаулықтар

Редакторы Қ.С.Телғожаева  
Стандарт бойынша маман Н.Қ. Молдабекова

Басуға \_\_\_\_\_ қол қойылды  
Таралымы 100 дана  
Көлемі 2,2 есептік-баспа табак

Пішімі 60x84 1/16  
Баспаханалық қағаз №1  
Тапсырыс Бағасы 1100 тг.

«Алматы энергетика және байланыс университеті»  
коммерциялық емес акционерлік қоғамының  
көшірмелі-көбейткіш бюросы  
050013, Алматы қ., Байтурсынұлы көшесі, 126

КОММЕРЦИЯЛЫҚ ЕМЕС АКЦИОНЕРЛІК ҚОҒАМ  
АЛМАТЫ ЭНЕРГЕТИКА ЖӘНЕ БАЙЛАНЫС УНИВЕРСИТЕТІ  
«Электроника» кафедрасы

БЕКІТЕМІН  
Оқу-әдістемелік жұмыс бойынша  
проректор

\_\_\_\_\_ С.В.Коньшин

«\_\_\_» \_\_\_\_\_ 2016 ж.

СИГНАЛДАРДЫ ӨНДЕУДІҢ ЦИФРЛЫҚ ПРОЦЕССОРЛАРЫ

5B071600 – Аспап жасау мамандығының студенттері үшін зертханалық  
жұмыстарды орындау бойынша әдістемелік нұсқаулықтар

КЕЛІСІЛГЕН

ОӘБ бастығы

\_\_\_\_\_ М.А.Мустафин

«\_\_\_» \_\_\_\_\_ 2016 ж.

ОӘКБ төрағасы

\_\_\_\_\_ Б.К.Курпенов

«\_\_\_» \_\_\_\_\_ 2016 ж.

Редактор

\_\_\_\_\_

«\_\_\_» \_\_\_\_\_ 2016 ж.

Стандарт бойынша

маман

\_\_\_\_\_ Н.Қ.Молдабекова

«\_\_\_» \_\_\_\_\_ 2016 ж.

Электроника кафедрасының

мәжілісінде қарастырылған және

құпталған

Хаттама № «\_\_\_» \_\_\_\_\_ 2016 ж.

Каф.меңг. \_\_\_\_\_ А.А.Копесбаева

Құрастырғандар:

\_\_\_\_\_ А.М. Ауэзова

Кредит саны - 3

Алматы 2016